minis et micros

n° 244

ISSN 0336-4585

informatique electronique

UN LUNDI SUR DEUX : 18 FF / 130 FB / 5,50 FS

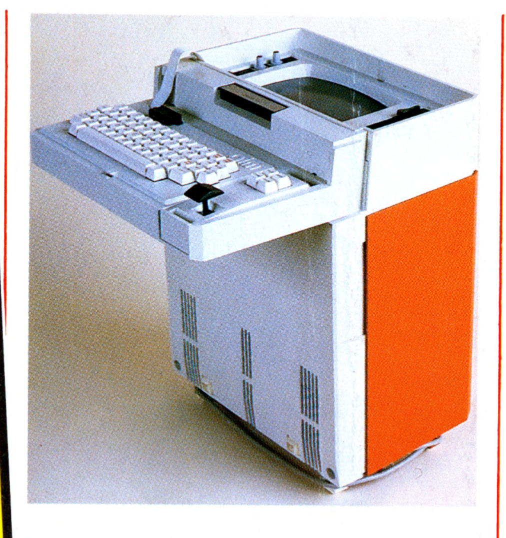
18 NOVEMBRE 1985

LES SALONS OÙ L'ON CAUSE... « SYSTEMS » ET « COMPOSANTS »

SEMI-CONDUCTEURS LA REPRISE EN 86 ?

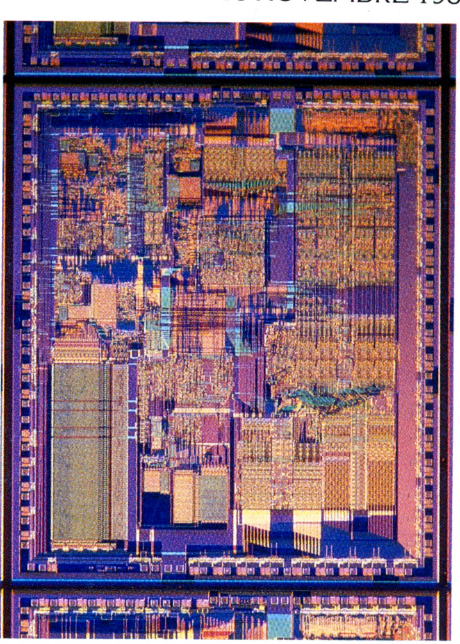
« CLIPPER » LE 32 BITS DE FAIRCHILD

POINT DE VUE : ARCHITECTURE RISC



STRUCTURE DU CPDS DE AIM

Ce système de développement, lauréat des Oscars « minis et micros » a comme principal atout la convivialité de son système d'exploitation MCPX associé à une « coccinelle ». Le CPDS permet le développement de systèmes à base de nombreux microprocesseurs dont le 68000 et bientôt le 8086 (p. 33)

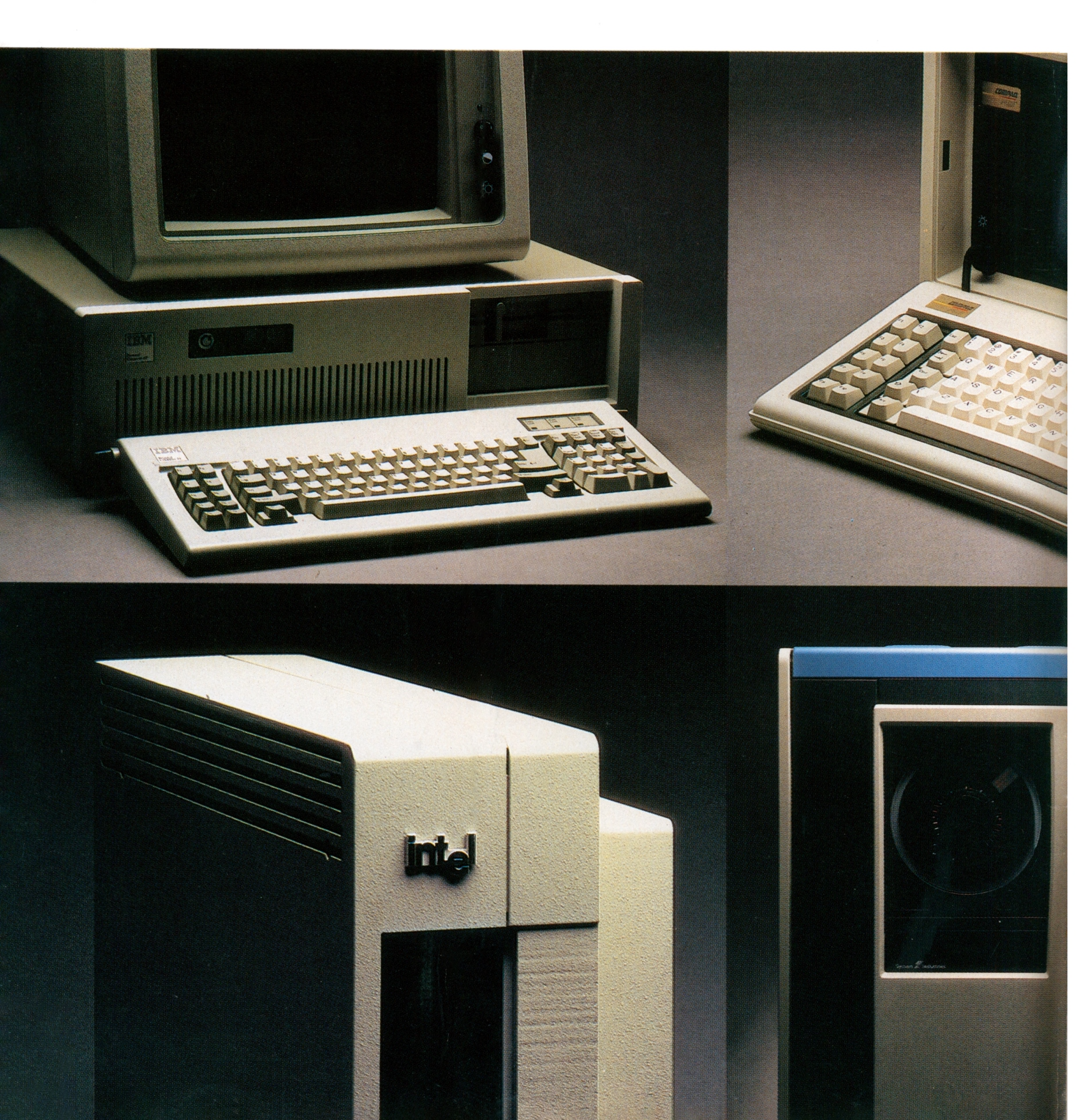


FAMILLE 32000 : LA SECONDE GÉNÉRATION

Avec l'annonce du 32332, National Semiconductor confirme son engagement dans l'univers des 32 bits. Plus puissant, le nouveau venu reste totalement compatible, au niveau du logiciel, avec ses prédécesseurs (p. 37).

M 1735 - 244 - 18 F

LES OUTILS INTEL ET VOTRE ORDINATEUR. UN NOUVEL ACCORD ENTRE GRANDS.



Vous utilisez aujourd'hui des systèmes informatiques, que ce soit un IBM PC AT, PC XT ou un compatible, un VAX Digital ou un supermicro 286/310 Intel.

Désormais ces systèmes peuvent recevoir les outils de développement Intel.

Ainsi, notre émulateur I²ICE peut tourner sur votre IBM PC. Et nos compilateurs sur votre VAX.

Nos outils ne tournent pas sur absolument tous les hôtes. Mais seul Intel est capable d'offrir autant d'outils de développement sur autant d'hôtes. Vous pouvez choisir les outils et les systèmes qui optimiseront le mieux votre cycle de développement. Dans un milieu où la productivité est essentielle, c'est là que se fera la différence.

Vous travaillez, par exemple, sur un projet basé sur le microprocesseur à haute intégration 80186? Vous pouvez choisir TargetSCOPE 186, notre nouvel outil de mise au point logiciel opérant dans votre système cible. TargetSCOPE vous permet de mettre au point en langage évolué et vous évite les «débogages» fastidieux en assembleur.

Pour la mise au point d'applications, notre logiciel PSCOPE fait le travail sur une seule disquette.

Pour raccourcir le cycle de développement et de mise au point, notre émulateur I² ICE représente l'arme absolue contre tous les problèmes matériels et logiciels.

Mais ce n'est pas tout.

Avec nos compilateurs, nos langages évolués, nos éditeurs, nous avons la gamme d'outils de développement logiciels la plus complète de l'industrie.

Enfin, en tant que fabricant de programmateurs de PROM, nous offrons le système le plus rapidement disponible avec le temps de programmation le plus court.

Tous ces outils tournent sur les hôtes de votre choix.

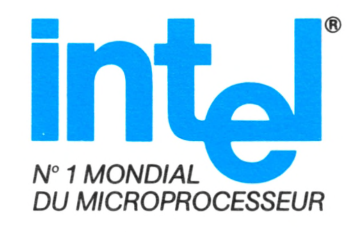
La connexion de ces outils aux réseaux OpenNET et NDS II permet de constituer un système intégré de haute productivité autorisant le partage et le transfert de tous les logiciels développés.

Nos outils de développement sont une bonne raison de choisir la technologie des microprocesseurs Intel. L'autre bonne raison, c'est le



système hôte que vous avez déjà chez vous.

Pour recevoir de plus amples informations sur les outils de développement Intel, renvoyez-nous le coupon ou appelez Pascale au (1) 30.64.60.00, poste 3451.



Nom __________

Société __________

____

Fonction __________

Adresse __________

____

____

Application __________

____

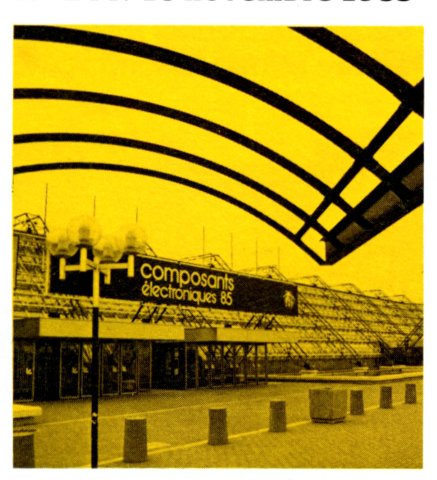
Retournez à:
Intel corp. Dépt MARCOM
1, rue Edison - B.P. 303
78054 St-Quentin-en-Yvelines
Tél. (1) 30.64.60.00 - Télex 699016

M.M. TOOLS III

Pour toutes précisions : réf. 101 du service-lecteurs (p. 83)

SOMMAIRE

N° 244 / 18 novembre 1985



Le Salon international des Composants électroniques vient de fermer ses portes, et c'est un bilan positif que l'on peut dresser, tant au plan de la présence des fabricants que des annonces de nouveaux produits.



Le CMG 100 a été intégré dans le système de sécurité du réacteur Super Phénix. Ci-dessus la baie de traitement du système de surveillance acoustique installé à Creys-Malville.

ACTUALITE

EN DIRECT DES USA

POINT DE VUE

DEVELOPPEMENT

COMPOSANT

PERIPHERIQUE

TECHNIQUE

Les petites annonces minis et micros sont en page 81

RUBRIQUES

Le présent numéro comporte un encart publicitaire broché non folioté (pages 41 à 44).



DIXIEME ANNEE

éditeur : Jacky Collard

REDACTION

rédacteur en chef
Roger Carrasco

rédacteurs
Christian Cathala
Sylvie Lepont-Dupuy

assistante
Isabelle Brault

secrétaire de rédaction
Pierrette Thérizols

assistée de
Fabienne Degasne

conseil de rédaction
Maurice Baconnier / Jean-Michel Bernard / Jean-Marc Chabanas
Xavier Dalloz / Roland Dubois
Pierre Jouvelot
Daniel Le Conte des Floris

ont collaboré à ce numéro
Stan Baker / Jean-Michel Bernard
Roland Dubois / Yves Hemery
Philipe Larcher / Philippe Lorrain
Guy Machebœuf / Jean-Claude Mathon / Josiane Mégissier
Claude Moranat / Dominique Pignard / Brigitte Rolland
Jean-Michel Roux
Michèle Sauvalle

PROMOTION

secrétariat
Marie-Christine Legrand

PUBLICITE

chefs de publicité
Sylvie Cohen-Haumont
Françoise Lamblin
assistante
Michèle Métidji
Grande-Bretagne
Agence France Ltd, 21-23 Elizabeth Street, London SW1W9RW. Tél. 017303477, télex : 895 23 25 AG Fran
Etats-Unis
MT Publishing, 2464 Embarcadero Way, Palo Alto, California 94 303. Tél. 415 424-0600, télex : 752351.
Allemagne/Autriche
CEP Information International, Hauptstrasse 1, 7640, Kehl am Rhein. Tél. 7851/40 33 34, télex : 753437.
Benelux
CEP Information International, 32, Av. du Général de Gaulle 1050 Bruxelles. Tél. 02/647 67 34, télex : 24875.
Italie
CEP Information International, Via Monte Leone 6, 20149 Milano. Tél. 02/498 29 97.

ANNONCES CLASSEES

Yvonne Bataille (1) 42 40 22 01

ABONNEMENTS

Eliane Garnier *assistée de*
Christine Borello / Irène Duhaut
Myriam Hasseine / Denise Renier

Société de Presse et de Publications Spécialisées (SPPS), SA au capital de 275 000 FF.
RCS Paris B 311243794 - 99 ans à compter de 1977
5, place du Colonel Fabien, 75010 Paris.
Président-Directeur Général : Gilbert Cristini
Une société du Groupe Tests
Directeur de la publication, responsable de la rédaction : Gilbert Cristini
Directeur délégué : Jacky Collard
Tirage du présent numéro : 12 900 exemplaires
Périodicité : 23 parutions par an



est une publication



Rédaction - publicité
annonces classées - abonnements
5, place du Colonel-Fabien
75491 Paris Cedex 10
Tél. (1) 42 40 22 01
Télex rédaction et publicité :
215 105 F LORDI
Télécopieur : 42 45 80 96

BELGIQUE
17, rue du Doyenné - 1180 Bruxelles
Tél. 19 32 2/345 99 10

SUISSE
19, route du Grand-Mont
1052 Le Mont-sur-Lausanne
Tél. 19 41 21/32 15 65

CANADA (abonnements)
LMPI 4435, bd des Grandes-Prairies
Montréal - Québec H1R 3N4

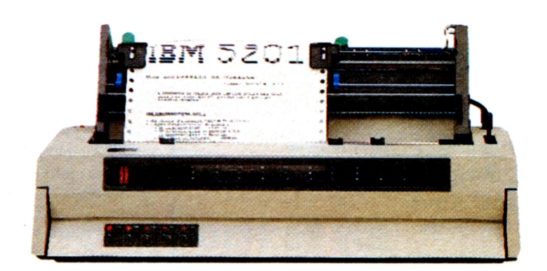
Commission Paritaire n° 56 477 / ISSN 0336-4585





IBM PC cherche imprimantes de bonne famille.

"Engagées!"



IBM 5201



IBM 5216

Engagez une imprimante IBM. En voici quatre. Elles font preuve d'autant de souplesse que de caractère.

Compléments naturels des unités centrales IBM PC, ces quatre imprimantes s'accordent aussi avec d'autres ordinateurs personnels du marché.

L'imprimante IBM 4201

Elle dessine et elle écrit de 40 à 200 caractères par seconde, selon la qualité d'impression que vous lui demandez. Elle vous laisse le choix de l'alimentation en papier, feuille à feuille ou en continu. Son prix la met à la portée de tous ceux qui ont besoin d'une bonne machine universelle.

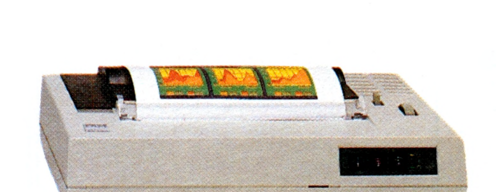
L'imprimante IBM 5201

C'est une vedette de l'écriture qui sait aussi imprimer des graphiques. Elle travaille soigneusement à 40-60 caractères par seconde, et sur du papier en feuilles si vous le souhaitez. Et silencieusement, grâce à sa nouvelle technologie, l'impression par transfert thermique.

L'imprimante IBM 5216

Ses disques d'impression interchangeables offrent de nombreuses possibilités de varier les caractères de votre courrier. Sa vitesse : 25 caractères par seconde.

Entrez dans la famille des



IBM 3852-2 *IBM 4201*

L'imprimante IBM 3852-2

La technologie du jet d'encre lui permet d'imprimer graphiques et textes d'accompagnement en 7 couleurs différentes.
Cette aptitude la destine à des utilisations élaborées.

Matrice, disque, transfert thermique, jet d'encre, les imprimantes IBM connaissent la technique.

Pour votre IBM PC, vous avez le choix dans la famille des imprimantes IBM.

Appelez le (1) 47.22.22.22 pour avoir la liste des points de vente où vous pourrez choisir votre imprimante IBM.

imprimantes IBM.

IBM

Pour toutes précisions : réf. 102 du service-lecteurs (p. 83)

SEMAINE 1

Qui a dit qu'il n'y a rien de bon à l'écran ? Pour sûr, il y a quelque chose maintenant. Notre nouveau circuit palette couleurs pour graphiques.

Il s'agit d'un circuit à haute intégration et à haut niveau de performances qui va révolutionner le monde de la résolution.

Parce qu'il est le premier à permettre l'inenvisageable :

Am8151

Triomphants débuts à l'écran d'un nouveau circuit CRT

éliminer tout scintillement grâce à une fréquence de rafraîchissement assez élevée combinée à une très haute résolution.

L'Am8151 contrôle 2.500.000 pixels, jongle avec 256 couleurs et visualise à des vitesses anti-scintillement pouvant dépasser 200 MHz. Une multitude de couleurs (16,8 millions !) modifiables par simple frappe d'une touche de clavier.

Il s'agit du premier circuit intégré qui combine tout à la fois une table de couleurs de 256 octets, un convertisseur D.A. sans "glitch", trois registres de contrôle des pixels, deux registres pipeline de contrôle du moniteur, une référence de tension et les signaux de contrôle du moniteur.

Les avantages pratiques sont énormes. L'approche "palette" simplifie toute manipulation des couleurs.

Le 8151 est la tête de liste d'un groupe homogène de six produits graphiques pour systèmes à mémoire de points. Tous conçus pour travailler ensemble.

Si vous avez besoin de performances, de couleurs, de résolution, appelez AMD.

Et restez attentifs à notre prochaine annonce.

SEMAINE 2

En choisissant l'Am7960, nouveau codeur décodeur Manchester avec émetteur-récepteur incorporé, vous serez à même d'adapter le réseau de votre choix à vos propres besoins :

Ordinateurs, commande de processus industriel, ou copieurs. Pour les faire dialoguer : un protocole synchrone, un protocole à accès aléatoire multiple avec détection de collision, ou tout autre protocole. Vous êtes maître de votre choix.

L'Am7960 peut être utilisé sur lignes coaxiales, sur paires torsadées, mais aussi sur fibres optiques.

Am7960

La maîtrise des réseaux

Son interface de type V24 le rend directement compatible avec tous les contrôleurs standards. Sans composants supplémentaires.

L'Am7960 est sans aucun doûte la solution la plus économique, même sur des réseaux importants.

Aucune autre solution n'offre simultanément une dynamique de 32 dB entre les niveaux d'émission et de réception, un débit de 3 Mbits/s avec contrôle extérieur de la forme d'onde, une boucle d'asservissement de phase fonctionnant avec une horloge 16 fois plus rapide et tolérant l'instabilité du signal reçu, une option de couplage par transformateur assurant une haute immunité aux tensions parasites de mode commun.

L'Am7960 est la preuve que la mise en œuvre de l'accès à un réseau n'est pas forcément coûteuse. Il suffit qu'elle soit bien conçue.

SEMAINE 3

Il existe aujourd'hui une version 12 MHz de l'Am8751, microcalculateur monolithique programmable. Le plus rapide.

Am8751/9761

Changez de vitesse

Le seul qui vous permette de passer rapidement du stade prototype à la production. Directement. En augmentant la productivité : il suffit de 13 secondes pour programmer la totalité des 4 K octets qu'il contient, soit 3 minutes de gain par rapport aux temps de programmation actuels.

Mieux encore : l'Am9761, vous offre le double de capacité de mémoire programme.

Voilà qui peut vous éviter de perdre du temps à imaginer des solutions multiboîtiers compliquées.

Champions dans leur catégorie, l'Am8751 et l'Am9761 vont vous étonner.

SEMAINE 4

Choses promises, choses dues.
Le 7 octobre 1985, Advanced Micro Devices annonçait le lancement d'un programme d'introduction de 52 produits nouveaux sur 12 mois. Un par semaine, chaque semaine, disponible en quantité.

Des microprocesseurs et microcontrôleurs, des réseaux pré-diffusés. Des mémoires statiques et dynamiques, des EPROMs et EEPROMs. Mais aussi des "blue chips" : RNIS, graphiques, réseaux. Rien que des VLSI.

Ce n'est pas de la génération spontanée ! Ils sont la conséquence directe des efforts et investissements sans précédents en R et D, les plus importants, en pourcentage du chiffre d'affaires, de toute l'industrie du semiconducteur.

Il est des choses qui ne changent jamais. Cette année, Advanced Micro Devices investit encore plus en R et D que l'année dernière.

Entre-temps, 52 produits nouveaux. Un par semaine, chaque semaine, disponible en quantité.

Ce n'est pas une simple promesse. Il y en a trop dans cette industrie. C'est un engagement ferme.

The International Standard of Quality guarantees a 0.05% AQL on all electrical parameters, AC and DC, over the entire operating range.

INT·STD·500

Advanced Micro Devices

Silic 314, Immeuble Helsinki - 74, rue d'Arcueil - 94588 Rungis Cedex - Tél. : (1) 46.87.36.66.

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 103 du service-lecteurs (p. 83)

COLLECTEZ L'INFORMATION



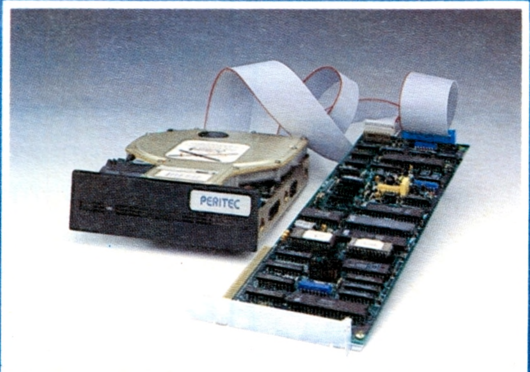
STAND SICOB
5B 231

MÉMOIRES DE MASSES

Kits WP 10 et WP 20 Internes

Les Kits disques durs WP 10 et WP 20 sont des unités de disque dur de types Winchester très économiques.
Fournis avec contrôleur, câble et disquette d'installation, ils sont destinés à être intégrés directement dans l'Unité Centrale. De faible consommation (Alimentation 63 Watts suffisante), ils offrent une capacité de 10 et 20 Méga Octets formatés.

IBM PC et Compatibles	Sous DOS 2.1 et Supérieur Sous Prologue



WP XX Externes

Sous-ensembles mémoire de masse magnétiques en coffret, équipés d'une unité de disque dur Winchester de capacité 5 MO à 120 MO.

IBM PC/XT	Sous DOS 1.1, 2.1, 3.1 et Prologue
APPLE II	Sous DOS 3.3, CP/M, PASCAL (les 3 simultanément), Pro DOS, Mem DOS.
Micral 9020 - 9050	Sous Prologue.

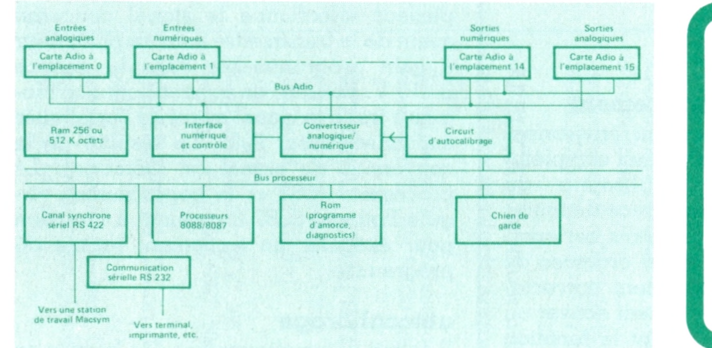


**ASSISTANCE TECHNIQUE
ASSURÉE SUR TOUTE LA FRANCE**



**15, Allée des Platanes, Sofilic 437, 94263 Fresnes Cedex
Tél. : (1) 666.06.31, Télex 270 239 F**

Pour toutes précisions sur la société ou le produit presenté ci-dessus : référence 104 du service-lecteurs (p. 83)



SYSTEME MINI-ORDINATEUR

ANALOG DEVICES

Macsym 250

Le Macsym 250 est une unité de commande et de mesure programmable utilisable avec les stations de travail Macsym 121 et 150 ou avec l'IBM/PC. Il dispose de seize connecteurs destinés à la connexion de cartes d'entrées/sorties analogiques et numériques. Il accepte au maximum 512 entrées analogiques simples, 256 entrées analogiques différentielles, 256 entrées/sorties numériques ou 64 sorties analogiques. Il permet l'acquisition d'entrées analogiques et en assure la conversion analogique/numérique (A/N) avec une grande rapidité sous 12 bits ou avec une grande résolution sous 16 bits avec autocalibrage. Il dispose aussi de 512 K octets de Ram.

Grâce au MacBasic, un Basic temps réel multitâche, le Macsym 250 est bien adapté à l'acquisition et à la mesure de données analogiques locales. Utilisé avec une station de travail, il permet de bâtir des systèmes distribués de mesure et de commande. Le Macsym 250 assure l'acquisition des données analogiques, teste les limites, analyse les données, génère des commandes sur les sorties, effectue des statistiques et en donne les résultats à la station de travail. Celle-ci fournit l'interface opérateur, gère l'unité de disque, élabore des graphiques et fait tourner des programmes sous C.CP/M 86.

Le Macsym 250 est équipé d'un processeur 8088 et d'un coprocesseur de calcul en virgule flottante 8087. Sa Ram peut stocker le système d'ordonnancement (Scheduler), le MacBasic, le programme d'application et l'espace pour les données mesurées. Il dispose d'un canal de communication pour le transfert de données et de programmes jusqu'à 370 K bauds. Un second port de communication permet la connexion en local d'un terminal, d'une imprimante ou d'un autre équipement compatible RS 232.

le MacBasic

La station de travail utilisée et le Macsym 250 sont programmés en Basic, et peuvent opérer simultanément sur un maximum de dix-huit tâches. Il en résulte que le Macsym 250 peut effectuer des acquisitions et des commandes en temps réel.

Le MacBasic se charge des opérations d'E/S, de conversion, de calcul et de communication. Les opérations relatives aux accès à la mémoire de masse, à la génération de graphiques et aux communications IEEE 488, sont assurées par la station de travail. Le Macsym 250 peut accéder à la mémoire de masse ou visualiser un tableau de données grâce aux possibilités de communication implantées entre la station de travail et lui-même.

CIRCUIT PERIPHERIQUE

Unité demande accès bus VME

RTC/SIGNETICS

68175

Le 68175 est un boîtier de demande d'accès au bus VME. Il présente les caractéristiques suivantes : opération complètement asynchrone ; libération du bus sur demande ou sur opération effectuée ; séquence de détection d'erreur et de reprise ; contrôleur de mémoire dynamique à double accès en utilisant un 74LS764 ; technologie bipolaire ; boîtier « Slimline » 24 broches.

demande d'accès au bus

Le maître local fait une demande d'accès en envoyant une adresse qui se trouve dans l'espace d'adressage système. Un décodeur détecte cette adresse et génère un niveau bas sur l'entrée OFFBD du 68175 qui, à la réception de OFFBD et de LAS (strobe d'adresse local), provenant de AS du maître local, fait une demande d'accès au bus BR adressée à l'arbitre de bus.

L'arbitre du système accorde le bus au niveau de demande BR le plus prioritaire, à condition que ce bus soit libre (rappelons que le bus VME dispose de quatre niveaux de demande d'accès organisés suivant un ordre de priorités fixes allant de BR3 à BR0 ou rotatives). Plusieurs maîtres peuvent formuler une demande d'accès sur une même ligne de niveau BR. La prise en compte de la demande est alors chaînée (Daisy Chain) et se fait par la propagation d'un niveau bas sur les broches BGIN/BGOUT de chaque unité de demande d'accès jusqu'à ce que la première unité de chaîne demanderesse ait reçu un niveau bas sur BGIN. Cette unité interrompt la chaîne en portant sa broche BGOUT à l'état haut, inhibant ainsi toutes les demandes des maîtres moins prioritaires. Elle se réserve ensuite le bus en mettant BBSY à l'état bas et en faisant remonter BR. Ainsi, se termine la phase d'arbitrage.

L'unité de demande 68175 ne met à l'état bas sa sortie BGOUT que si son entrée BGIN reçoit un état bas avant que soit formulée une demande d'accès au bus sur sa broche BR. Cela permet au prochain maître d'accéder au bus. Par conséquent, si BGIN précède BR, la prise en compte est transmise au maître le plus prioritaire à l'origine de la demande et BR est mise en attente jusqu'au prochain cycle d'arbitrage. Si BR précède BGIN, le 68175 met sa broche BBSY à l'état bas dès réception de BGIN. Si BR et BGIN sont simultanées, un système d'arbitrage permet de lever l'indétermination.

cycle de bus externe

L'accès au bus VME n'a pas lieu tant que le précédent maître du bus ne l'a pas libéré. Cette libération est détectée lorsque les signaux AS, DTACK et BERR sont à l'état haut. Le 68175 commande alors le bus.

Pour chaque accès au bus, le 68175 rend actifs la ligne de validation d'adresse ADDEN, la ligne de strobe STBEN et le strobe d'adresse AS. Une ligne de retard externe de 35 ns au minimum, connectée entre ADDLY0 et ADDLY1, garantit un temps minimum d'établissement entre ADDEN et AS. Remarquons que STBEN et AS ne sont pas rendus actives aussi longtemps que DTACK et BERR ne sont pas à l'état haut.

Si le cycle de bus se déroule correctement entre le maître local et un esclave, par l'intermédiaire du bus VME, le 68175 reçoit le signal DTACK qu'il transmet au maître local par l'intermédiaire de

68175

LDTACK. Si le cycle de bus se termine par une erreur, l'esclave envoie BERR et le 68175 génère à destination du maître local les signaux LBERR et ALT, permettant ainsi un cycle de reprise. Si ce cycle de reprise est négatif, le 68175 génère uniquement LBERR.

cycle de bus local

Le 68175 permet de lancer un cycle de reprise lors d'une détection d'erreur. Un cycle local se caractérise par LAS (strobe d'adresse local) à l'état bas et par OFFBD à l'état haut. Si un cycle local se termine par une erreur, signalée par un niveau bas sur la broche EXBERR, celui-ci génère LBERR et HLT permettant ainsi un cycle de reprise. Si ce cycle est négatif, le 68175 ne génère que LBERR.

plusieurs cycles consécutifs

La fin d'un cycle de bus ne signifie pas forcément la fin de la possession du VME par le maître local. Le nombre de cycles de bus effectués par ce maître est déterminé par l'état de l'entrée BREL.

Dans le cas le plus simple, BREL est maintenu à l'état haut, le bus est donc libéré après chaque cycle (Release When Done : RWD). RWD commande l'état de la broche BREL par un contrôleur DMA qui maintient BREL à l'état bas tant que le transfert DMA n'est pas terminé. Mais il n'est pas possible de tenir compte d'une demande d'accès au bus formulée par un maître plus prioritaire pendant toute la durée du transfert. Le temps d'attente pour une prise en compte plus prioritaire doit être minimisé en implantant une libération du bus à la demande (Release On Request). Cela est possible moyennant une petite logique externe associée à BREL. Le passage de BREL à l'état haut fait passer BBSY à l'état haut indiquant ainsi la libération du bus.

Le 68175 permet le recouvrement du dernier cycle de bus de l'opération en cours avec la phase d'arbitrage précédant la prochaine transaction.

Roland Dubois

Macsym 250

le système d'ordonnancement

Il permet d'opérer dans un environnement multitâche tout en restant complètement transparent à l'utilisateur du Macsym 250. Il garde une trace de toutes les opérations à effectuer dans cet environnement multitâche et les organise de manière qu'elles se déroulent correctement dans l'ordre prévu. Il sait activer ou suspendre une tâche suivant la fonction exécutée, tout en mettant en attente les autres tâches avec attribution de priorités. Il sait aussi superviser les opérations d'E/S avec une politique bien déterminée d'allocation des ressources.

les cartes d'E/S

L'interface avec le monde extérieur est assurée par l'intermédiaire d'une famille d'une trentaine de cartes. Elles permettent les opérations de conditionnement de signal (pour se connecter à des sources de tension, de courant ou de fréquence), à des thermocouples, à des jauges de contrainte, des débitmètres, des relais, des tachymètres, des vérins, des alarmes, etc. Le calibrage des signaux, la protection des entrées, l'isolement, le multiplexage, l'amplification et toutes les autres fonctions de préconditionnement sont fournies par les cartes ADIO. Les capteurs et les actionneurs sont connectés aux cartes ADIO avec des dispositifs à vis sur panneau séparé.

architecture du Macsym 250

C'est une architecture à deux bus : un bus d'E/S (bus Adio) et le bus processeur. Le premier a été étudié pour véhiculer des signaux analogiques parmi des signaux numériques. Des lignes de blindage assurent la protection des signaux analogiques contre les perturbations que pourraient occasionner les signaux numériques rapides et les parasites. Le bus Adio véhicule les signaux analogiques jusqu'à l'interface centralisée des E/S analogiques. A ce niveau, un multiplexeur sélectionne le signal concerné avant de le transmettre à un amplificateur à gain programmable dans la gamme ± 10 V. Ensuite, un échantillonneur/bloqueur traite le signal avant de l'appliquer au convertisseur A/N. Le résultat de la conversion du signal est mémorisé. Le processeur 8088 et le coprocesseur virgule flottante 8087 travaillent à l'unisson pour exécuter un traitement rapide du programme.

autocalibrage

Il se fait automatiquement dès la mise en route et après quinze minutes de fonctionnement. D'autres autocalibrages peuvent être initialisés à n'importe quel moment. Ainsi, la précision des mesures sur une longue période ou suite à un changement d'environnement est garantie par ce dispositif. L'autocalibrage s'effectue en appliquant des tensions de référence sur l'entrée du convertisseur A/N et en effectuant les ajustements jusqu'à ce que la valeur de conversion corresponde à la valeur de la source de référence.

acquisition de données analogiques

Un programme exécuté par le Macsym 250 peut collecter jusqu'à seize mille mesures sur un canal analogique en opérant à 33 000 échantillonnages par seconde. Le balayage des canaux analogiques isolés par optocoupleurs s'effectue avec la commande Scan. Celle-ci peut collecter jusqu'à 16 000 données à partir de 1 à 256 canaux, en effectuant jusqu'à 7 000 échantillonnages par seconde. Les entrées analogiques peuvent être lues individuellement par la commande A/N à laquelle sont associés le numéro de la carte (Slot), le numéro du canal sur cette carte et le gain. La lecture d'entrées analogiques isolées par relais se fait à un rythme de 75 échantillonnages par seconde.

Roland Dubois

CALENDRIER

20 au 24 novembre

COMDEX FALL '85 (Salon de l'OEM informatique)
Las Vegas
Renseignements : The Interface Group, 300 First Avenue, Needham, MA 02194, USA. Tél. (19/1/617) 499 66 00

2 au 6 décembre

MESUCORA-PHYSIQUE 85 (Exposition sur la mesure, le contrôle, les automatismes et matériels scientifiques)
Paris - Porte de Versailles
Renseignements : Sepic, 17, rue d'Uzès, 75002 Paris. Tél. (16-1) 42 33 88 77

1986

10 au 13 février

JOURNÉES MICRO-INFORMATIQUES DE GRENOBLE (Logiciels et applications professionnelles)
Grenoble - Alpexpo
Renseignements : Cuefa, BP 68, 38402 Saint-Martin-d'Heres. Tél. (16) 76 54 51 63

24 au 28 février

MICAD 86 (Cinquième conférence et exposition internationales sur la CFAO et l'infographie)
Paris - Palais des Congrès
Renseignements : Birp, 25, rue d'Astorg, 78008 Paris. Tél. (16-1) 47 42 20 21

11 au 15 mars

INFORA (Salon de toutes les informatiques)
Lyon - Eurexpo
Renseignements : Sepel, BP 87, 69683 Chassieu Cedex. Tél. (16) 72 22 33 44

12 au 19 mars

FOIRE DE HANOVRE (Salon mondial de la bureautique, de l'informatique et de la communication)
Hanovre
Renseignements : Deutsche Messe- und Ausstellungs - AG, Messegelände, D-3000 Hannover 82 (RFA). Tél. (511) 89-1

25 au 28 mars

PRINTEMPS INFORMATIQUE 86 (Forum professionnel de l'informatique OEM)
Paris - Palais des Congrès
Renseignements : Birp, 25, rue d'Astorg, 75008 Paris. Tél. (16-1) 47 42 20 21

12 au 14 mai

COMDEX EUROPE (Salon de l'OEM informatique)
Amsterdam
Renseignements : The Interface Group, 300 First Avenue, Needham, MA 02194, USA. Tél. (19/1/617) 499 66 00

26 au 30 mai

APPLICA (Carrefour nord-européen des applications informatiques et électroniques)
Lille
Renseignements : Chambre de commerce et d'industrie de Lille-Roubaix-Tourcoing, BP 359, 59020 Lille Cedex. Tél. (16) 20 74 14 14

16 au 19 juin

NATIONAL COMPUTER CONFERENCE (NCC : conférence et exposition sur la micro-informatique, les périphériques et logiciels)
Las Vegas
Renseignements : NCC '86 Program Office, Mimi W. Halo, Program Secretary, P.O. Box 8807, Newport Beach, CA 92658-8807, USA

18 au 22 août

SIGGRAPH'86 (Salon de l'informatique graphique)
Dallas
Renseignements : Siggraph, Conference Management Office, Smith Bucklin and Associates, Inc., 111 East Wacker Drive, Chicago, IL 60601, USA. Tél. (312) 644 66 10

MANIFESTATIONS

☐ Journée technique d'information sur **la filière électronique** le 28 novembre à Versailles. Programme : définition de la filière électronique ; implications économiques de la filière ; nouvelles formes de travail ; formation ; universalité des enjeux et des contraintes. **Renseignements :** Chambre régionale de commerce et d'industrie, 21, avenue de Paris, 78000 Versailles. Tél. : (16-1) 39 50 33 56.

☐ **Convention automatique productique** du 2 au 4 décembre à Paris. Thèmes : méthodologie ; analyse, conception de systèmes automatisés de production, CAO ; modélisation, simulation, aides à la décision ; plan d'accompagnement à l'automatisation. **Renseignements :** Secrétariat de la Convention automatique productique, 11, rue Hamelin, 75783 Paris Cedex 16. Tél. : (16-1) 45 05 14 17.

☐ **Colloque maintenance,** MAO 85, le 5 décembre à Paris. Programme : les problèmes de maintenance au niveau des grands contrats internationaux ; les méthodes d'analyses utilisables en micro-informatique de maintenance ; la maintenance assistée par ordinateur en 1986 ; un exemple d'application de l'informatique pour la maintenance ; les systèmes experts en maintenance. **Renseignements :** Berexsaa/Maintenance, Tour Pariferic, 6, rue Emile-Reynaud, 93306 Aubervilliers. Tél. : (16-1) 48 39 80 65.

☐ Journées d'étude **« APL et l'ingénierie informatique »** les 5 et 6 décembre à Paris. Sessions : mise en œuvre d'APL ; communication graphique ; vers le génie logiciel ; les langages de l'intelligence artificielle. **Renseignements :** Afcet, 156, bd Péreire, 75017 Paris. Tél. : (16-1) 47 66 24 19.

☐ **Forum télématique** du 5 au 7 décembre à Paris. Organisée sur le thème Videotex Teletel, cette manifestation vise à favoriser les contacts et les échanges entre les fournisseurs, prestataires de services et les utilisateurs et clients concernés par ce système et son environnement. **Renseignements :** Expo-Diffusion, 63, bd Malesherbes, 75008 Paris. Tél. : (16-1) 45 22 65 00.

APPEL AUX COMMUNICATIONS

☐ **Appel aux communications** pour le symposium international **« les systèmes de communication locaux, réseaux locaux et PBX »** qui se tiendra du 26 au 28 novembre 1986 à Toulouse. Cette première conférence sera un carrefour d'échanges entre le monde industriel et le secteur de la recherche. Date limite : 15 janvier 1986. **Renseignements :** Laboratoire LSI, Université Paul-Sabatier, 118, route de Narbonne, 31062 Toulouse Cedex. Tél. : (16) 61 55 67 64.

UN
NOMM

Nous avons le plaisir de vous annoncer l'arrivée du bus de la nouvelle génération, accompagné de cartes (CPU, mémoire), de logiciels et d'outils de développement. Certes, pour faire Multibus II, nous avons pris du temps.

Mais créer l'architecture de bus standard la plus évoluée au monde est un travail qui prend du temps. Et lorsque vous l'aurez appréciée, vous conviendrez que ce temps a été bien employé.

Performances supérieures

Notre nouvelle génération de cartes iSBC ne comporte pas de "temps d'attente," et les cartes mémoire iSBC de 1/2 à 4 méga-octets possèdent un cache. Si vous avez été assez perspicace pour investir dans un Système d'Exploitation iRMX, vous pouvez vous féliciter. Il existe un progiciel qui vous permet de porter votre logiciel iRMX sur Multibus II, en utilisant le même langage et les mêmes utilitaires. Imaginez le temps gagné...

Actuellement, il existe des châssis de 6 et 9 cartes, des fonds de panier à 2 et 3 emplacements, le moniteur de mise au point iSMD 286, et ce n'est qu'un début. D'ici la fin de l'année, Intel et les fournisseurs de compatibles auront conçu 45 autres produits.

Plus grande fiabilité

Une meilleure fiabilité là où vous en avez le plus besoin : au niveau du système.

Grâce à un bus synchrone, à l'utilisation de deux connecteurs DIN, à la parité de bus sur toutes les lignes d'adresses, de données et de contrôle. De plus, le Bus Parallèle du Système optimise la bande passante et offre un support efficace pour les architectures multi-processeurs.

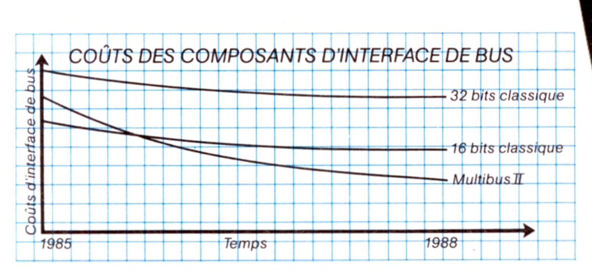
Meilleure gestion des ressources

Voici comment Multibus II atteint un plus haut niveau de performances : parce qu'il intègre un mécanisme standardisé de transfert de message dans la structure du bus, le matériel assistant ce transfert et procurant ainsi une interface logicielle uniforme.

Moins cher que vous ne pensez

L'architecture synchrone et multiplexée de Multibus II permet la conception de composants qui vont diminuer le coût de votre système.

BUS É DÉSIR.



Mais voilà le plus important : Multibus II vous offre la technologie qui vous aidera à répondre aux besoins futurs du marché, quels qu'ils soient.

Que vous démarriez avec le standard mondial, Multibus I, ou choisissiez directement Multibus II, Multibus s'avèrera facile à utiliser, à construire, à maintenir et à faire évoluer.

Ce qui signifiera pour vous un investissement moindre au niveau système, et l'assurance d'avoir pris une sage décision.

Si nous pouvons vous aider à prendre cette décision, appelez Pascale au : (1) 30.64.60.00, poste 3451 ou en écrivant à Intel, Dépt MARCOM - 1 rue Edison - B.P. 303 - 78054 St Quentin en Yvelines Cedex.

Vous verrez que ça valait la peine d'attendre.

intel®
N° 1 MONDIAL DU MICROPROCESSEUR

Multibus® II
LE BUS DE LA PROCHAINE DÉCENNIE

Orange M.M. MULT II

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 105 du service-lecteurs (p. 83)

LA SIMPLICITE ALLIEE A LA FIABILITE

Développé à l'origine pour l'industrie téléphonique, cette gamme de connecteurs permet de résoudre simplement, rapidement et de manière économique vos problèmes de connexion.

Cette nouvelle technologie de raccordement offre de nombreux avantages qui la placent largement en tête devant ses rivales.

Cette technique de raccordement par déplacement d'isolant simultané de tous les conducteurs offre un gain de temps de connexion en éliminant le dénudage et la soudure ou sertissage de chaque conducteur.

Un système de verrouillage et de polarisation évite les erreurs d'accouplement et l'adjonction de vis de fixation.

BICC-VERO ELECTRONICS SA
Rue de l'Industrie
B.P. 87
60006 Beauvais Cedex
France
Tél: 44.02.46.74 Télex: 145 145

AVANTAGES :

* Coût d'installation réduit
* Pas de dénudage, soudure ou sertissage des conducteurs
* Disponible en version 4 ou 6 contacts polarisée
* Verrouillage à droite ou à gauche
* Faible encombrement augmentant les densités de câblage
* Montage facile, même sur site

VERO
BICC ELECTRONICS



Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 106 du service-lecteurs (p. 83)



Surprise, les constructeurs ont encore des idées

A l'heure où nous écrivons, le Salon International des Composants Electroniques n'a pas encore fermé ses portes mais, d'ores et déjà, c'est un premier bilan positif que l'on peut dresser, tant au plan de la présence des fabricants que des annonces de nouveaux produits. Cette constatation mettra peut être un peu de baume au cœur d'une profession qui continue de souffrir douloureusement de la crise.

Avec 1 267 exposants de matériels (dont 766 étrangers) et 282 mandataires, le Salon 1985 ressemble, à première vue, comme un frère à celui de 1983 (1 243 exposants de matériels dont 739 étrangers). Mais, en réalité (et malgré, ou à cause, de la crise que traverse l'industrie), le nombre d'exposants de fabricants de composants s'est accru de quelque 10 %. En effet, nombre de fabricants de matériels de mesure ont, comme c'est la tradition, opté pour le prochain Mesucora, de sorte que de deux cents en 1983, ils ne sont plus cette année que cent onze. Le reliquat a bien été comblé par des fabricants de composants, d'origine étrangère d'ailleurs, ce qui accentue encore le caractère international du Salon. On remarquera en particulier la participation des Italiens, qui sont passés de 42 à 62 (avec un stand collectif de belle tenue), la présence renforcée du Japon (49 exposants contre 38 en 1983) et de la Grande-Bretagne (98 au lieu de 81). Les Américains sont un peu moins nombreux : 215 au lieu de 231.

La fréquentation des visiteurs devrait être au moins aussi bonne qu'en 1983 d'après les premières indications que l'on a pu observer. Rappelons que 48 750 badges avaient été délivrés à l'époque dont 5 874 à des étrangers provenant de plus de soixante-dix pays.

Les grands thèmes des discussions portent naturellement sur les microprocesseurs 32 bits qui surgissent tout à coup sur le marché, les Asic et leurs kyrielles de prédiffusés ou précaractérisés, les composants pour montage en surface, les mémoires dynamiques (certains poussent grand-mère dans les orties en annonçant déjà des 4 M bits)... On parle aussi des accords entre fabricants et en particulier de l'ambition de Thomson de racheter Mostek. Bref, c'est un salon assez animé, qui nous change de nos périgrinations antérieures dans les expositions d'informatique.

Flashes sur quelques annonces

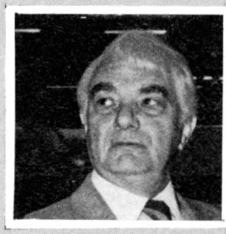
A titre indicatif, nous donnons ici un bref aperçu de quelques unes des nouveautés majeures que nous avons pu détecter sur les stands. Nous y reviendrons bien entendu plus longuement par la suite.

Nous commencerons par RTC qui a annoncé le 68070, associant à un 68000 de base, une MMU, deux canaux DMA, une UART, une interface au bus I²C, une fonction de comptage-temporisation, etc. Réalisé en technologie C-Mos, il est compatible avec le logiciel du 68000 (même jeu d'instructions), mais avec des plus intéressants, comme les traitements complets des erreurs de bus. Ce microprocesseur a été mis au point par le centre de conception que RTC a fondé sous le nom de Cima (avec Philips), voici deux ans environ. Il sera échantillonné vers le milieu de l'an prochain et Matsushita sera seconde source pour le Japon.

Fairchild a dévoilé en France son Clipper, jeu de trois puces composant un microprocesseur 32 bits C-Mos que notre correspondant aux USA décrit en page 25. De plus, ce fabricant a montré sur son stand une caméra CCD de 488 lignes par 300 colonnes. Ce produit existait auparavant mais n'était pas disponible à tous les utilisateurs.

Seul exposant des trois « grands » de l'IAO, Mentor Graphics propose une solution matérielle pour accélérer ses équipements d'un facteur cent au maximum. Le « compute engine » se présente sous forme de deux cartes qui se placent sans difficulté particulière dans le slot de l'Apollo. La première (carte CPU) a été développée à l'aide de réseaux prédiffusés et possède un processeur 32 bits en technologie pipeline. La seconde, disponible en deux modèles, contient la Ram 10 ou 20 M octets. Le prix de cet accélérateur global (donc dédié à tous les stades de la conception) coûte environ 150 000 $. Apollo devrait le proposer dans son prochain catalogue.

L'homme et l'événement



Marc Boissinot est, depuis 1968, directeur général de la SDSA (Société pour la Diffusion des Sciences et des Arts) qui organise entre autres (*) le Salon international des Composants électroniques. Affable et discret, il précise, d'entrée de jeu, que l'organisation du Salon est l'affaire de toute une équipe à laquelle il rend hommage ; et ce n'est manifestement pas un renvoi poli d'ascenseur, mais bien l'expression d'un sentiment profond.

Le fait est que derrière la manifestation elle-même, il existe tout un travail invisible pour aboutir à l'objectif final : *« faire en sorte que les exposants aient les visiteurs qu'ils souhaitent ».* C'est pour cette raison qu'en 1983 le Salon des composants a subi des bouleversements considérables et audacieux : modification des dates (novembre au lieu d'avril), transfert vers d'autres lieux (Villepinte au lieu de la porte de Versailles), partage en deux parties (composants et mesure d'une part, matériaux et machines de production d'autre part). Marc Boissinot explique que ce « chambardement » (ce n'est pas un mot de son vocabulaire) a été décidé après analyse du marché et du profil du visiteur. *« Elle nous a permis de voir que l'automatisation montait à toute vitesse, et cela explique le succès qu'a eu Pronic en 1984... L'analyse du profil du visiteur nous permet également de mieux orienter la promotion des Salons et de mieux les aménager ».* Au total, le Salon acquiert un caractère professionnel plus accentué, ce qui est bénéfique pour les exposants, et en particulier pour les PME et PMI pour lesquelles le Salon est un « merveilleux instrument » de développement commercial en France et à l'étranger.

Questionné sur le fait que les fabricants de systèmes d'IAO (du type Daisy, Mentor, Valid et consorts) avaient été « exclus » en principe du Salon des composants, notre interlocuteur nous précise : *« Ce Salon s'adresse aux utilisateurs de composants et de circuits intégrés, mais pas aux concepteurs de composants auxquels Pronic est dédié. Pour mieux accueillir les fabricants de systèmes d'IAO, une nouvelle section sera ouverte au prochain Pronic, destinée à la conception et à la fabrication des composants semi-conducteurs et circuits intégrés ».* De plus, des conférences sur ces aspects de la conception seront organisées lors de cette manifestation.

Décidément, Marc Boissinot ne sera jamais un vendeur de mètres carrés.

R.C.

(*) Outre le Salon international des Composants électroniques, la SDSA organise également le Festival International du Son et de l'Image vidéo, Elec (équipement électrique) et Pronic (équipements et produits pour l'électronique). Marc Boissinot est également vice-président de la Fédération des Salons spécialisés, vice-président de l'Office de Justification des Statistiques et, en plus de quelques autres activités, participe aussi à l'Union des Foires internationales.

E²prom, quelques nouveautés. Numéro un de la catégorie avec 60 % du marché, Xicor, représenté en France par A2M, a l'intention de sortir pour la mi-86 un modèle 256 K bits avec Intel en seconde source. Ce produit fait suite à l'annonce en début de salon de Seeq qui échantillonnera au début de l'année prochaine une puce 256 K bits C-Mos.

Fujitsu, leader dans le domaine des prédiffusés, propose un circuit à 20 000 portes avec 90 % de recouvrement. Le C 20000 UH comporte trois niveaux de métallisation et intègre une Ram de 6 à 12 K bits. Le constructeur prévoit des microprocesseurs sur prédiffusés pour 1987 et des « gate array » en technologie ECL pour la même date.

Thomson-Semiconducteurs a annoncé en avant-première un processeur de signal numérique, le 68930. Elaboré autour d'une architecture 68000 et conjointement avec TRT, ce circuit a une vocation d'interface rapide à un processeur. Il dispose d'une architecture parallèle (pipeline), de trois bus internes dont deux sur 32 bits et d'un cycle de 160 ns. Sa principale application sera évidemment les modems, mais le constructeur vise à équilibrer les activités avec d'autres domaines comme la reconnaissance de la parole ou la productique en général. Disponible en échantillons en mars 1986, il sera vendu à un prix de 1 000 FF et moins suivant la quantité et la date de la commande.

Nec se lance comme prévu dans la fabrication d'un microprocesseur 32 bits en C-Mos. Le V60, échantillonné début 1986, a environ 4,3 G octets d'espace d'adressage virtuel et une puissance de 1 Mips. Le modèle suivant, le V70, disposera en plus d'une mémoire cache. Au niveau logiciel, ces deux processeurs sont compatibles avec Unix (system V) et disposent d'un noyau pour les applications en temps réel. Toujours chez le Japonais, une Ram dynamique 4 M bits dont la technique de conception déjà clairement expliquée, est annoncée pour un futur proche. Selon les dirigeants, le problème technique est maîtrisé et le silicium existe mais les problèmes commerciaux le sont beaucoup moins : comment vendre une 1 M bit quand on dispose d'une 4 M bits pour un prix acceptable ?

Gespac présente de nouvelles cartes au format Europe dont une à base de 80286 autour d'un bus G64. Egalement chez ce constructeur, un contrôleur graphique de 1 024 x 1 024 en 256 couleurs parmi 4 096, toujours au même format.

MHS élargit sa gamme de Ram statiques en proposant trois modèles d'un temps d'accès de 25 ns et en C-Mos. Les références 65747, 767 et 768 correspondent à des organisations 4 K x 1, 16 K x 1 et 4 K x 4.

Premier circuit contrôleur SCSI en C-Mos chez Western Digital, le WD 33C93 commence à être échantillonné et il est disponible en version 40 ou 44 broches, boîtier porteur ou non. Ce circuit dispose d'une sortie « bufférisée » ou non (sortie TTL).

La dernière annonce que nous avons pu constater ne concerne pas un produit mais une société. En effet, Sony, société niponne connue pour ses nombreuses activités grand public, se lance dans la vente de ses composants utilisés en interne auparavant. Cette disposition n'est pas nouvelle puisque l'intention a été annoncée en 1984, mais c'est la première fois que Sony présente un stand « Sony composants ». Beaucoup de produits y figurent dont des moniteurs, des caméra CCD haute définition et des Ram vidéo.

Voilà donc pour les nouveautés à l'issue du troisième jour d'exposition. Nous reviendrons bien évidemment sur les produits les plus importants soit dans une étude, soit traditionnellement dans les prochaines rubriques « nouveaux produits ».

Roger Carrasco
et **Christian Cathala**

Systems 85 : éclipse de l'OEM au « star-system »

Avec plus de 1 200 exposants directs ou représentés (soit une progression de 25 % par rapport à 1983), couvrant une surface de halls brute de 105 000 m², Systems 85, qui a eu lieu du 28 octobre au 1er novembre à Munich, a battu ses précédents records et s'impose comme une des plus intéressantes expositions européennes de l'informatique.

A l'image de la NCC américaine, la biennale munichoise consacrée à l'informatique change progressivement d'image et de vocation. Résolument orientée vers le marché OEM à ses débuts, elle englobe maintenant la quasi totalité du marché de l'informatique, du micro-ordinateur aux systèmes clés en main, en passant par les imprimantes, disques, cartes et autres sous-ensembles, y compris les logiciels. A cet égard, Systems devient un concurrent du Sicob sans la foule papivore. En effet, le prix de l'entrée à l'exposition est assez dissuasif (de l'ordre de 150 FF), ce qui fait que les visiteurs n'y viennent que pour de solides raisons professionnelles.

Le caractère international de l'exposition est plus accentué que ne le laissent supposer les chiffres officiels. C'est ainsi que les organisateurs ne comptent que trois exposants directs pour la France et un exposant représenté (CGCT, Clen, Efisystèmes et Télécommunications France). Or, la France est également présente par le biais d'un certain nombre de filiales allemandes telles que Thomson-Semiconducteurs, Benson, Bull Peripheral (*), etc., et même de filiales de distributeurs comme Métrologie ou Tekelec-Airtronic. Ce qui est vrai pour notre pays, l'est encore plus pour les Etats-Unis qui sont omniprésents, non seulement grâce à un stand collectif couvrant la quasi totalité du hall 7 et regroupant quelque cent sociétés, mais par toutes les filiales déjà implantées en Allemagne.

Les Japonais participent également à Systems et certains s'étalent largement comme Mitsubishi qui occupe une surface presque égale à celle du stand collectif du Canada (une vingtaine d'exposants) ou de la Grande Bretagne. Si la surface des stands est un indicateur de la santé de l'entreprise, Mitsubishi se porte bien.

Au chapitre des doléances, deux remarques s'imposent : l'une que les organisateurs peuvent en partie corriger et l'autre contre laquelle ils sont désarmés.

La première concerne la distribution des stands dont la logique ne nous a pas semblé toujours très claire. C'est ainsi que les « composants de systèmes et l'offre OEM » (pour employer la terminologie des organisateurs) couvraient en principe une demi-douzaine de halls ; en fait, on trouvait ce genre de produits un peu partout suivant la vocation principale des exposants.

Cette remarque est durement ressentie par le visiteur qui doit parcourir d'épuisantes distances pour découvrir qu'il n'y a rien de nouveau chez tel fabricant qui en principe aurait dû montrer sa dernière petite merveille. Et c'est précisément notre seconde remarque : peu de nouveautés majeures ont été annoncées, aucune annonce n'a fait l'objet de conférences mémorables. On voyait bien ici et là des « neu », mais il s'agissait généralement d'extensions ou de compléments de gammes existantes. Tout comme à la NCC américaine de juillet, c'était le grand calme après la tempête de la micro-informatique. Cette situation aura peut être un effet bénéfique sur le comportement de certains utilisateurs potentiels qui, jusqu'à présent, devant l'avalanche de nouveautés, se sont abstenus de tout achat en attendant la prochaine machine réputée bien meilleure que la précédente.

En outre, on devient prudent dans les milieux de l'informatique. Après l'annonce du Multibus II et la publication de ses spécifications, on pouvait s'attendre à ce que des cartes de ce format soient annoncées. A part Intel, aucun fabricant n'a aujourd'hui attaqué ce marché et chacun reste d'une discrétion surprenante. Les fabricants de cartes Multibus assurent générale-



(*) Curieuse publicité que celle de Bull Peripheral Gmbh ! Sur une évocation en gris et rouge des drapeaux américains et français apparaît le slogan : « This is not American... 5 1/4 ». En faisant appel au nationalisme européen, on fait un pas vers le nationalisme tout court, et comme les Allemands sont au moins aussi « chauvins » que nous, c'est le genre de publicité qui peut se retourner contre son auteur.

ment qu'ils en développent de nouvelles au format Multibus II, mais ne veulent rien dire de plus, ni sur les délais, ni sur les spécifications. En revanche, le bus VME a beaucoup d'adeptes et plusieurs nouveautés ont été annoncées chez divers fabricants (Force Computer et Thomson-Semiconducteurs notamment avec des cartes à base de 68010 et coprocesseur 68881).

Les annonces majeures de Systems 85 ont en pratique précédé l'exposition et nous les avons déjà dévoilées. Le 32 bits d'Intel, les cartes de la série 310 AP et la série Apex étaient parmi celles-ci (« minis et micros » n° 242). Le concept d'après lequel ont été développées les cartes ICM (Integrated Computer Modules) de National Semiconductor a été décrit dans notre numéro 243 et la deuxième génération de la famille 32000 est analysée dans le présent numéro (page 37).

Le domaine des périphériques est assez calme et la plupart des produits présentés comme nouveaux avaient déjà été exposés à la NCC (voir notre numéro spécial consacrée à cette exposition). Quelques imprimantes méritent cependant d'être mentionnées : trois modèles Fujitsu dont deux couleurs (DL 2400 et DX 2100/2200), la 616 d'Hermès Précisa, les modèles 1550 S de C.Itoh, etc. Nous y reviendrons en rubrique « Nouveaux produits ». En bref, les cent trente mille visiteurs qu'attendaient les organisateurs seront restés sur leur faim s'ils venaient chercher l'innovation.

Signalons pour terminer que la prochaine édition de Systems aura lieu en 1987 (du 19 au 23 octobre).

Roger Carrasco

Le réseau local en anneau à jeton d'IBM

On considère généralement qu'il existe trois normes dans le domaine des réseaux locaux : CSMA/CD (*), le passage de jeton en bus qui travaille au niveau de la trame et celui en anneau qui travaille au niveau du bit. IBM a choisi la troisième solution : l'anneau à jeton. Nous avons décrit en détail cette technique dans « minis et micros » n° 182 et n° 198 ; nous détaillerons donc ici surtout les différentes possibilités de connexion.

L'histoire commence en septembre 1984 par une déclaration d'intention : *« IBM a l'intention de mettre en œuvre dans les deux à trois prochaines années un réseau local en anneau à jeton câblé en étoile, utilisant le système de câblage IBM. Ce réseau sera en accord avec les contributions d'IBM aux comités de normalisation des réseaux locaux de l'Ecma et de l'IEEE et l'interconnexion au réseau local d'ordinateurs personnels (PC Network) sera possible ».*

(*) Carrier Sense Multiple Access with Collision Detection. L'interface réseau de chaque station raccordée au bus, avant toute tentative de transmission d'un paquet d'informations sur le bus, commence par écouter pour savoir s'il existe une autre station en train de transmettre. Cela est fait en détectant un signal dit « Carrier Sense ».

Qu'en est-il aujourd'hui ?

Le produit annoncé à Zurich est un réseau local en anneau à jeton (voir **encadré**) à grand débit qui permet de relier entre eux, en premier lieu (des extensions à d'autres séries sont prévues), les ordinateurs personnels IBM (PC, PC portable, XT et AT) d'un site. C'est la première mise en œuvre de la stratégie réseau local d'IBM et, à ce titre, elle revêt donc une certaine importance. D'autant plus que c'est la première fois qu'IBM a une politique d'ouverture vers d'autres constructeurs. Yves Lombard, de la direction commerciale, définit l'anneau à jeton *« non comme une révolution mais plutôt comme une évolution certaine des techniques de connectique ».*

Le système se compose d'une carte adaptateur PC, d'une unité de raccordement multistation 8228 et du système de câblage IBM. Le centre de l'étoile est constitué par le 8228, boîte qui comprend un jeu de relais. Ceux-ci permettent l'insertion d'une branche dans l'étoile : un test est déclenché automatiquement, qui contrôle le câble jusqu'à l'unité de raccordement. Si le test est positif, l'unité est insérée dans l'anneau.

Le fonctionnement du raccordement de chaque station est contrôlé en permanence par une station moniteur. En fait, l'adaptateur envoie un signal vers la boîte, créant ainsi un courant fantôme détecté par le relais et entraînant le positionnement de celui-ci. Cette unité de raccordement permet de relier entre elles huit stations pour former l'anneau.

L'insertion, l'isolement ou le retrait d'une station se fait par un relais situé dans le 8228. Par interconnexions réciproques on peut étendre l'anneau. L'unité ne nécessite pas d'alimentation externe, elle est installable sur un bureau, dans un châssis ou dans un coffret mural.

L'adaptateur qui comprend un microprocesseur 16 bits est propre au PC. Il est entièrement IBM mais des composants semi-conducteurs non IBM sont disponibles, entre autres chez Texas Instruments et Bridge Communications.

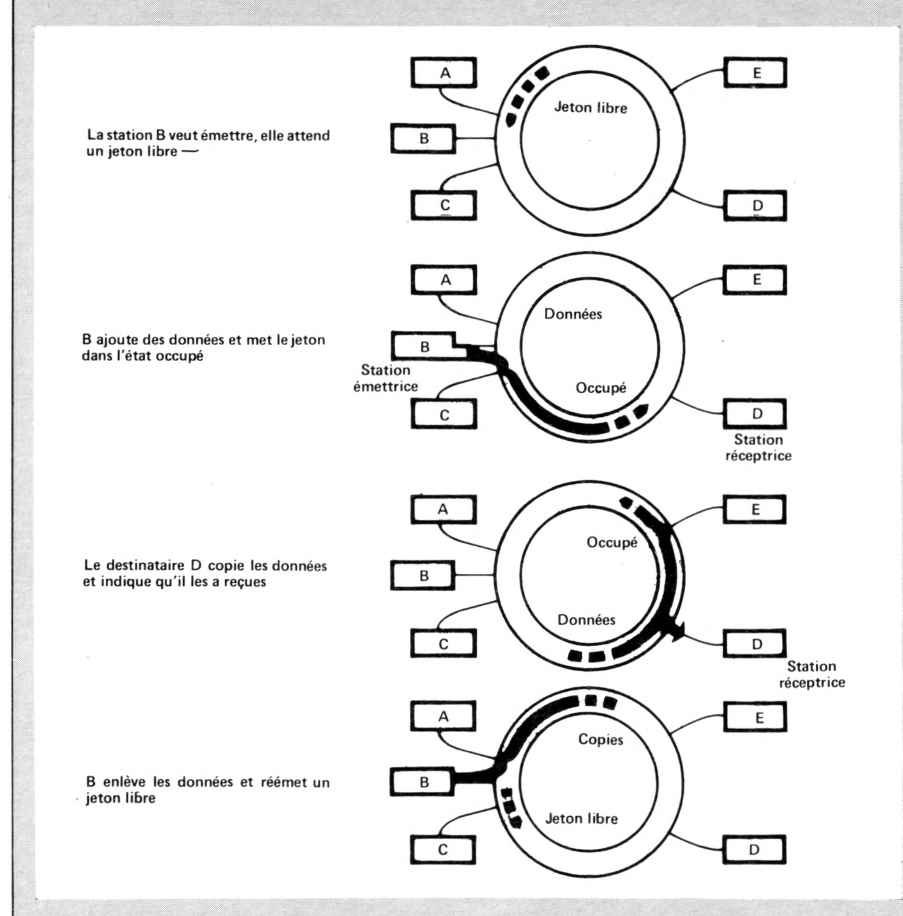
Texas propose en effet le TMS 380, un ensemble de circuits intégrés d'adaptation au réseau local en anneau, utilisant la technique du passage à jeton, résultat d'un programme de développement commun avec IBM. Il est conforme aux spécifications Ansi/IEEE STD 802.5 ainsi qu'aux autres exigences de raccordement au réseau local, telles qu'IBM les définit dans son manuel technique de référence.

A partir du premier trimestre 1986, Bridge proposera elle aussi différents produits compatibles avec l'anneau à jeton et, en particulier, une passerelle le reliant à Ethernet.

La connexion se fait à l'aide de la carte adaptateur montée dans l'ordi-

Le passage de jeton

Cette méthode est basée sur la notion du droit de transmission que se passent les unes aux autres, les stations du réseau local en anneau. Le jeton est une sorte de train de bits représentant une information de service signifiant le transfert du droit de transmission à une station. La structure d'anneau à jeton offre une solution à l'échelle de l'établissement, bâtie sur SN 78. C'est une architecture ouverte dont le protocole est adapté à la connexion d'une large gamme de produits.



nateur personnel et d'un câble. Deux cent soixante unités peuvent être rattachées au réseau par des câbles de type 1 du système de câblage IBM, soixante-douze avec les câbles de type 3 (la vitesse de transmission est de quatre millions de bits par seconde, soit un signal toute les 250 ns).

Le type 3, dont IBM annonce la spécification, permet d'utiliser des paires torsadées non blindées de qualité voix. La distance recommandée entre une station de travail et l'armoire de câblage est de 45 m.

Le système de câblage est formé de plusieurs composantes : câbles de données, connecteurs de données, plaques et panneau de distribution. Il existe plusieurs types de câbles de données incluant chacun deux paires torsadées. Un connecteur est nécessaire à chaque extrémité du câble ; il comprend quatre contacts en cuivre et se monte à l'extrémité du câble par une plaque ou par un panneau de distribution.

Le même réseau peut accueillir des applications de nature différente (**figure** de la page 22) : SNA (APPC), PC Network (Netbios) ou des programmes développés par l'utilisateur (802.2 LU et 802.5).

Les connexions

Les ordinateurs personnels faisant partie du réseau ont plusieurs possibilités de connexion :

— **APPC/PC** (advanced program to program communication) est une

(Suite page 22)

☐ **Malentendu regrettable :** Jermyn vient d'opposer un démenti formel à l'information parue dans « minis et micros » (n° 243, page 29) selon laquelle cette société serait à vendre. En fait, ce malentendu est dû à une mauvaise transmission qui nous a fait confondre un « prochain achat » et un « rachat ». Toutes nos excuses à nos lecteurs et à la société Jermyn.

☐ **Lotus Development** vient d'annoncer les résultats du troisième trimestre de son année fiscale 1985, échu le 28 septembre dernier. Les bénéfices nets s'élèvent à 6,4 millions de dollars, et 39 cents par action, à comparer respectivement à 9,1 millions de dollars et 57 cents par action pour le troisième trimestre de l'année 1984. Le chiffre d'affaires de la société atteint 49,7 millions de dollars pour le troisième trimestre 1985. Pour les neuf premiers mois de l'année, le chiffre d'affaires atteint 153 millions de dollars contre 106 millions pour la période correspondante de l'année précédente. En outre, Lotus a lancé ce trimestre cinq nouveaux produits parmi lesquels les versions améliorées de 1-2-3 et Symphony ainsi que Symphony Link et 1-2-3 Report Writer, auquel s'ajoute l'annonce de la disponibilité de son logiciel 1-2-3 Version 2 en français.

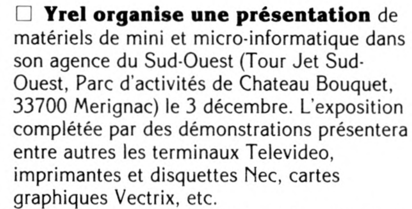
☐ **DDF vient de signer un contrat avec la Corée du Sud.** Aux termes de ce contrat d'un demi million de dollars, DDF va livrer à la société Iljin des dérouleurs de bande magnétique Bandstor 2000 et des équipements de maintenance associés. Ces dérouleurs de bande magnétique seront intégrés dans des systèmes de taxations téléphoniques.

☐ **Silvar-Lisco a annoncé la signature d'un accord avec IBM** donnant à cette dernière les droits de revendre sur ses machines des logiciels IAO (ingénierie assistée par ordinateur) de Silvar-Lisco.

☐ **NCR sera prochainement récompensée par le magazine américain Research and Development** pour la mise au point du processeur parallèle à architecture systolique, le Gapp, processeur développé par la Division Microelectronics, en collaboration avec la société américaine Martin Marietta Aerospace. Cette récompense est accordée aux sociétés américaines ayant présenté l'une des cent meilleures réalisations technologiques pendant l'année 1984.

☐ **La Compagnie de Signaux et d'Entreprises Electriques, commercialisera un poste de travail autonome d'IAO** breveté destiné à la conception de réseaux prédiffusés et utilisant le système automatisé Merlyn-G. ce dernier sera intégré avec d'autres logiciels CSEE de vérification et de conception logique sur les postes de travail Unigraph de la CSEE, basés sur le 68010 et 68020 de Motorola, ainsi que sur les postes de travail Dec basés sur Microvax II, utilisant des terminaux graphiques Unigraph. Le progiciel de communication de la CSEE intègre les ordinateurs personnels XT et AT d'IBM, Microvax et Unigraph dans un réseau local Ethernet, utilisant les protocoles TCP/ICP et le système NFS sous licence Sun Microsystems, Inc.

NOTE POUR VOUS



☐ **Yrel organise une présentation** de matériels de mini et micro-informatique dans son agence du Sud-Ouest (Tour Jet Sud-Ouest, Parc d'activités de Chateau Bouquet, 33700 Merignac) le 3 décembre. L'exposition complétée par des démonstrations présentera entre autres les terminaux Televideo, imprimantes et disquettes Nec, cartes graphiques Vectrix, etc. **Renseignements :** Yrel, rue Fourny, Zac de Berc, BP 40, 78530 Berc. Tél. : (16-1) 49 56 81 42.

☐ **La poursuite de la dépression qui touche au niveau mondial l'industrie des semi-conducteurs** et l'industrie informatique a affecté les résultats de Texas Instruments qui se traduisent par une perte au troisième trimestre 1985 (16 % par rapport à la même époque de 1984). Ces résultats amènent Texas Instruments à prendre un ensemble de mesures afin de restaurer aussi vite que possible la rentabilité de la société. Cependant, ces mesures n'affectent en rien les principales orientations stratégiques de la société. En particulier, les investissements et les budgets de Recherche et Développement sont maintenus à un niveau très élevé de façon à poursuivre le développement de produits stratégiques, notamment microprocesseurs spécifiques, mémoires de grande capacité, intelligence artificielle et systèmes de gestion 32 bits.

SOCIETES

☐ **Tekelec distribue Brooktree.** Ce constructeur réalise des convertisseurs N/A C-Mos pour les applications vidéo et vient de signer un contrat avec Toshiba pour que ce dernier dispose de l'architecture particulière de l'américain.

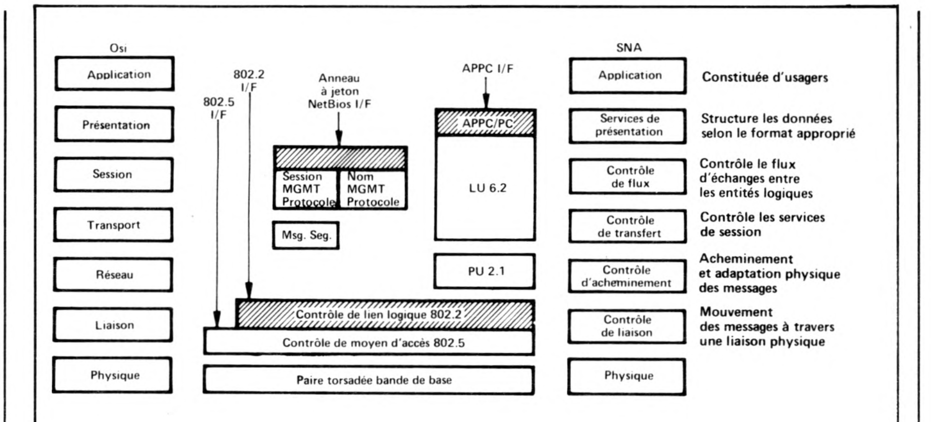
☐ **Nouvelles coordonnées** pour les sociétés suivantes :
— **Interlogiciel,** 3, rue Saint-Urbain, BP 159, 67028 Strasbourg Cedex. Tél. 88 44 90 20.
— **CMG Lyon,** Bât-3, 24, avenue Joannes Masset, 69009 Lyon. Tél. 78 83 91 30.
— **Varia,** 304, rue Saint-Honoré, 75001 Paris. Tél. 43 21 42 08.
— **K-Serras,** 4 route de Chatou, 92000 Nanterre. Tél. 47 25 74 77 ; télex 630 898.
— **Microtel Club Paris Alleray-Pyrénées,** 33, rue de Fontarabie, 75020 Paris.
— **ADD-X Systemes,** 152-154, avenue du Général de Gaulle, 92380 Garches. Tél. 47 95 10 10.

☐ **National System est le représentant exclusif pour la France** des produits de la société californienne **AST Research Inc.** (cartes d'extension IBM-PC et compatibles). Adresse : 22 bis, rue du Clos Feuquières, 75015 Paris. Tél. 42 60 47 73.

☐ **Métrologie devient distributeur** pour la France de **Wyse Technology,** constructeur de terminaux. Coordonnées : 4, avenue Laurent Cely, 92606 Asnières Cedex. Tél. 1/47 90 62 40.

☐ **Digital Equipment implante à la Défense** sa direction régionale, chargée de tout le secteur tertiaire, qui intègre l'ensemble des services commerciaux, l'assistance et l'après-vente. Adresse : 5, rue Chantecoq, Tour Chantecoq, 92808 Puteaux Cedex. Tél. 47 76 41 88.

ACTUALITE



Application : programme d'application, opérateurs humains, terminaux, périphériques, etc.

Présentation : assure l'indépendance vis-à-vis de l'utilisateur et du terminal utilisé pour permettre au programme d'application d'interpréter la signification des données échangées

Session : établit une liaison entre deux programmes d'application devant coopérer et commande leur dialogue

Transport : assure la commande du transport des informations d'extrémité à extrémité, l'utilisation de certains services du réseau et fournit un service universel de transport de données

Réseau : fournit le moyen de communiquer des blocs de données d'un système à l'autre

Liaison : permet d'améliorer la qualité des circuits physiques. Elle peut comporter des dispositifs de détection des erreurs, des mécanismes de transmission des données et des moyens d'émission et de réception «d'accusés de réception»

Physique : située immédiatement au-dessus des supports physiques et chargée des fonctions de commande des circuits de données

Le même réseau peut accueillir des applications de nature différente

(Suite de la page 21)

interface logicielle de programmation de haut niveau permettant à deux programmes de dialoguer entre eux (pour 1 637 FF). Elle utilise le protocole SNA LU 6.2, architecture distribuée dans laquelle des systèmes de tailles différentes pourront faire communiquer leurs applications d'égal à égal (peer to peer). Ainsi, les communications seront possibles entre PC en SDLC ou sur l'anneau à jeton, mais aussi de PC à IBM 36, 38, série 1 ou 370.

— **Netbios** (Network basic input/output system) est un produit programme qui permet aux programmes utilisant l'interface Netbios du PC Network de fonctionner sur le réseau en anneau à jeton et donc de développer des programmes fonctionnant sur les deux réseaux (383 FF). Netbios est utilisé principalement en messagerie ou en serveur de disques/fichiers et d'impression. Cette interface peut être considérée comme une émulation logicielle de Netbios ; elle utilise 44 K de mémoire.

Avec l'émulation SNA, un PC sur le réseau à anneau à jeton peut servir de passerelle vers des ordinateurs d'architecture 370 (4 569 FF). Le PC émule un contrôleur de communication 3270 et les autres PC sur l'anneau émulent les écrans monochromes 3278 ou couleur 3279. Le programme permet également l'émulation des imprimantes 3287 et le transfert de fichiers entre les unités du réseau et l'ordinateur central.

Une passerelle vers la série 1 est possible au moyen d'un adaptateur (pour 3 936 FF). La communication de réseau local à réseau local se fait grâce à un logiciel d'interconnexion des réseaux qui se déroule dans un PC attaché aux deux réseaux et assurant donc la liaison (il coûte 5 426 FF).

Tous ces produits seront disponibles dans le courant du troisième trimestre 1986.

Sylvie Lepont

Métrologie avait la cote avec ses clients la voilà maintenant cotée !...

Le 7 novembre, Métrologie International est entrée sur le second marché boursier. L'introduction des 86102 actions mises à la disposition du public est assurée par les banques Paribas et Worms et la charge Ferri.

Métrologie International est en fait l'ancienne BFM. Depuis le premier janvier 1985, une simplification des structures est intervenue et a permis la création de cette nouvelle holding issue de Métrologie SA créée en 1977.

D'une part, BFM a cédé la totalité de ses participations dans ses filiales de services informatiques, d'ingénierie et ses participations immobilières, et changé sa raison sociale en Métrologie International. D'autre part, les actionnaires, personnes physiques et morales, des cinq filiales ont échangé leurs actions contre des actions Métrologie International.

Métrologie International SA regroupe aujourd'hui cinq sociétés de distribution et de maintenance de micro et péri-informatique : Métrologie SA, Alfatronic, Métrologie Gmbh, Solution qui fait de la distribution d'IBM-PC et logiciels de base et enfin Métroservice spécialisée dans la maintenance. Cette structure permet de distribuer les matériels de plusieurs fabricants concurrents par des entités juridiques diverses (voir **tableau**).

Les domaines d'activité

Ils peuvent être classés en cinq groupes :
— la distribution de périphériques comprend trois types de produits : les terminaux (imprimantes et écrans), les disques et les réseaux (en phase démarrage) ;
— la micro-informatique industrielle a été créée à partir des produits Intel ; globalement, elle couvre le marché de la productique, c'est-à-dire les moyens permettant d'accroître la productivité en milieu industriel (automatisation, communication ou calcul scientifique) ;
— la micro-informatique de gestion et la bureautique ;
— la distribution de matériels pour techniques informatiques avancées qui a représenté 5 % des ventes du groupe en 1984 ;
— la maintenance qui a une double vocation, la maintenance des matériels bien entendu mais aussi la vente de pièces détachées et fournitures informatiques.

Répartition des activités entre les différentes filiales

Familles de produits	Principaux fabricants	Filiales de distribution
Périphériques (imprimantes, terminaux, écrans-claviers, disques)	Oki, Wyse, Hewlett-Packard, Hermes, Priam	Métrologie SA
	Maxtor, Hermes	Métrologie Gmbh
	Dec, Control Data, Data Products, Qume	Alfatronic
Micro-informatique industrielle (systèmes, micro-ordinateurs, cartes)	Intel, Matrox, Sky, Gixi, Plessey,	Métrologie SA
	Intel	Métrologie Gmbh
	DEC, Motorola, Data Sud	Alfatronic
Micro-informatique de gestion (systèmes micro-ordinateurs, cartes, réseaux)	Intel, Televideo, 3 Com Iomega, Grid, BFM 186	Métrologie SA
	BFM 186	Métrologie Gmbh
	Dec	Alfatronic
	IBM, Bull	Solution
Techniques informatiques avancées (digitaliseurs, tablettes, terminaux graphiques, intelligence artificielle, calculateurs non stop	Matrox, Summagraphics Symbolics, Megatex Hewlett, Parallel	Métrologie SA
Composants	Sharp, Teledyne, Burndy Keytronic	Alfatronic
Logiciels	Digital Research, Logica Micropro, Microsoft, RDS	Métrologie SA

Les chiffres

Le capital social est de 17 220 300 FF divisé en 861 015 actions de 20 FF nominal après émission de 8 610 actions souscrites par les salariés. A l'introduction sur le second marché, 86 102 actions seront mises à la disposition du public au prix d'offre de 170 FF.


A gauche, Roger Haddad et, à droite, Alain Schwartzmann fondateurs de Métrologie.

Métrologie International détient 100 % de Métrologie SA et de Métroservice, 85 % de Solution (15 % par le président), 90 % d'Alfatronic (10 % pour le président) et 85 % de Métrologie Gmbh (10 % pour le gérant et 5 % pour une société de cadres).

Aux termes du remaniement, le capital de Métrologie International se répartit de la façon suivante : 53,2 % pour les fondateurs (Roger Haddad et Alain Schwartzmann respectivement à gauche et à droite sur la photo), 22,3 % pour Unitech, 12,2 % pour Penhoet, 6,1 % pour l'Avepar (groupe Paribas) et 6,1 % pour le personnel.

Unitech

Ce groupe anglais a été créé en 1962 ; il est spécialisé dans la distribution de composants, matériels informatiques et périphériques (56 % des ventes), la fabrication de

Le second marché

Un titre négocié en bourse peut être inscrit à la cote officielle, au second marché ou traité sur le marché hors cote.

Le second marché s'adresse à des entreprises de taille moyenne voulant soit trouver des fonds propres pour leur développement, soit voir leurs titres inscrits à une cote et négociés sur une marché permanent sans pour cela être obligées de demander par la suite leur admission à la cote officielle.

Pour s'inscrire au second marché, la procédure est plus simple que pour la cote officielle : ainsi, la note d'information n'est pas obligatoire et les comptes n'ont pas à être révisés avant la cotation (la société a trois ans pour effectuer la révision comptable de ses comptes).

La société prend l'engagement de diffuser 10 % de son capital dans le public et d'informer régulièrement celui-ci sur ses activités et ses résultats.

Les valeurs du second marché sont négociées exclusivement au comptant. Les agents de change assurent la cotation et peuvent intervenir sur le marché pour en assurer la liquidité.

Après trois ans de cotation au second marché, la société peut demander l'accès à la cote officielle, demeurer au second marché ou encore s'en retirer. Les sept bourses françaises de valeurs disposent d'un second marché.

connecteurs (17 %), d'alimentations stabilisées (15 %) et de contrôleurs industriels (12 %).

Pour le dernier exercice clos le 1er juin 1985, Unitech a réalisé un chiffre d'affaires de 204,7 M£ et un bénéfice avant impôts de 15 M£. La société est implantée dans trois pays européens : la Grande-Bretagne, l'Allemagne et l'Italie.

L'entrée d'Unitech dans le capital de Métrologie (22,3 %) s'est faite dans le courant du troisième trimestre 1985 sous une double forme : d'abord le rachat d'actions aux actionnaires d'origine, puis une augmentation de capital de Métrologie International (32,8 MFF) souscrite par Unitech.

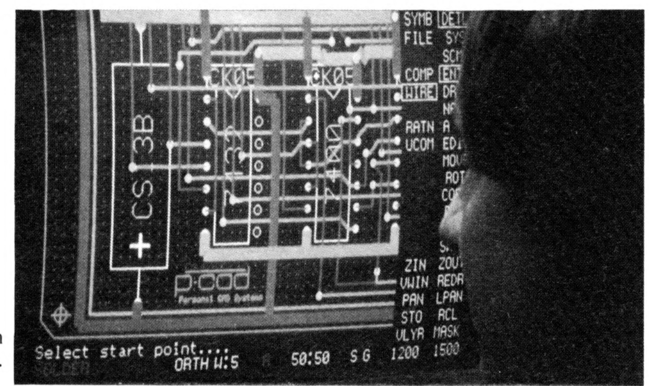
Dernière minute : la première cotation officielle de Métrologie a eu lieu le 7 novembre. L'action s'est vendue 217 FF.

Sylvie Lepont

La CFAO des cartes entre chez Yrel

Yrel se lance dans l'IAO. Avec la distribution du logiciel de CFAO de cartes sur PC de la société américaine P-Cad, le représentant français entend bien s'implanter dans un domaine en pleine expansion.

P-Cad, firme californienne de logiciel de conception de cartes électroniques sur PC, compte aujourd'hui un effectif de deux cents personnes et réalise après deux ans d'existence un chiffre de 12 millions de dollars. Ce capital sera doublé d'ici la fin de cette année. Cet élément commercial prend toute sa signification lorsqu'on sait qu'une partie de l'activité (CAO d'architecture) vient d'être cédée à Calcomp. Concurrent direct de la société Futur Net (distribuée par A2M), P-Cad a développé un logiciel qui comprend plusieurs utilitaires (voir plus loin).



L'IAO sur PC : la solution la plus économique.

Le créneau de l'IAO sur PC est bien évidemment porteur puisque les petites sociétés peuvent tester la technique à moindres frais. Et, compte tenu de la composition de l'industrie française (une majorité de PME), ce type de système a toutes les chances de réussite sur notre territoire, à condition qu'il satisfasse aux exigences propres des utilisateurs. Bien au-delà du produit, c'est au niveau de la formation et de la démystification des outils d'IAO que le distributeur (ou fabricant) peut faire la différence, non seulement par rapport à ses concurrents mais surtout par rapport aux moyens classiques mis en œuvre depuis des années.

Dans ce cadre, Yrel ne dispose encore que d'une petite équipe puisque le produit vient d'être introduit : six commerciaux, un support technique et deux ingénieurs. Mais, sont compris également des séminaires d'information et de formation pour les éventuels acheteurs. Avec ces méthodes, Yrel table pour 1986 au minimum sur 6 millions de francs (et 20 pour 1987), soit une quarantaine de systèmes (au prix moyen) dont 70 % à des PME.

Routage et simulation

Le produit logiciel P-Cad requiert au niveau matériel un PC (ou compatible) de 640 K octets et 20 M octets de mémoire sur disque rigide. Il est cependant recommandé d'utiliser soit un modèle AT, soit d'adjoindre une carte « Turbo » dans le PC afin d'augmenter les temps d'exécution.

Différents logiciels sont disponibles : saisie, routage et création de cartes. Dans le premier cas, PC-Cards, la plupart des circuits sont répertoriés dans une bibliothèque. Ainsi, les puces d'Intel, Texas, et les familles TTL et C-Mos sont disponibles avec prochainement la série 68000. Au niveau du routage, un dispositif d'optimisation des lignes (PC-Route) existe et permet de réduire les coûts de fabrication de la carte ou bien peut en augmenter la complexité. Enfin, la société propose un logiciel de simulation de fonctionnement avec douze états logiques parmi quelque trois mille composants (excepté les microprocesseurs qui demandent plus de puissance qu'un simple PC pour la simulation logique) dont les fichiers sont compatibles avec Hilo de Genrad. les prix s'échelonnent de 60 000 (dessin) à 200 000 FF (complet avec simulation) mais Yrel estime à 150 000 FF le prix de la configuration typique.

Ch. C.

Fairchild dans la course avec « Clipper », son microprocesseur 32 bits

Fairchild Camera and Instrument Corp. vient d'annoncer aux Etats-Unis son microprocesseur 32 bits, le « Clipper ». Ce dispositif C-Mos est en fait un module de trois circuits dont le débit est cinq fois supérieur à celui du Vax 11/780 de Dec. Il exécute les instructions sur des cycles de 30 ns, la plupart de celles-ci sur un seul cycle, les plus lentes en demandent quatre à six. Fairchild prétend que la vitesse moyenne de traitement est de cinq Mip.

Le Clipper est un module de trois circuits polyvalents dont l'organisation et l'architecture sont optimisées pour des applications scientifiques et professionnelles en environnement Unix. Il contient un jeu d'instructions câblées, et non microprogrammées, de type Risc, c'est-à-dire un jeu réduit. En revanche, il dispose de macro-instructions inscrites en Rom.

Howard Sachs, directeur général de la division Processeurs chez Fairchild, indique que le nouveau produit est destiné à des applications comme la simulation de conception de circuits VLSI. *« Les stations d'ingénierie sont de plus en plus limitées par la vitesse de calcul, l'espace adresses et la largeur de bande des bus. Le Clipper vient palier ces difficultés en empruntant un certain nombre de concepts d'architecture propres aux super-ordinateurs ».* En premier lieu, il dispose d'une organisation de chargement-enregistrement (load-store) qui fait fonctionner tous les opérateurs de calcul sur des registres ultra-rapides. Deuxièmement, les macro-instructions sont mises en œuvre en logique câblée plutôt que par microcode, ce qui ne réduit pas l'encombrement du boîtier, mais donne de meilleurs résultats sur le plan de la rapidité du traitement.

La phase d'exécution de l'instruction, après décodage, se fait en mode pipeline, ce qui fait l'originalité du Clipper. Sa mémoire cache n'est pas placée dans le boîtier du processeur mais montée près du CPU dans le module, réduisant ainsi les dégradations dûes aux interconnexions, difficiles à réaliser sur une carte de circuit imprimé, si les trois circuits étaient utilisés séparément.

Autre nouveauté, par rapport aux autres microprocesseurs : les différents modes de fonctionnement de la mémoire cache. Dans le mode « write-through », les données envoyées à la mémoire cache le sont aussi à la mémoire centrale ; dans le mode « copyback » ce que reçoit la mémoire cache n'atteint pas la mémoire centrale avant que ce qui est inscrit en mémoire cache ne soit remplacé par d'autres donnés ; enfin, dans le mode « non-cacheable » le contenu de la mémoire ne sera pas écrit en antémémoire. Le système d'exploitation décide à quelle zone de la mémoire correspond chacun des modes de fonctionnement de la mémoire cache.

FPU interne

L'un des trois circuits est le CPU accompagné d'une unité virgule flottante. Les autres sont des unités identiques contenant la mémoire cache et le gestionnaire de mémoire. L'un des circuits est destiné aux instructions et l'autre aux données. Chaque mémoire cache dispose de 4 K octets ; ce sont des mémoires caches associatives à deux compartiments avec des lignes de 16 octets. *« Cette organisation fait passer le taux de succès en mémoire cache à plus de 90 % »* dit Sach.

La moyenne des temps d'accès à la mémoire cache est de 90 ns avec un maximum de 120 ns. Le fonctionnement de la MMU est parallèle à celui de la mémoire cache. Les boîtiers contenant les mémoires caches sont

(Suite page 26)

☐ La société **Ange est importateur exclusif de Overhead Express,** logiciel pour IBM-PC et compatibles développé par Business et Professional Software de Cambridge (Massachusetts). Ce produit sert à réaliser des transparents pour rétroprojecteurs.

☐ **Martin Marietta annonce Ramshell** environnement d'accueil des utilisateurs de Ramis II. Ramshell est un ensemble de menus multifenêtres permettant un aiguillage aisé des utilisateurs au sein de Ramis II.

☐ **Datapoint Matra Informatique lance trois nouveaux logiciels** de télécommunication. RMS 3274, RMS UTS et RMS VIP permettent aux utilisateurs de matériel IBM, Sperry Univac et Bull d'accéder à des stations de travail de la gamme Datapoint Matra Informatique.

☐ **Ecosoft propose General Calc** tableur en trois dimensions pouvant gérer quatorze tableaux en même temps dans l'espace de travail ; General Sam séquentiel indexé pour gros volumes d'information et General Sort outil de tri rapide et puissant permettant la conversion de fichiers.

☐ **Pafec** annonce sa nouvelle **solution CAO clés en main.** Dogs MG1 inclut un super mini 32 bits (NS 32016), une console graphique 17 pouces, le logiciel Dogs intégrant l'interface Iges et un traceur feuille à feuille format A0.

☐ **Unigraphics II, logiciel de CFAO** de McDonnell Doublas Information Systems (ex McAuto), est maintenant opérationnel sur les dernières machines de Digital Equipment, permettant de satisfaire des configurations maximales de six postes sur MicroVax II, jusqu'à vingt-cinq postes sur 8600. Cela permet donc à McDonnell Douglas Information Systems, de couvrir l'ensemble de la gamme Dec, du MicroVax II au 8600.

☐ **Tecsi,** importateur d'Open Access, annonce la disponibilité de Crypto qu'elle a développé pour l'IBM-PC/XT et ses compatibles. Ce progiciel, qui permet une gestion slimple et puissante des fichiers du Dos, est le premier progiciel 100 % français basé sur le concept du « Pop Up ».

☐ **La France est la première nation productrice de logiciels en Europe** et détient le troisième rang mondial derrière les Etats-Unis et le Japon. C'est dire à quel point la protection des logiciels est une préoccupation croissante dans notre pays. Fallait-il protéger les logiciels par la législation sur le droit d'auteur ou par une autre telle que celle sur les brevets d'invention ou encore par une nouvelle législation particulière ? Le Parlement a tranché en décidant que le logiciel est une œuvre de l'esprit et comme telle protégeable par la loi du 11 mars 1957 mais, compte tenu de la technique des logiciels, des dispositions spéciales ont été prises dans ce domaine qui consacrent à la fois les logiciels comme œuvre de l'esprit et comme marchandise. La France rejoint donc le camp des pays qui ont choisi le droit d'auteur pour protéger les logiciels après les USA, l'Australie, l'Inde, la Hongrie et la Grande-Bretagne (22 février 1985).

(Suite de la page 25)
connectés au CPU par un système à double bus, l'un pour les instructions, l'autre pour les données.

Le bus du Clipper peut être interfacé avec d'autres dispositifs de Fairchild, des bus asynchrones comme Multibus I et Multibus II et le Q bus. Il peut également être connecté à un grand nombre de périphériques courants. Il est donc possible d'y associer des sous-systèmes d'E/S qui utilisent les mêmes architectures que celles des microprocesseurs les plus courants. Ce système est semblable à celui de gros ordinateurs qui utilisent des voies d'E/S pour se connecter à des sous-systèmes d'E/S sans diminuer la largeur de bande des bus de traitement interne.

L'instruction de pré-extraction de Clipper chevauche l'exécution des instructions de nombres entiers et de virgule flottante. Un système de tableau (scoreboard) garde trace de tous les événements qui surviennent dans toutes les ressources. Jusqu'à présent, ce type de tableau n'était utilisé que sur les super-ordinateurs de Cray Research et de CDC. Notons que Sachs est venu chez Fairchild après avoir occupé un poste de direction technique chez Cray Research.

Quatre blocs

Le CPU est constitué par quatre blocs principaux : un pipeline de nombres entiers avec banc de registres trois ports de 32 × 32 bits ; une UAL de 32 bits et un registre à décalage double bit série de 64 bits ; une unité virgule flottante de 64 bits avec son banc de huit registres de 8 octets ; une Rom à macro-instruction qui exécute les instructions standard de la machine.

Les 101 instructions de base du CPU sont câblées et suppriment les séquences lentes d'une Rom. La Rom interne de 2 048 K contient 67 instructions macrocodées qui servent à effectuer des opérations complexes.

Le module du Clipper est composé d'une carte à circuit imprimé de 3 × 4,5 pouces qui se raccorde par l'intermédiaire d'un connecteur à 96 broches. Les trois circuits sont présentés sous boîtier LCC céramique à 132 broches. Ils sont réalisés selon le procédé C-Mos 2 μ double métallisation mis au point par Fairchild. Les transistors ont des vitesses de commutation de 0,5 à 3 ns.

Le Clipper coûte 2 451 $ pièce. Il sera disponible pour échantillonnage en juin 1986. La production en volume est prévue pour le quatrième trimestre 1986. Le premier logiciel comprend un port du système V d'Unix (version 2), des compilateurs Fortran C et Pascal et un assembleur. Un progiciel de support croisé Vax, disponible immédiatement, comporte les éléments suivants : assembleur, compilateur C, simulateur de processeur, analyseur de performance du module, programme de mise au point et divers programmes utilitaires.

Stan Baker

Pour communiquer avec
minis et micros
Télex rédaction
et publicité :
215 105 F LORDI

Marché des semi-conducteurs la SIA prévoit pour 1986 une croissance globale de 25 %... et ce serait vrai !

Si l'on en croit la Semiconductor Industry Association (SIA), l'industrie des semi-conducteurs va revenir à des taux de croissance normaux l'année prochaine, mais elle ne pourra combler la chute désastreuse de 1985. Malheureusement, les prévisions de cet organisme sont souvent inexactes. Pourtant, deux fois l'an, elles font une moyenne des prévisions réalisées individuellement par chacun des ses membres (*).

Selon la SIA, le marché mondial des semi-conducteurs doit remonter à 25 460 milliards de dollars l'année prochaine. Le chiffre global prévu pour cette année est de 21 602 ; il était de 25 956 en 1984.

Dans les années passées, les prévisions de la SIA étaient loin de la réalité. En 1981, elle prévoyait une croissance de 17 % pour 1982 ; elle n'a été que de 1 %. En 1982, les prévisions pour 1983 donnaient une croissance de 23 %, le taux réel n'était que de 17 % ; pour 1984, elles étaient de 22 %, pour 46 %.

Sur neuf ans, l'erreur la plus grossière concerne les prévisions publiées en septembre 1984 qui prévoyaient 22 % de mieux pour 1985 alors que le rythme de croissance était en plein déclin. A présent, la SIA prévoit que ce taux sera négatif de 17 %, soit une erreur totale de 39 %. Cela n'empêche pas de nombreux industriels d'utiliser ces chiffres dans leur planning, sous une forme ou sous une autre.

Les prévisions donnent des détails sur de nombreux segments du marché. Chaque société étudie ses propres résultats prévisionnels ainsi que ceux qu'elle attribue à ses concurrents pour des produits similaires. On considère que ce genre d'étude sert à juger de ce que la concurrence s'apprête à faire vis-à-vis de chaque fabriquant.

Cette fois-ci de nombreux analystes externes et experts s'accordent à penser que les prévisions sont réalistes et raisonnables ; elles ont rarement remporté une telle unanimité.

Cependant, des cabinets d'étude indépendants réputés comme Integrated Circuit Engineering et In-Stat Electronics Report, tous deux implantés à Scottsdale en Arizona, ne prévoient pas de reprise pour l'année prochaine. En revanche, ils s'accordent sur un redémarrage en force lorsque la reprise se produira, et sur un marché de 31 milliards de dollars en 1987.

La plupart des industries de semi-conducteurs font état de signes indiscutables d'affermissement du marché. Ce sont principalement un volume d'achats plus important de la part des distributeurs et le dégonflement des stocks de semi-conducteurs chez les clients OEM.

Toutefois, pour In-Stat, le redressement du rapport des livraisons par rapport aux commandes indique seulement que les ventes continuent à baisser plus vite que les commandes. Pour Jack Beedle, rédacteur en chef chez In-Stat, l'industrie est toujours « en chute libre », alors que les entreprises concernées annoncent dans leurs prévisions que les ventes du quatrième trimestre 1985 augmenteront de 2,9 % par rapport à celles du trimestre précédent.

Pour la SIA, la répartition mondiale des marchés est la suivante : le marché américain chute de 29 % cette année et grimpera de 25 % l'an prochain. Le Japon sera quitte avec 6 % de moins en 1985 et 8 % de plus pour l'année prochaine. L'Europe verra sa croissance diminuer de 5 % cette année et augmenter de 8 % l'année-prochaine.

Les taux de croissance des PNB américain, japonais et européen ont fait l'objet de prévisions jusqu'en 1987. Pour les Etats-Unis, ces taux resteront stables avec 2,5 % de croissance ; ceux du Japon pour 1985, 1986 et 1987 sont, par hypothèse, de 4,4, 3,7 et 4,1 %. Pour l'Europe, ces taux sont de 2,4, 2,2 et 1,5 %.

Les prévisions par segments principaux du marché mondial montrent que tous les types de CI chutent cette année sauf les dispositifs numériques en C-Mos. Les composants discrets tombent de 8 % en 1985 et grimpent de 7 % l'année prochaine.

Les mémoires numériques N-Mos et P-Mos dégringolent de 39 % cette année et grimperont de 32 % l'année prochaine. Les composants bipolaires doivent chuter de 22 % et grimper de 17 % en 1986. La logique numérique N-Mos et P-Mos perdra 28 % cette année et reprendra 19 % l'an prochain.

La totalité des CI analogiques est affectée d'une baisse de 4 % pour cette année et d'une hausse de 11 % pour l'année à venir. Globalement, les chiffres pour les CI sont prévus à — 19 % en 1985 et à + 21 % en 1986.

Notons que, durant la baisse enregistrée cette année, l'activité de l'industrie, en volume, s'est maintenue à peu près au même niveau que celui du boom de 1984. Robert Noyce, vice-président d'Intel, dit que l'industrie des semi-conducteurs aurait très bien pu gérer le boom de 1984 sans compromettre les résultats de l'année suivante, si seulement les clients n'avaient pas commandé et pris livraison d'un tel excès de marchandises.

Quand les stocks seront à plat, les utilisateurs devront se retourner vers leurs fournisseurs. La demande viendra des clients OEM par le biais de l'innovation et de la mise sur le marché de nouveaux systèmes de production plus performants. C'est alors que *« la tendance latente de généralisation et d'omniprésence des semi-conducteurs se fera à nouveau sentir »* dit Gilbert Amelio, président de la division produits semi-conducteurs chez Rockwell.

Stan Baker

(*) Un certain nombre de sociétés comme Texas Instruments, Fairchild, des constructeurs japonais et européens ne font pas partie de l'association.

☐ **La France découvre la location de matériel micro-informatique** pour une courte durée. Bail Equipement (CIC) et Micro Assistance (distributeur) ont créé ensemble Bail Assistance qui propose des contrats de 24 heures à 12 mois maximum.

☐ **Motorola s'est vu attribuer par le magazine New Management,** le prix de la société américaine la mieux managée et a reçu son prix des mains de Vanguard, éditeur de cette revue.

☐ **Une clé électronique qui empêche la duplication** frauduleuse des logiciels a été mise au point par la société suédoise M Bejting AB. Cette protection est constituée par un petit circuit imprimé à brancher sur un contact de la carte de l'ordinateur. Ce circuit exige l'utilisation d'un code unique pour accéder au logiciel.

☐ **La société Microproject vient de confier à la société ERN la distribution de ses produits VME.** En marge des cartes et systèmes proposés, Microproject offre une solution originale pour adapter un processeur arithmétique sur tout microprocesseur dual in line 68000 ou 68010. Cette adaptation réalise l'interface matériel entre le circuit NS 16081 et les processeurs 68000 ou 68010 par le biais de circuits Pal. L'ensemble, implanté sur un circuit imprimé, est monté en sandwich entre la carte de l'utilisateur et le processeur 68000.

☐ **Le Groupe Bull et Nokia annoncent la conclusion d'un protocole d'accord** portant sur le renforcement et l'extension des contrats commerciaux de distribution déjà existants et la mise en œuvre d'une nouvelle politique de coopération technique. Sur la base d'un contrat de distribution exclusif, les filiales du Groupe Bull commercialiseront au Danemark, en Norvège et en Suède les terminaux de Nokia destinés à être employés dans un environnement de systèmes Bull. Pour la Finlande, afin de garantir aux utilisateurs finlandais la continuité de l'offre du Groupe, les deux parties renouvellent le contrat de distribution exclusif des systèmes informatiques Bull par Nokia. Dans le domaine de la coopération technique, l'accord porte non seulement sur le renforcement du développement de logiciels d'application, mais également sur l'engagement des deux groupes de coopérer dans des projets spécifiques. Ceux-ci pourraient s'intégrer dans le cadre plus large de la coopération informatique européenne, telle qu'Euréka. Les deux groupes suivront, par ailleurs, de très près, l'évolution des travaux sur la normalisation dans les domaines de l'informatique et de la communication.

☐ **Compugraph,** société spécialisée dans la CAO électronique, **vient de signer un accord de collaboration avec Daisy Systems,** France. Cet accord permet à Compugraph d'offrir un service complet dans les études et conceptions de circuits intégrés (réseaux prédiffusés, réseaux précaractérisés, circuits à la demande), ainsi que la conception complète de cartes électroniques (de la saisie graphique jusqu'au placement-routage, ainsi que toutes les phases intermédiaires de simulation et de vérification).

Nouvelles machines : faut-il courir le Risc pour avoir des Mips ?

Est-il plus efficace d'exécuter rapidement des instructions simples que d'enchaîner plus lentement des instructions complexes ? C'est aujourd'hui la grande question, à laquelle les tenants des calculateurs à jeu d'instructions réduit, alias « Risc » (Reduced Instruction Set Computers) répondent par l'affirmative. Est-ce vrai ? Et, si oui, pourquoi n'était-ce pas vrai hier ? C'est ce que cet article tente d'expliquer.

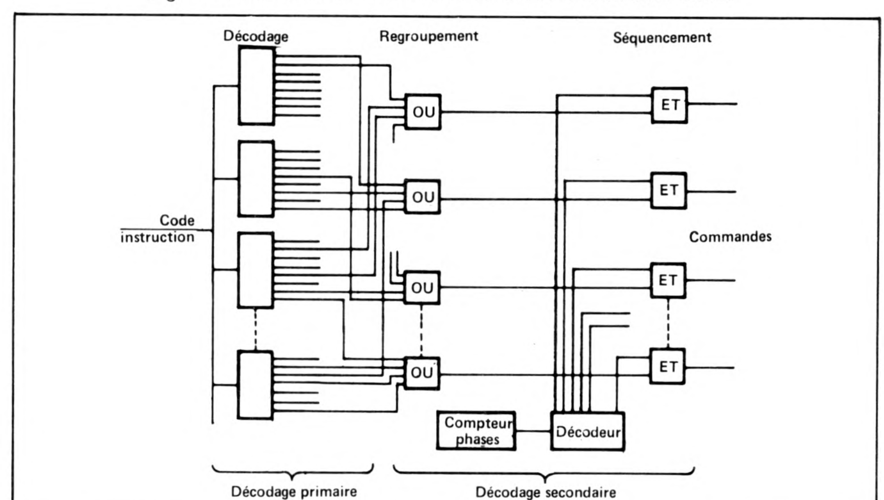
Pas une semaine ne se passe, outre-Atlantique, sans nouvelle contribution à l'édifice des machines Risc. On conçoit Risc, on écrit Risc, on parle Risc, Risc est notre sauveur. Alors, comme toute mode, celle-ci voit fleurir, à côté de réalisations sérieuses et d'articles documentés, nombre de banalités et autres fausses vérités. Cette épidémie gagne nos contrées : partant du célèbre « small is beautiful », d'autres aphorismes voient le jour : « Plus c'est simple, plus c'est beau », « Plus c'est simple, plus c'est rapide ». Pour le premier, le raccourci est un peu gros : c'est l'éloge de la brouette face à l'automobile, du transistor face au cerveau. Quant au second, il pose le problème de cette unité bizarre mais salvatrice : le Mips, autrement dit le « million d'instructions par seconde », qu'on sort de sa manchette comme un atout vainqueur. Que penser de cette mesure ? Rapidité vaut-elle efficacité ? Au nombre de battements d'ailes par seconde, la mouche surpasse l'hirondelle. Mais qui mange l'autre ?

Un peu d'histoire

Tout cela n'est pas très sérieux. Essayons plutôt d'expliquer les bases et les raisons réelles de la vogue actuelle des Risc. Pour cela un peu d'histoire s'impose. Au début étaient les ordinateurs purement câblés : chacune de leurs fonctions (mémoire, unité de calcul, chemins de données) était commandée par un décodage à double niveau : décodage sélectif du code opératoire des instructions et, pendant le déroulement de celles-ci, décodage de phases successives **(fig. 1).** Le jeu d'instructions de tels ordinateurs était par nature simple et fermé : simple pour ne pas grossir exagérément le volume du matériel, fermé car toute évolution impliquait une modification de ce matériel.

L'apparition de circuits-mémoire rapides, Ram et Prom, permit une évo-

Fig. 1 - Commandes des sous-fonctions dans un calculateur câblé.



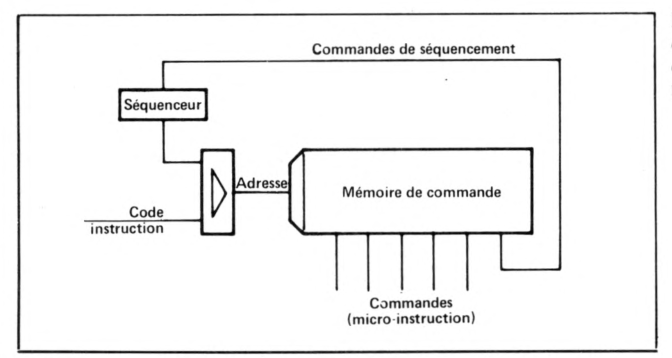


Fig. 2 - Commandes des sous-fonctions dans un calculateur microprogrammé.

lution décisive : les calculateurs microprogrammés. Une mémoire est en effet, par l'intermédiaire de ses lignes d'adresse, un décodeur universel. En regroupant toutes les commandes « à plat » dans une mémoire **(fig. 2)** et en adressant cette dernière par le code opératoire des instructions, on remplace toute la logique câblée des calculateurs de la génération précédente. Mieux, si certains codes opératoires nécessitent une suite de commandes particulière, il suffit de prévoir, en mémoire de commande (appelée également mémoire de micro-instructions), les configurations adéquates et de les adresser successivement : c'est ce que l'on appelle microprogramme, par analogie à un programme, composé quant à lui d'une séquence d'instructions. En plus d'avantages de compacité — une seule mémoire de micro-commandes contre une batterie de décodeurs — cette nouvelle approche permit aux jeux d'instructions des calculateurs de s'ouvrir et de se complexifier : en cas d'extension, plus besoin de modifier le matériel, seul est concerné le contenu de la mémoire des micro-commandes.

La microprogrammation deviendra vraiment une révolution, excès compris : puisqu'il est si facile de microprogrammer, pourquoi ne pas réaliser par microprogramme certaines fonctions jusqu'alors programmées ? L'idée, séduisante, sera appliquée et donnera naissance à ce que l'on nommera, a posteriori et par antonymie, les machines Cisc (Complex Instruction Set Computers). C'est elle aussi qui fera apparaître les limites et les faiblesses de la microprogrammation « lourde » et provoquera, par réaction, l'apparition des Risc.

Arrêtons-nous quelques instants sur ces faiblesses, pour en citer deux. D'abord, les règles de microprogrammation ne sont pas celles de la programmation : pour cette dernière, les mots d'ordre sont lisibilité, modularité, hiérarchisation, standardisation, etc. Pour la microprogrammation, on parle de concision et rapidité, sans règles de structuration précises : tout pour la « perf » ! Et la microprogrammation possède donc tous les défauts des débuts de la programmation : rigidité, difficulté d'évolution, de maintenance et de compréhension, avec conséquence directe sur les durées de conception et de mise au point. Défaut difficilement supportable à l'heure où, concurrence oblige, les délais de réalisation se réduisent considérablement.

Autre faiblesse des calculateurs Cisc : la difficulté de réalisation des compilateurs associés. Un code instruction évolué, comme celui des Cisc, est plus proche des langages de haut niveau, et le travail des compilateurs devrait s'en trouver simplifié. Dans la pratique cela s'avère faux, et pour deux raisons. La première est que les codes évolués possèdent des instructions certes puissantes, mais dont l'emploi doit être contrôlé précisément, ce qui est tout à la charge du compilateur. La seconde raison concerne le niveau sémantique des Cisc. D'ordinaire, la traduction d'un langage de haut niveau en code machine ne se fait pas en une opération, mais passe par un code intermédiaire commun. La première étape de compilation est réalisée par un traducteur « standard », notamment pour la transformation du code intermédiaire en code machine. Pour les machines Cics, le risque est que le jeu d'instructions soit d'un niveau trop élevé vis-à-vis du code intermédiaire, obligeant le compilateur à partir du langage de haut niveau lui-même.

Une lapalissade

On comprend que la complexité croissante de la microprogrammation et des calculateurs, malgré certaines réussites exceptionnelles, ait créé quelque inquiétude. Si l'avantage essentiel de la microprogrammation sur la programmation réside dans la vitesse, rendons les instructions aussi rapides que les micro-instructions ! Qu'on le croit ou non, cette apparente lapalissade est à l'origine des machines Risc, dont le credo s'énonce ainsi : peu d'instructions, toutes simples, et

Ceux qui ont pris le Risc

Pour rassurer ceux qui verraient dans l'architecture Risc une sorte d'Arlésienne, voici les dernières annonces recensées depuis la fin des vacances.

— **Acorn** annonçait fin août un microprocesseur 32 bits utilisant Risc. De son côté, l'université de Berkeley étudie depuis 1982 l'application de cette architecture aux circuits VLSI : quelques puces ont pu voir le jour.

— **IBM**, quelque temps plus tôt, prévoyait de sortir avant la fin de l'année une nouvelle station de travail scientifique basée sur cette architecture (puissance de 2 Mips). Un produit un peu « fantôme ».

— **Hewlett-Packard**, pour sa part, a déclaré que son projet « Spectrum », dont il est question depuis trois ans, débouchera sur des produits avant 1986. Plus de cent systèmes différents tourneraient avec Risc. On attend.

— **Pyramid Technology** est une jeune société que nous avons rencontrée durant la dernière NCC et qui commercialise un « Supermini » nommé 98x. Cet ordinateur atteint les performances d'un Vax 8600 (le Venus). Bravo.

— Finissons par notre constructeur national **Bull** qui, via la gamme Ridge Computer, fait figurer à son catalogue, depuis juin dernier, des modèles 9/40 et 9/60 utilisant ce procédé. Un pionnier.

Nous ne parlerons pas ici des inévitables bruits de couloir qui concernent tel ou tel constructeur. Cependant, il est certain que les laboratoires d'étude des grandes sociétés, dans leur majorité, se penchent sur le sujet. Mais prennent-ils réellement un risque ?

Ch. C

☐ **Sofitec distribue DBase III Compiler.** Les programmes compilés utilisent aussi bien les fichiers DBase II que DBase III ce qui élimine la nécessité de convertir les fichiers d'un format dans l'autre. Le compilateur prend totalement en charge la gestion de la mémoire et des « overlays ».

☐ **Gestion totale intégrée** est un progiciel de gestion de PME/PMI, entièrement développé et diffusé par Logic Systems. Il a été développé sous MS-Dos 2.11, sur Tandy 2000 et tourne également sur compatible PC-XT.

☐ **La nouvelle version du programme Scicards** dite « 85.01 » constitue le départ de la deuxième génération de Scicards. Avec elle, Scientific Calculations jette les bases techniques capables d'assurer la pérennité du produit. Les principales innovations portent sur l'interface graphique, le système de menus hiérarchique Coach, l'algorithmique de placement automatique des cartes logiques, analogiques et mémoire et de nouvelles fonctions d'édition et de routage.

☐ **La société Clipper a mis au point « GDos »** un logiciel de gestion évoluée (Dos) d'un DON Gigadisc d'ATG en liaison avec un système VME fonctionnant sous PDos. Il offre des primitives permettant de créer des répertoires (directory), la possibilité d'ouvrir 32 fichiers à la fois ; la lecture et l'écriture des fichiers sur le DON sans aucune restriction sur la taille minimale et le contenu du fichier ; l'utilisation en multitâche temps réel ; la gestion optimisée de l'espace sur le média, c'est-à-dire que les fichiers sont stockés de manière contiguë.

NOTE POUR VOUS

☐ **Maxim,** comme son nom l'indique, se concentre vers les produits sophistiqués mais est une société américaine. Elle vient de choisir comme distributeur en France Valdix (une émulation de Tekelec) qui a déjà dans son catalogue six sociétés « start-up » dans les composants électroniques. Maxim propose de nombreux convertisseurs C-Mos de haute performance (tensions et A/N).
Prochainement sera disponible une puce (Max. 232 : réception et transmission) qui délivre les spécifications de l'interface RS 232 à l'aide d'une unique tension 5V. Prix : 3,60 $ par quantité de cent.

☐ Résultant d'une collaboration entre TCI, Excelan et Valid, les **réseaux Decnet et Ethernet Full équipent maintenant les systèmes Valid.** Ils permettent ainsi des liaisons directes avec les Vax de Dec et les dispositifs de test de Teradyne, sous des systèmes d'exploitation Unix, VMS et VM.

☐ **Valid vient d'implanter la gamme complète de ses produits sur le MicroVax II.** Sont concernés les simulateurs logiques et temporels, la compilation et la mise en boîtier Scald. La connexion avec les autres postes de travail Valid est assurée par le réseau Decnet. La station de travail Valid dispose d'un accélérateur graphique appelé Mealdraw. Cet outil multiplie par dix les vitesses des tracés.

POINT DE VUE

s'enchaînant le plus rapidement possible. Avec au bout du compte un double avantage : pour le matériel (conception simplifiée) et pour le logiciel (simplicité du jeu d'instruction qui permet le développement parallèle et indépendant des compilateurs associés). Au total, un raccourcissement général des délais de développement et de mise sur le marché, si importants à l'époque de la grande consommation informatique.

L'architecture des machines Risc résulte d'une constatation unanime : en l'état actuel des choses, le frein à l'accroissement des performances des calculateurs vient de leur mémoire. Qu'on en juge : pour exécuter sans précaution particulière une instruction à références mémoire du type A = B + C en 100 ns, le temps de cycle mémoire devrait être de 25 ns ! Et même si les temps d'accès des Ram ne cessent de diminuer, les besoins des ordinateurs en capacité mémoire ne cessent, quant à eux, de croître, ceci compensant celà. Face à cet obstacle, et là où les Cisc avaient choisi la complexité (travail accru de l'unité de traitement), les machines Risc, au contraire, se sont attachées à la vitesse et à la simplicité de l'UT, en réduisant le nombre d'accès à la mémoire. Tout est là : pour limiter l'impact du débit-mémoire sur les performances, le plus simple est de réduire ce débit lui-même.

Les directions suivies

Cette recherche s'est faite dans trois directions :

— compacité des instructions. Si la mémoire a une largeur de 32 bits, il y a un accès par instruction, si celle-ci fait également 32 bits, mais seulement un accès pour deux instructions si elles ne font que 16 bits. Alors, plus le jeu d'instructions est réduit, plus la machine est simple, mais aussi plus compact est le code.

— utilisation intensive de registres. Lorsque le jeu d'instruction est réduit, une opération courante — par exemple une instruction de langage de haut niveau — correspond à une séquence d'instructions, avec génération de résultats intermédiaires qu'il n'est bien entendu pas question de stocker en mémoire. Ils le sont dans des registres qui constituent la mémoire locale et rapide de l'unité de traitement. Cela va également dans le sens de la compacité du code cité précédemment, la plupart des instructions ne travaillant que sur des registres, leur champ d'adressage est limité au nombre de registres accessibles (quelques dizaines tout au plus). Seules quelques instructions sont dévolues à l'acquisition et au rangement des opérandes en mémoire et disposent, pour ce faire, d'un champ et de modes d'adressage étendus.

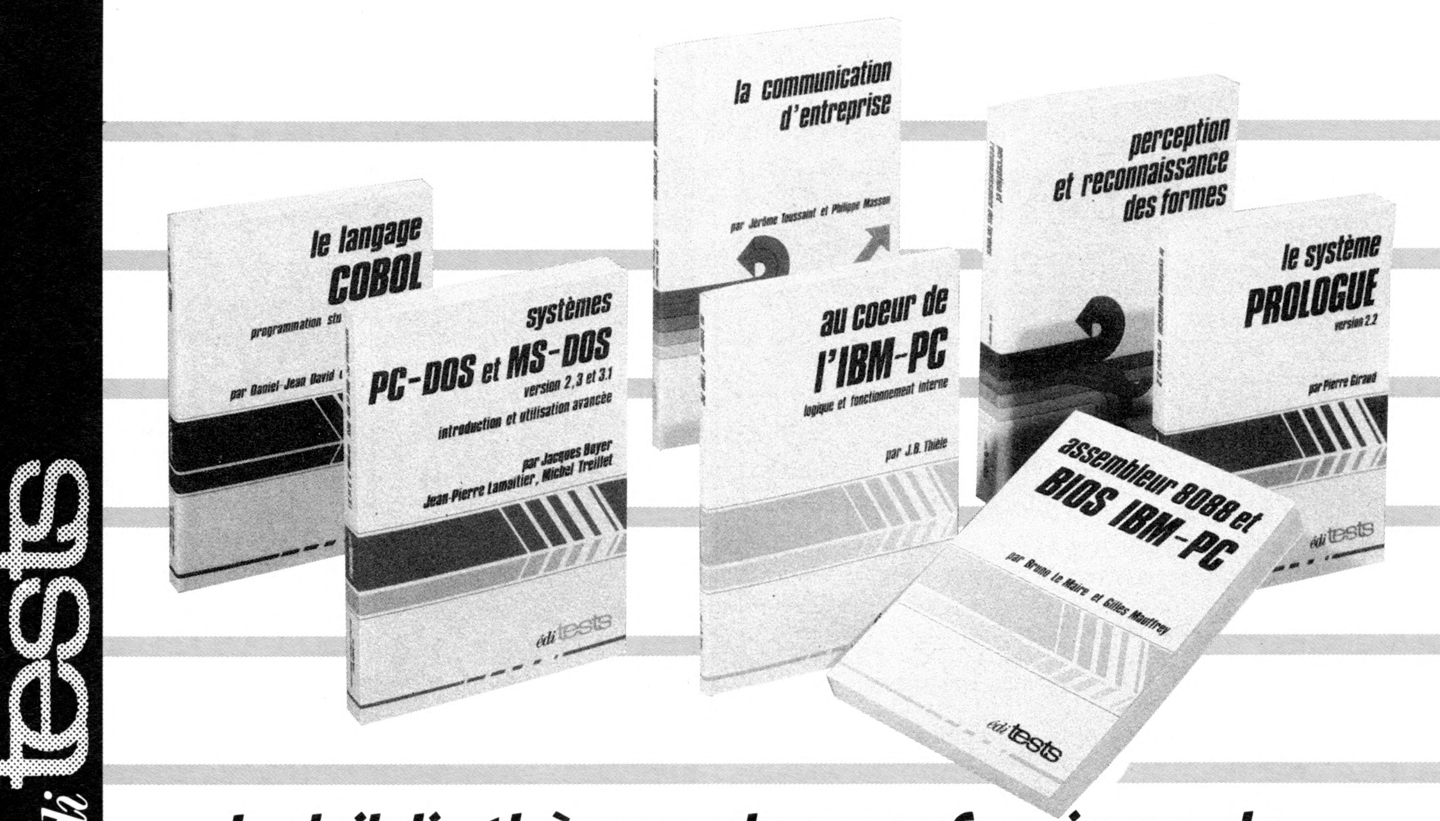
— mise en place de mécanismes accélérateurs. Le plus connu est le cache-mémoire. Placé entre l'unité de traitement et la mémoire, et de plus faible capacité (donc plus rapide) que celle-ci, son rôle est de se substituer chaque fois que possible à la mémoire. Le cache peut être installé sur le chemin des instructions, dont il anticipe l'acquisition séquentielle, ou sur le chemin des données, dont il conserve la dernière trace en cas de réemploi. Une autre possibilité d'accélération consiste à dissocier la mémoire des programmes de celle des données. Bien que comblant d'aise les défenseurs de cette fameuse règle de séparation, cette solution mène généralement à un accroissement de volume par duplication de matériel : interfaces, contrôle d'erreur, mécanismes de chargement, etc.

D'autres améliorations mériteraient d'être citées, notamment celles optimisant les commutations de contexte en environnement temps réel et multitâche. Mais tout cela, comme dirait Kipling, est une autre « paire de manches » (*).

Pour conclure, que penser de l'avenir des machines Risc ? Tout d'abord qu'elles constituent, aujourd'hui, une voie sûre : sous l'angle du matériel d'abord car leur architecture est simple, sous l'angle du logiciel surtout car elles se « laissent compiler » aisément. Cependant du fait de cette simplicité, leur évolution apparaît limitée et plus liée à l'ingéniosité des concepteurs qu'à leur créativité. Le potentiel d'amélioration des machines Cisc en performance semble à cet égard supérieur. Mais, et c'est le plus important, l'avenir de l'architecture Risc réside dans l'élaboration des futurs systèmes multiprocesseurs où elles constitueront les briques de base, solides et fiables. Il faut donc prendre le Risc.

Philippe Lorrain

(*) NDLR. Est-ce bien Kipling qui a dit cela ! Ne parlait-il pas plutôt d'histoire ?



La bibliothèque des professionnels

LE LANGAGE COBOL

par D.J. David et D. Trécourt
240 pages - 150,00 FF
Le choix des auteurs s'est porté sur le Cobol Microsoft sur IBM-PC ou compatibles. L'ouvrage donne dans un premier temps un aperçu général de ce langage en insistant sur l'aspect programmation, puis traite des diverses catégories d'instructions et de fichiers.

AU CŒUR DE L'IBM-PC
Logique et fonctionnement interne

par Janine Thièle - 120 pages - 120,00 FF
Ce livre apporte des réponses à bon nombre de questions techniques que peuvent se poser les utilisateurs de l'ordinateur personnel IBM. Il aborde en particulier l'organisation et la gestion de la mémoire, les bases fondamentales du DOS, l'organisation et le contrôle des disquettes, l'utilisation du clavier etc.

ASSEMBLEUR 8088 ET BIOS IBM-PC

par Bruno le Maire et Gilles Mauffrey
288 pages - 175,00 FF
Dans une première partie, ce livre fournit une description détaillée de l'assembleur 8088-8086 et traite de l'emploi d'un macro-assembleur (celui de Microsoft), de la structure des fichiers et de l'utilisation externe des programmes assembleur. La seconde partie de l'ouvrage est consacrée à l'étude du BIOS de l'IBM-PC (interruptions, et, en particulier : interruptions clavier, écran, disquette et disque dur).

LA COMMUNICATION D'ENTREPRISES

par Jérôme Toussaint et Philippe Masson
192 pages - 120,00 FF
Ce livre après présentation de l'état de la normalisation (modèle ISO), décrit tous les services actuellement disponibles pour communiquer (Réseau Téléphonique Commuté, réseaux locaux, transmission de données), leur numérisation progressive et enfin leur intégration à terme dans un réseau unique, le fameux RNIS ou Réseau Numérique à Intégration de Services.

SYSTÈMES PC-DOS ET MS-DOS
Versions 2, 3 et 3.1

par Jean-Pierre Lamoitier
Jacques Boyer et Michel Treillet
272 pages - 130,00 FF
La première partie de cet ouvrage permet au lecteur de se familiariser rapidement avec PC-DOS/MS-DOS ; la seconde partie montre la puissance de ces systèmes à l'aide de nombreux exemples concrets de mise en œuvre et compare ces deux systèmes. Elle commente aussi les avantages et inconvénients de la version 3 par rapport à la version 2.
La dernière partie traite des languages, logiciels d'application et réseaux disponibles avec MS-DOS et PC-DOS et des nouveaux logiciels intégrateurs.

PERCEPTION ET RECONNAISSANCE DES FORMES

par Alain Faure - 288 pages - 210,00 FF
La perception et la reconnaissance des formes occupent une place de plus en plus importante dans l'univers de la robotique. Après avoir présenté les concepts généraux, ce livre décrit l'état de l'art en matière de capteurs, puis analyse les différentes méthodes de reconnaissance des formes ainsi que leurs principales applications.

LE SYSTÈME PROLOGUE
(Version 2.2)

par Pierre Giraud - 214 pages - 120,00 FF
Cet ouvrage est une présentation détaillée de la dernière version du système d'exploitation Prologue maintenant disponible sur toute une gamme de matériels 8/16 bits allant du Micral au PC d'IBM. Les diverses fonctionnalités de Prologue sont ici analysées. Un chapitre est également consacré au language BAL, compagnon indispensable de Prologue.

Ces ouvrages sont disponibles en librairie, en boutique micro-informatique et auprès de P.S.I. Diffusion
B.P. 86 - 77402 Lagny-sur-Marne Cedex - Téléphone : 60 06 44 35

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 109 du service-lecteurs (p. 83)

Maîtrisez dès aujourd'hui le langage C

Le langage C, tôt ou tard, vous y viendrez.

INTRODUCING C vous permet de le **maîtriser** facilement en vous donnant les moyens de **l'apprendre** et de **l'exploiter.**
INTRODUCING C, la méthode pour accéder rapidement au concept du langage C en combinant l'efficacité d'un manuel complet et modulaire à un interpréteur totalement interactif.
INTRODUCING C, votre "plus" pour une écriture aisée de programmes d'applications complexes.
SOPRINCO vous propose aussi le compilateur C 86 et de nombreux outils de développement sur MS DOS.

Un seul numéro pour le langage C :

(1) 46.63.27.27

(demander Philippe ANDRIEU)

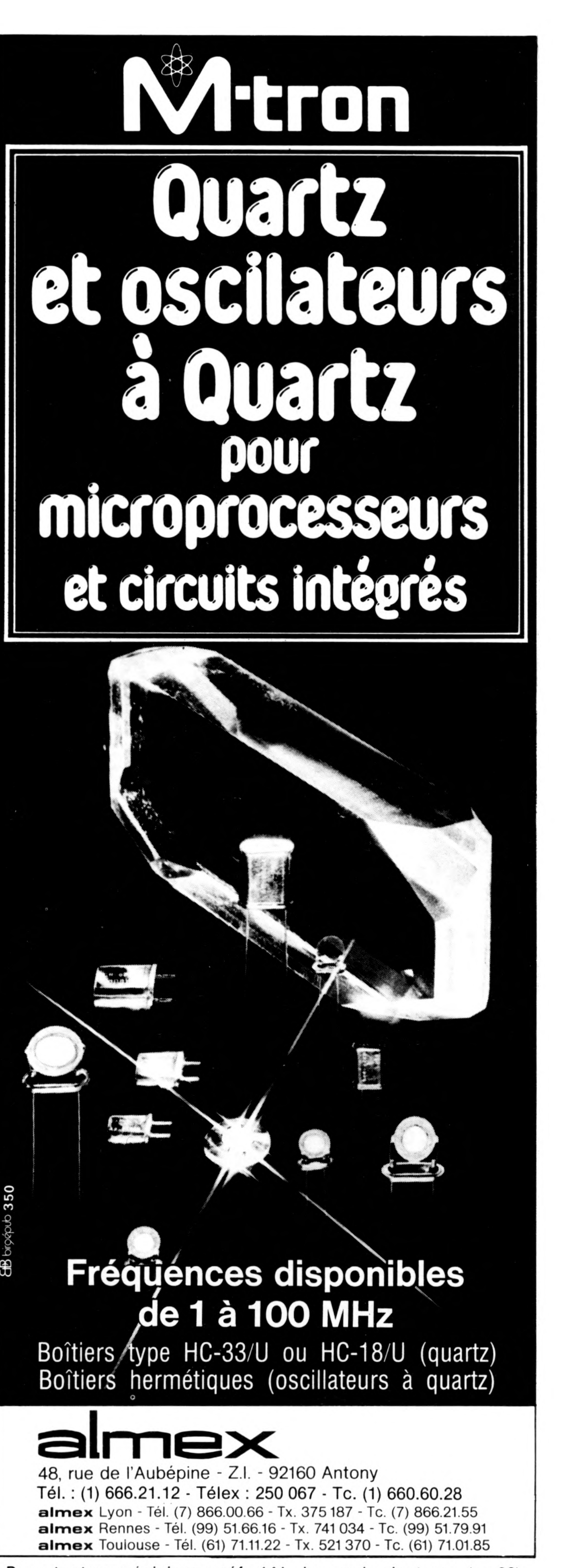
ARCANE Communication

SOPRINCO

SOCIETE DE PRESTATIONS EN INFORMATIQUE ET CONSEIL

SOPRINCO, distributeur agréé de COMPUTER INNOVATIONS Inc.
31, av. du Général Leclerc - 92340 BOURG-LA-REINE
Tél. : (1) 46.63.27.27

Pour toutes précisions : réf. 140 du service-lecteurs (p. 83)



Pour toutes précisions : réf. 141 du service-lecteurs (p. 83)



Système de développement compact et portable : le CPDS de chez AIM

Ce lauréat des Oscars « minis et micros » (voir les numéros 236 et 239), a comme principal atout la convivialité de son système d'exploitation MCPX associé à une « coccinelle ». Nous le détaillerons après être tout d'abord entrés dans le détail du système construit autour d'un 68000, fonctionnant à 8 MHz, et de ses deux coprocesseurs 6809 et 6802.

Le CPDS (Compact and Portable Development System) est autonome, transportable (15 kg) et multitâche. Il est équipé d'un manche à balai associé à quatre poussoirs (le tout baptisé coccinelle) permettant de déplacer un curseur sur l'écran et d'effectuer diverses sélections. Nous allons commencer par étudier sa structure générale.

Structure du CPDS

C'est une machine multiprocesseur, équipée dans sa version de base de trois processeurs (**fig. 1**) faiblement connectés les uns aux autres. Le processeur central est un 68000 fonctionnant à 8 MHz ; il est aidé de deux processeurs spécialisés 8 bits. Chaque processeur est installé sur une carte. Nous allons donc successivement détailler les trois cartes qui constituent le système.

La carte 68000

Elle est l'élément central. Comme les autres cartes du système elle est relativement grande (7 dm²), ce qui permet de limiter les problèmes de connectique et, par conséquent, augmente la fiabilité, élément important pour un portable.

La carte processeur 68000 (**fig. 2**) comporte : l'horloge du système ; le processeur 68000 ; 32 K mots de Reprom ; 256 K octets de Ram dynamique ; une mémoire page écran ; un contrôleur d'interruption ; un générateur d'images vidéo ; une horloge programmable ; une interface bus A ; une interface canal ; une interface dialogue ; un connecteur de test ; une interface série bus B (instrumentation).

Le 68000 dispose en mémoire morte des gestionnaires d'entrées/sorties, d'un programme d'auto-chargement du moniteur multitâche du système d'exploitation MCPX et des programmes de test et diagnostic de la carte. Il a accès directement à la mémoire d'écran, ce qui est appréciable pour l'animation de l'image et donc pour le dialogue avec l'opérateur.

La carte canal

Placée à l'arrière du système, cette carte gère de façon intelligente les fonctions d'E/S vers les périphériques et le réseau local. Equipée d'un processeur 6809E tournant à 2 MHz (**fig. 3**), elle assure le contrôle des périphériques et interfaces du CPDS

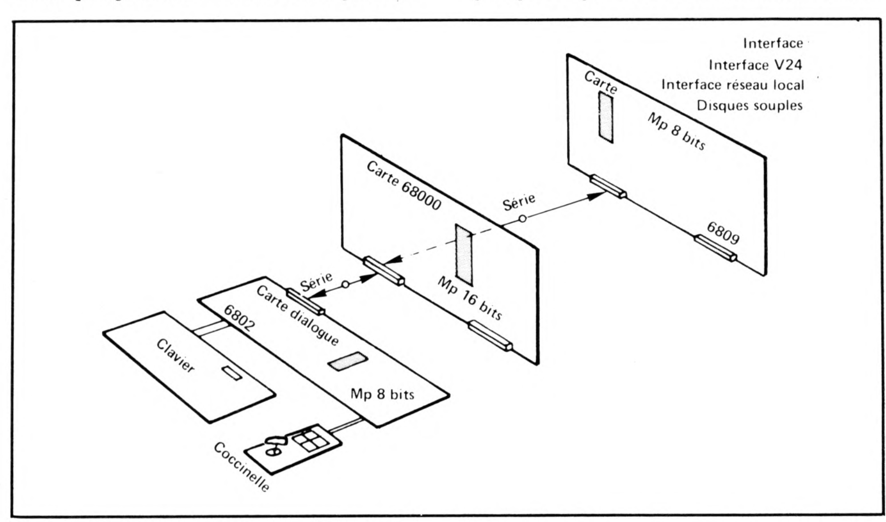


Fig. 1 - Structure informatique du CPDS.

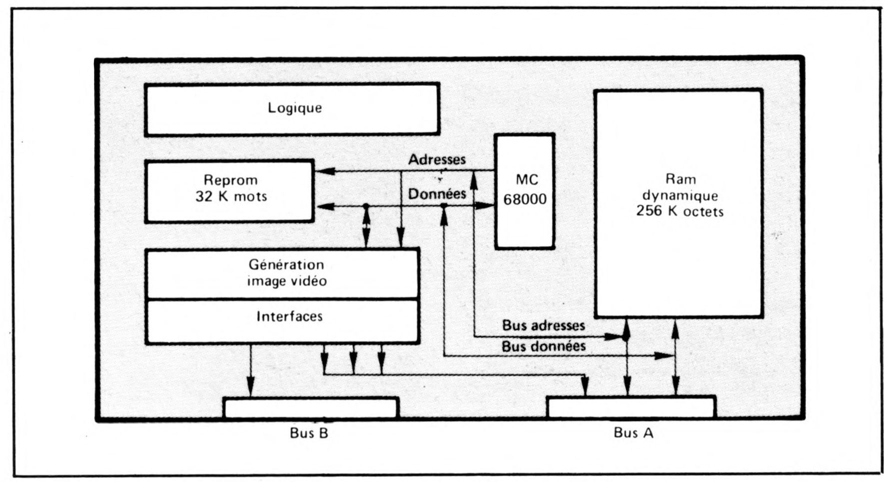


Fig. 2 - Structure de la carte MC 68000.

ainsi que l'auto-configuration des E/S au démarrage du système. Si ce système est connecté à un réseau local et que celui-ci fonctionne, la carte canal lui affecte la plus forte priorité et lance une demande d'initialisation du système sur le réseau ; sinon, elle démarre le disque souple.

Elle est équipée de contrôleurs pour le disque souple du CPDS, les disques souples en option placés à l'extérieur, l'interface parallèle pour imprimante, l'interface série RS 232 C (V 24) et l'interface série réseau local.

La carte canal possède une mémoire tampon de 64 K octet de Ram, 16 K octets de Reprom et une interface série vers la carte 68000. Sur option, le CPDS peut être doté d'une carte canal contrôlant une liaison IEEE 488.

La carte dialogue

Cette carte, située directement dans la partie mobile, sous le clavier, assure les fonctions générales de dialogue et contrôle toute l'électronique placée dans cette partie de l'appareil (clavier principal, manette anologique et clavier de la coccinelle, programmateur universel de Prom). Contrôlée par un microprocesseur 8 bits de type 6802 (horloge de 4 MHz), la carte dispose également d'une Reprom, d'une Ram et d'un horodateur sauvegardé par batterie. Elle est reliée au CPDS par l'intermédiaire d'une transmission série rapide.

La structure double bus

Dans sa version de base, le CPDS possède deux bus spécialisés (**fig. 4**).

Le bus A est le bus d'extension du processeur 68000 ; c'est par son intermédiaire que la carte 68000 contrôle les cartes d'instrumentation telles que analyseur logique 1, analyseur logique 2, générateur de signaux ou mémoire d'émulation (voir **encadré**).

Le bus B est le bus d'instrumentation. Il est directement accessible en fond de panier pour les cartes d'instrumentation.

Le système MCPX

Le système d'exploitation MCPX est multitâche, mono-utilisateur. Son noyau est constitué par un moniteur temps réel utilisant la notion de séma-

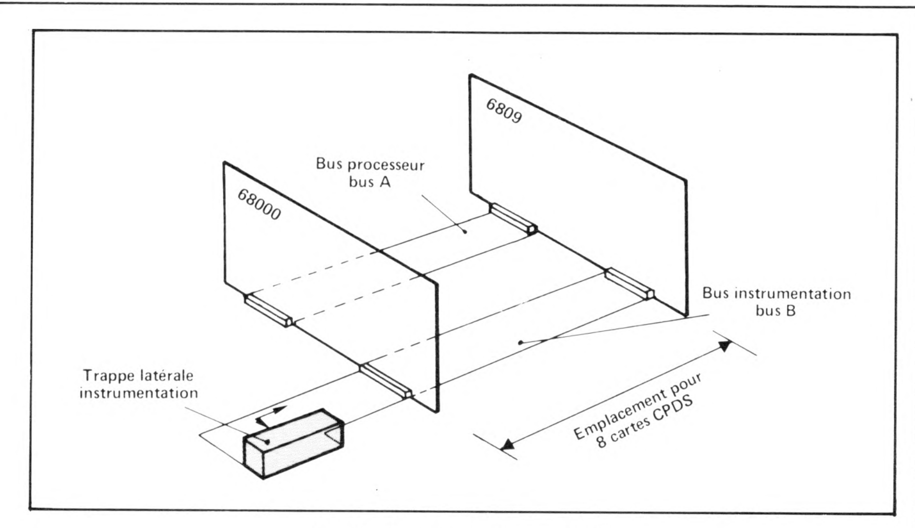


Fig. 3 - Structure des bus du CPDS.

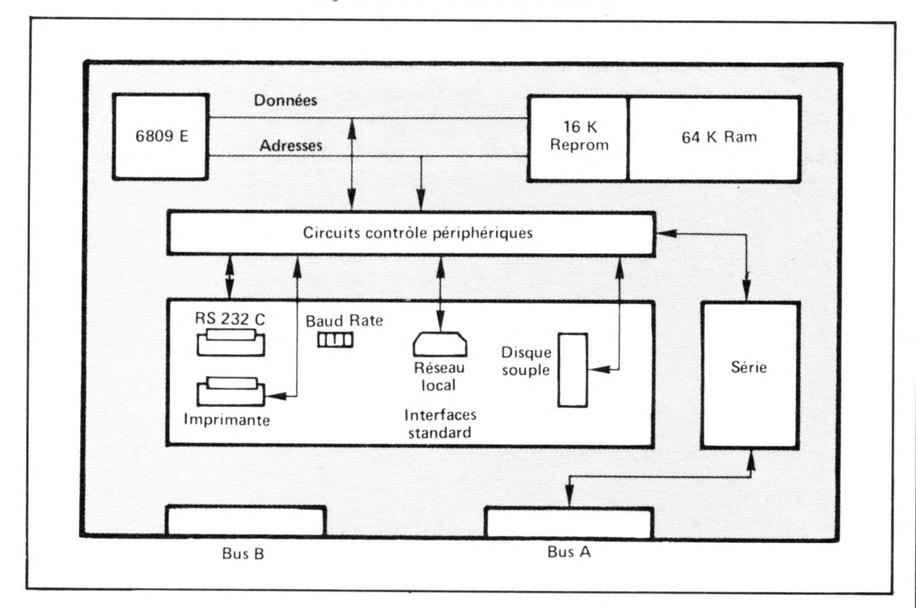


Fig. 4 - Structure de la carte canal.



La partie supérieure de l'écran est occupée par des pictogrammes indiquant les objets et fonctions disponibles.

Le système de développement CPDS

Caractéristiques principales

— Encombrement : 510 × ~~370~~ × 242 mm en position fermée.

— Poids : de 12 à 15 kg suivant l'équipement.

— Trois processeurs (en version de base).

— Puissance de traitement d'environ 2 Mips.

— Tube 9 pouces, phosphore P31, protection anti-reflet.

— Disque souple de 5 pouces 1/4 demi épaisseur de 1 M octet formaté (placé en face avant).

— Clavier Qwerty (ou Azerty en option) de 54 touches, placé sur la partie articulée de l'appareil.

— Programmateur universel de Reprom placé aussi sur la partie articulée de l'appareil. Programmation de mémoires de type monotension : 2716, 2732, 2516, 2532, 2732A, 2764, 27128, 2816, etc.

— Fonction horodateur interne.

— Ecran de 28 lignes de 90 caractères. Cinq plages représentent les activités des tâches en cours, le haut de l'écran est réservé à la représentation de diverses fonctions : imprimante, V 24, poubelle, instrumentation, boîte aux lettres en émission, boîte aux lettres en réception.

— Interfaces : imprimante (parallèle), réseau local, série RS 232 C ; unités disques souples supplémentaires, IEEE 488 en option.

Instrumentation

Le système d'instrumentation vient se placer à l'intérieur du CPDS, il est connecté au bus A et B.

L'analyseur logique 1 : il se présente sous forme d'une carte (7 dm²) avec 40 voies à 20 MHz chacune, une profondeur de 1 024 pas, deux compteurs de déclenchement 1 à 256, deux vecteurs de déclenchements successifs de 40 voies, un post-compte de 1 à 1 023 et un mode fenêtre multiple (longueur 8 ou 16 pas). Cette carte doit être employée en association avec une sonde d'analyse logique ou un émulateur de microprocesseur 8 bits. La sonde ou l'émulateur vient se brancher dans la trappe latérale du CPDS.

L'analyseur logique 2 : c'est une carte d'extension pour l'analyseur logique 1. Elle assure l'analyse de 40 voies supplémentaires, mais ne peut être utilisée seule. Elle est utile pour l'analyse logique des microprocesseurs 16 bits.

phores et de boîtes aux lettres, mais aussi des primitives d'activation de tâches, de temporisation, de fin de tâches, de changement de priorité, etc. Actuellement, MCPX gère jusqu'à dix-huit tâches simultanées, y compris le travail de fond chargé de faire évoluer le chenillard qui se trouve sur la partie gauche de l'écran.

Cinq tâches sont contrôlables directement à l'écran et disposent d'un écran virtuel assurant un dialogue entre la tâche et l'utilisateur ; les autres tâches sont traitées de façon transparente pour l'opérateur qui n'en connaît donc pas l'existence de façon explicite.

L'écran

Sur la partie supérieure de l'écran, des pictogrammes indiquent les divers objets ou fonctions accessibles. La disquette schématise un volume qui est une entité structurelle de MCPX. A droite de la disquette, neuf volumes sont définis par leur nom. Les deux enveloppes servent de messagerie dans un système multiposte et permettent d'envoyer ou de recevoir des fichiers et des informations. La croix avec l'inscription Sos sert à appeler le mode aide. La sonde d'émulation schématise les différents outils manipulables à l'aide du CPDS et la liaison V 24 la liaison série asynchrone RS 232 C. La poubelle est la fonction de destruction.

Le rôle de la coccinelle

Elle comprend une manette analogique X, Y avec rappel au milieu et quatre touches de fonction portant les inscriptions : Zoom +, Zoom —, Validation et Annulation. C'est un ensemble amovible, placé dans un logement à droite du clavier. La manette permet le contrôle de la mire sur l'écran, les quatre touches celui des actions et des fonctions de MCPX et des divers outils.

La structure arborescente des données (comprenant volume, fichier d'un volume, ligne d'un fichier et caractère d'une ligne) est hiérarchique sur plusieurs niveaux, le déplacement à l'intérieur de cette structure se faisant à l'aide des touches Zoom de la coccinelle.

Avec Zoom +, on s'approche de l'objet pour observer son contenu ; avec Zoom —, on s'en éloigne pour clore une consultation par exemple. Par analogie, ces deux touches sont utilisées également pour certaines fonctions gérées par MCPX. Les touches Annulation et Validation permettent les diverses manipulations d'objets ou structures de données gérées par MCPX.

L'interpréteur graphique

Ce logiciel a un rôle important puisque c'est lui qui vérifie toute demande d'action et l'exécute ou active une tâche qui la réalisera.

Pour vérifier qu'une action est autorisée, l'interpréteur dispose d'une grammaire lui permettant d'effectuer une analyse syntaxique. Des fonctions sémantiques associées à la grammaire autorisent la réalisation de l'action. Comme l'interpréteur graphique peut être sollicité à tout moment, il ne réalise lui-même que les commandes à traitement rapide ; les autres nécessitent l'activation d'une tâche par le moniteur multitâche.

C'est aussi l'interpréteur graphique qui gère les changements d'écran en mettant à jour les contextes associés aux tâches, ainsi que les objets de l'écran.

Programmateur de Reprom

Le CPDS 100 dispose d'un programmateur intégré dans la partie clavier du système, permet de programmer, lire et comparer des Reprom à tout segment de la mémoire système, de transférer des données de la Reprom à la Ram du système de développement, de transférer des blocs de données d'une position mémoire à une autre et de sauvegarder les contenus de Reprom dans des fichiers.

Sylvie Lepont

Microprocesseurs 32 bits : avec le NS 32332 apparaît la seconde génération de la famille 32000

National Semiconductor (qui déclare détenir 80 % du marché des 32 bits en production), vient d'annoncer le NS 32332 et le diffuse déjà en échantillons. Constituant la seconde génération de la famille NS 32000, ce microprocesseur est bâti sur la même architecture que le 32032, mais il multiplie par trois les performances, tout en préservant la compatibilité logicielle avec son prédécesseur.

En annonçant la disponibilité à l'échantillonnage de son 32332, National Semiconductor confirme son engagement dans l'univers des 32 bits, et pour renforcer cette prise de position, le fabricant dévoile que la troisième génération de la famille, basée sur le 32 C 532, est en cours de spécifications et devrait être disponible dans les années 1987/1988 (**fig. 1**).

Les caractéristiques supplémentaires du 32332 par rapport au 32032 peuvent se résumer ainsi :
— un bus d'adresses de 32 bits (4 G octets d'espace mémoire linéaire physiquement adressables) ;
— une ALU spéciale associée à un registre à décalage (barrel shifter) pour accélérer les calculs d'adresse et d'index ;
— une file d'attente (queue) pour les instructions, étendue à vingt octets au lieu de huit ;
— un cycle de bus légèrement modifié permettant l'interfaçage à 15 MHz avec une mémoire cache sans état d'attente (ce qui constitue une caractéristique importante de ce nouveau microprocesseur) ;
— l'intégration du temps MMU dans les quatre temps de base (la MMU ne rajoute pas d'état d'attente) ;
— un mode « Rafale » transférant des données en deux cycles d'horloge pour accélérer le remplissage de la file ou les échanges avec les processeurs esclaves ;
— un bus de données externe dynamiquement configurable sur 8, 16 ou 32 bits en fonction de la zone mémoire ou des entrées/sorties adressées (**fig. 2**) ;
— une interface améliorée pour les processeurs esclaves avec des transferts sur 16 ou 32 bits, et deux protocoles simples et efficaces pour la gestion des opérations d'abandon de MMU (Abort) et des erreurs sur le bus.

En résumé, le 32332 multiplie par trois la puissance du 32032, tout en conservant une totale compatibilité logicielle avec celui-ci.

La puissance pure d'un microprocesseur 32 bits est naturellement une caractéristique importante ; mais ce qui est beaucoup plus critique, c'est la façon dont se conduit le CPU lorsqu'il est intégré dans un environnement typique 32 bits.

Performances et systèmes

La performance du système doit tenir compte des relations étroites qui existent entre le bloc CPU et le monde extérieur.

La **figure 3** représente une organisation typique d'un système 32 bits, et répertorie les différents facteurs pouvant affecter ses performances globales.

Le bloc CPU, construit principalement autour d'une unité centrale couplée à des périphériques tels que le circuit de gestion de mémoire virtuelle et le circuit de calcul en virgule flottante, s'interface par l'intermédiaire d'un bus local rapide avec une mémoire cache ou avec une mémoire locale. Un microprocesseur passant le plus clair de son temps à accéder à la mémoire locale, il est nécessaire d'optimiser cette interface pour améliorer les performances du système. Le bus local — généralement proche du bus propre au microprocesseur — doit donc permettre des communications

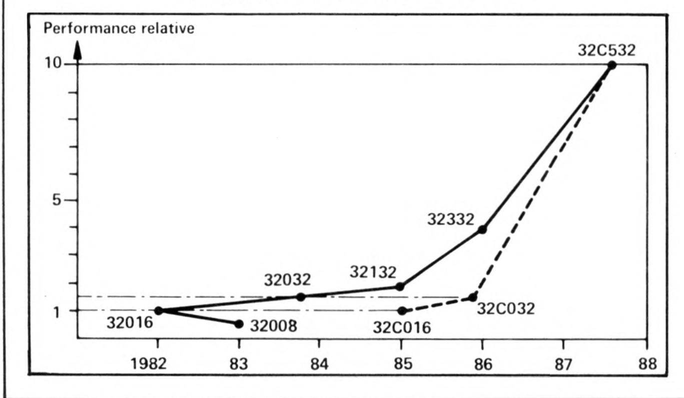


Fig. 1 - La famille 32000 jusqu'aux années 1987/1988. L'augmentation des performances est due à l'amélioration de l'architecture, tout en conservant la même interface utilisateur. La compatibilité logicielle est conservée.

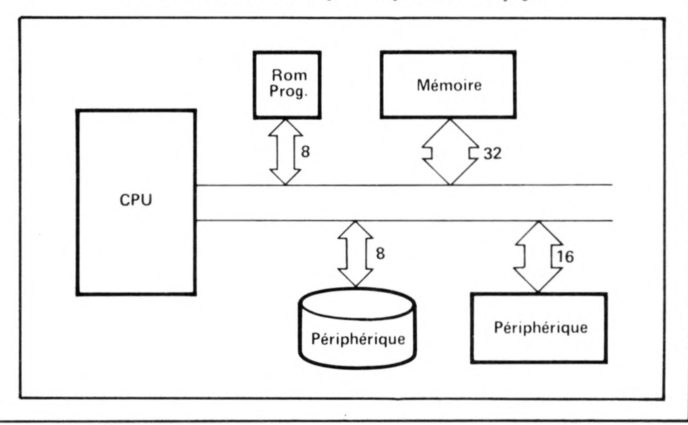


Fig. 2 - La configurabilité dynamique du bus permet de réaliser des systèmes économiquement efficaces. Par exemple : il suffit d'un bus 8 bits pour l'Eprom d'amorçage.

très rapides et, pour tirer pleinement avantage de la puissance du microprocesseur, **l'accès à la mémoire locale doit se faire sans état d'attente et sans délai d'arbitrage.**

Le bus système devrait être appelé « bus global » dans ce cas, car il n'est utilisé que pour des échanges entre divers CPU ou pour accéder à des périphériques externes. Dans tous les systèmes multiprocesseurs partageant un même bus, il se produit des retards dus aux inévitables arbitrages, puisque le bus n'est accessible que par un seul maître à la fois. Ces retards n'introduisaient pas de contraintes inacceptables avec les microprocesseurs 8 ou 16 bits, mais ces pénalisations deviennent insupportables avec les 32 bits. En conséquence, la mémoire locale doit être utilisée pour contenir la plus grande partie des instructions et des données nécessaires au processeur qui lui est associé, et il doit pouvoir y accéder de façon privée et sans limitation de vitesse.

Le protocole de bus est le premier facteur qui affecte les performances du système. Les améliorations qui ont été apportées au 32332 lui confère des avantages indéniables. Parmi celles-ci, on peut citer la possibilité d'accéder à des mémoires dynamiques standard sans état d'attente (même à 15 MHz), la suppression du temps de cycle MMU, le mode Rafale permettant de réaliser des transferts à des adresses consécutives en deux cycles d'horloge, le fait que le signal « Erreur de bus » utilise une ligne séparée du signal d'abandon MMU et, enfin, le protocole de ré-exécution de l'instruction qui se caractérise par sa simplicité et sa rapidité.

Le chemin de données des nouveaux processeurs esclaves a été étendu à 32 bits, ce qui conduit naturellement à un transfert des informations et à une exécution plus rapide des opérations qui les concernent. Ces nouveaux esclaves seront prochainement introduits sur le marché.

Contribution du CPU aux performances

La contribution du CPU aux améliorations des performances est mesurée par la vitesse de traitement, mais aussi par les améliorations internes apportées à l'architecture de la série 32000.

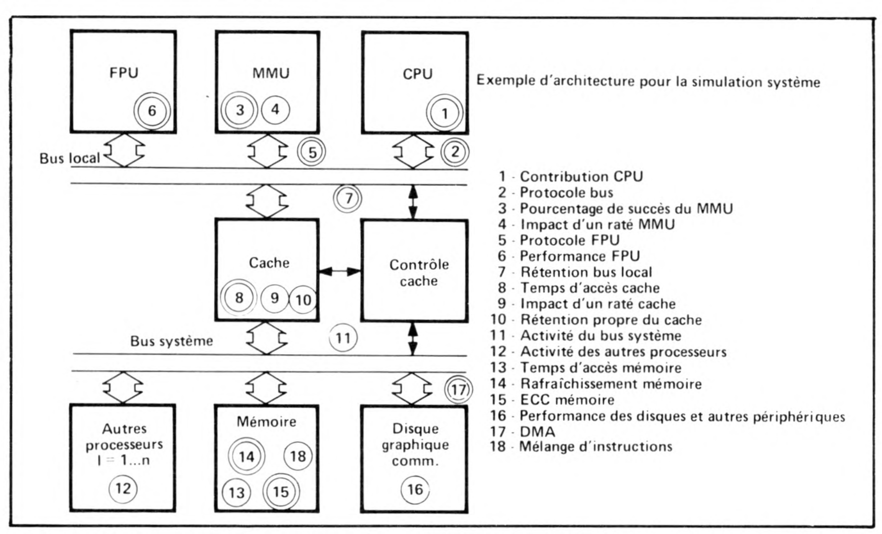


Fig. 3 - Quelques-uns des facteurs pris en considération pour la simulation système afin de définir les domaines d'amélioration du NS 32332.

Ces améliorations diminuent le nombre de cycles d'horloge nécessaire pour l'exécution des différentes instructions. A cette fin, sont utilisés une ALU rapide et séparée pour effectuer les calculs d'adresse en parallèle et un registre réalisant des décalages de 1, 2 ou 3 bits en un cycle d'horloge et optimisant les calculs d'index (**fig. 4**). Ces fonctions sont complétées par un microcode amélioré, une interface de bus permettant des accès mémoire en quatre cycles d'horloge (même avec une MMU) et le transfert en rafale en deux cycles d'horloge. On notera enfin que le 32332 est spécifié pour fonctionner à 15 MHz.

Pour ce qui concerne l'exécution du code, les performances sont améliorées en moyenne de 50 % par rapport au 32032. L'interface de bus et la taille accrue de la file d'attente augmentent les performances d'environ 30 %. Au total, et si l'on tient compte du fonctionnement à 15 MHz au lieu de 10, l'amélioration des performances est d'environ trois ($1,5 \times 1,3 \times 1,5 = 2,93$) par rapport à un 32032.

Les modifications de l'architecture du 32332 n'affectent pas l'interface avec l'utilisateur. Le jeu d'instructions reste le même que celui du 32032, ce qui préserve naturellement les investissements logiciels des utilisateurs, mais les exécutions des opérations sont plus rapides comme le montre l'exemple suivant :

MOVD R0 [R1:D], R2

Cette instruction est utilisée de façon typique pour transférer dans le registre R2, le double mot contenu dans une table commençant à l'adresse mémorisée dans R0, et classée comme étant l'élément numéro *n*, *n* étant la valeur contenue dans R1. Le 32032 exécute cette instruction en 23 cycles d'horloge, mais il n'en faut que 11 avec le 32332.

Symétrie du jeu d'instructions

Comme nous l'avons déjà indiqué, le jeu d'instructions du 32332 est stric-

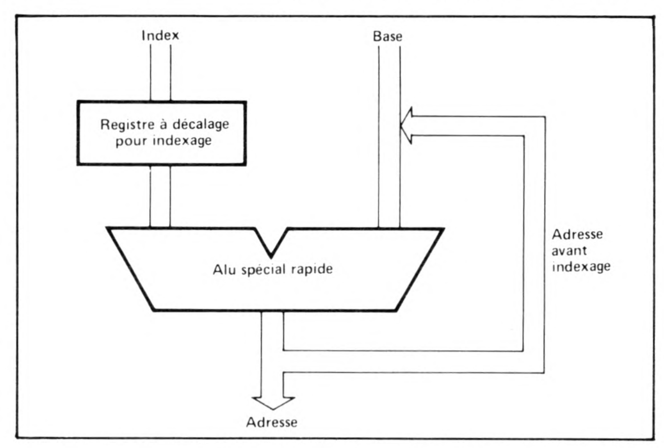


Fig. 4 - Le NS 32332 dispose d'une nouvelle unité pour accélérer les calculs d'adresse et d'index.

tement identique à celui du 32032 et il en conserve la parfaite symétrie (**fig. 5**). Rappelons qu'il a été conçu dès l'origine pour supporter efficacement la programmation en langages évolués et les structures de données qu'ils manipulent (matrices, tableaux compactés, enregistrements, chaînes de caractères, champs de bits, sémaphores). Chaque instruction dispose de deux opérandes qui peuvent se trouver indifféremment dans un registre ou en mémoire et qui peuvent être des octets, des mots ou des doubles mots. De plus, chaque opérande est accessible au moyen de n'importe quel mode d'adressage. Il n'existe pas d'exception, ce qui simplifie l'écriture des compilateurs et leur optimisation. La densité du codage obtenue avec la famille 32000 est d'ailleurs remarquable. Un exemple de la souplesse du jeu d'instructions peut être donné avec Check pour la gestion des matrices. Cette instruction vérifie si la valeur d'un index est comprise entre deux limites et la normalise (valeur de

L'émergence du marché des 32 bits

Plusieurs fabricants de microprocesseurs 32 bits se trouvent ou vont prochainement se trouver en compétition sur le marché. A titre indicatif, voici un récapitulatif des fabricants intéressés et la situation de leur activité dans ce domaine.

— **AMD** : famille 29300 de composants bipolaires (voir « minis et micros » n° 221) découpée en tranches fonctionnelles de cinq composants (ALU, séquenceur, processeur virgule flottante, multiplieur à multiple précision, registre à double accès à quatre ports) qui devraient être toutes disponibles à l'échantillonnage en fin d'année. Compte tenu de la nature des composants (technologie bipolaire), AMD est un cas à part et ne sera pas directement confronté à la concurrence.

— **AT&T** : développement du WE 32100, en technologie C-Mos, à l'origine pour utilisation interne mais maintenant commercialisé sur le marché. Sont actuellement disponibles le microprocesseur, la MMU (WE 32101), l'interface système (WE 32105) et un accélérateur mathématique (WE 32106). En début d'année prochaine, la famille sera complétée par un contrôleur DMA et un contrôleur de Ram dynamique.

— **Fairchild Semiconductor** : vient d'annoncer aux États-Unis un 32 bits à architecture Risc en technologie C-Mos que notre correspondant aux USA décrit en page 25.

— **Hitachi** : annonce d'un 32 bits en technologie C-Mos en fin 1984. Échantillonnage prévu pour la fin de 1986. L'annonce de ce micro, qui devrait être compatible de façon ascendante avec la famille 68000, laisse les observateurs perplexes dans la mesure où Hitachi était considérée comme une seconde source potentielle du 68020.

— **Inmos** : vient de confirmer la prochaine disponibilité de son Transputer 32 bits (voir « minis et micros » n° 224). Son architecture particulière, du type à flots de données, devrait lui permettre d'atteindre une vitesse de 10 Mips. C'est un microprocesseur un peu à part qui n'entre pas directement en concurrence avec les autres, et qui n'a pas d'antécédent.

— **Intel** : vient d'annoncer la disponibilité en échantillonnage restreint de son 80386 (voir « minis et micros » n° 242). La production devrait démarrer au milieu du prochain semestre. Des négociations pour des contrats de seconde source sont en cours, mais aucun accord n'a été signé.

— **Motorola** : 68020 en production en version 12 et 16 MHz (et en cours d'analyse dans les colonnes de « minis et micros », voir n°s 220, 222, 228, 236 et 237). Plusieurs secondes sources potentielles avec Hitachi, Rockwell, Signetics et Thomson-Semiconducteurs, mais aucun accord n'a été signé officiellement à ce jour.

— **National Semiconductor** : le 32032 est en production depuis plus d'un an et la seconde génération vient d'être annoncée avec le 32332. Texas Instruments est seconde source pour ces deux produits.

— **NCR** : commercialise un jeu de puces 32 bits développé à l'origine pour ses besoins internes. Un microcode externe permet d'émuler n'importe quel micro-ordinateur existant. Un client d'importance : Honeywell Inc. qui a adopté le NCR/32 pour de futurs systèmes de gamme moyenne.

— **Nec** : a annoncé une série V incluant des composants 32 bits. La première série V-60 est prévue pour 1986 et la seconde génération dite V 70 pour 1987. Des licences de seconde source ont déjà été signées avec Sony et Zilog (qui a d'ailleurs accordé la licence de seconde source à Nec pour son Z 80000).

— **Zilog** : l'échantillonnage du Z 80000 devrait être lancé prochainement. Seconde source : Nec.

A ces fabricants, il faut ajouter des sociétés comme Data General, Digital Equipment ou Hewlett-Packard qui ont développé pour leur propre usage des microprocesseurs 32 bits. Des fabricants japonais (Toshiba, Matsushita...) pourraient également s'intéresser à ce marché. Au total, les fabricants risquent de se retrouver à près d'une vingtaine sur un marché qui demeurera relativement étroit pendant plusieurs années. Il y aura donc du déchet. Mais, incontestablement, la concurrence va se jouer entre Intel, Motorola et National Semiconductor (par ordre alphabétique) qui disposent déjà d'une clientèle établie aussi bien dans les 8 bits que dans les 16 bits.

Dataquest prévoit, dans une petite étude réalisée cet été, que le marché des 32 bits se développera suivant trois phases :

1. — Nouvelles versions 32 bits de systèmes existant en 16 bits en particulier dans le domaine des stations de travail. La compatibilité ascendante est ici un critère fondamental. Le 68020 et la série 32000 sont bien placés puisque beaucoup de stations de travail existantes ont été développées à partir des 16 bits précédents. Notons qu'à l'époque de cette étude, le 80386 n'avait pas encore été annoncé.

2. — Utilisation des microprocesseurs 32 bits dans les nouveaux systèmes de gestion. Certains fabricants qui ont un marché captif (Digital Equipment, Hewlett-Packard, etc.) pourraient libérer leurs produits sur le marché ouvert, à l'exemple de NCR.

3. — Large acceptation du 32 bits sur la totalité du marché. Dataquest prévoit que le phénomène qui s'est produit pour les 8 et 16 bits se reproduira pour les 32 bits. La consommation croît rapidement cinq ans après la première introduction du produit. C'est donc en 1989 que le 32 bits sera bien accepté sur le marché.

R.C.

l'index diminuée de la limite basse). La valeur normalisée de l'index (qui définit le rang de l'élément dans cette dimension) est placée dans un registre. Contrairement à d'autres 32 bits, si l'index n'est pas compris dans les limites, l'instruction ne génère pas automatiquement une interruption. En effet, dans certains cas cela n'est pas utile, et il vaut mieux laisser ce soin à l'utilisateur. Check positionne d'ailleurs un bit du registre d'état pour signaler une erreur, bit qui peut être testé par une instruction Flag (un octet, 300 ns).

La cohérence du jeu d'instructions peut être illustrée au moyen de l'instruction Index qui calcule le rang d'un élément A*i, j* d'une matrice à deux dimensions dans sa représentation linéaire en mémoire. Ce calcul se fait à partir des valeurs normalisées des deux index fournies par Check. Pour des matrices à *n* dimensions, Index doit être utilisée ($n - 1$) fois. Le calcul du rang de l'élément s'effectue sans tenir compte de sa taille (octet, mot, double ou quadruple mot). Le modificateur d'adresse Scaled Index est alors utilisé par l'instruction qui réalise l'opération sur l'élément dans la matrice.

Modes d'adressage

Le **tableau** de la page 45 schématise les différents modes d'adressage de la famille 32000 et révèle la simplicité et la régularité des structures d'adresse. Il est écrit en utilisant les notations d'indirection et d'incrémentation du langage C et avec les notations suivantes :
— D est l'un quelconque des registres généraux ;
— A est l'un quelconque des registres mémoires (Sp, Fp ou Bp) ;
— PC est le compteur ordinal ;
— *d* est un déplacement ;
— *i* est un index.

Les deux exemples simples suivants montreront la densité de codage obtenue grâce à ces modes d'adressage.

1. Accès à un mot dans une matrice de structure par l'intermédiaire d'un pointeur dans la trame courante : l'instruction s'écrit

MOVW i (d(Fp)) [R0:b], R1

et utilise au total cinq octets (deux pour le code instruction, un pour

(suite page 45)

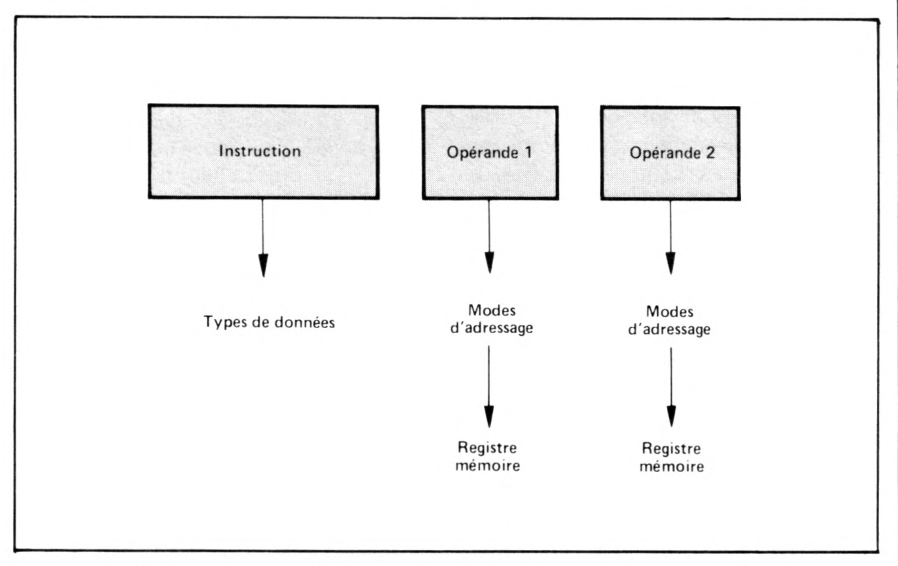


Fig. 5 - La symétrie complète du jeu d'instructions de la série 32000 permet l'écriture de compilateurs efficaces.

La famille NS 32000 conçue avec l'aide de ses futurs utilisateurs

Siemens, Burroughs, Bosch, Tektronix, Intergraph (second fabricant de stations de travail derrière IBM), Daisy System, pour ne citer que ceux-là, ont choisi la famille 32000 pour améliorer les performances de leurs anciens systèmes ou concevoir des machines disposant de la puissance d'un Vax, mais coûtant seulement une fraction du prix, et pouvant être installées sur un bureau d'ingénieur.

Cette famille a été conçue en s'appuyant sur le concept appliqué pour le développement des contrôleurs de réseaux ou des contrôleurs de disques rigides. Il faut dire que les investissements nécessaires à la conception de solutions complètes VLSI sont si importants qu'il est interdit aux fabricants de semi-conducteurs de se tromper. Le partenariat avec les clients potentiels s'impose pour répondre à leurs besoins. Ceux-ci peuvent ainsi disposer d'un produit adéquat au bon prix et les fabricants d'un marché en théorie garanti.

Lors des discussions avec les clients pour l'élaboration de la famille 32000, cinq points sont apparus comme fondamentaux :
— la programmation en langage évolué, c'est-à-dire la possibilité pour les ingénieurs d'écrire la grande majorité de leurs programmes en C ou en Pascal, avec un code généré dense, n'impliquant pas de grandes pertes de temps pour optimiser « manuellement » le codage ;
— la gestion efficace de grands espaces mémoires et le support de systèmes multi-utilisateurs ;
— la nécessité des opérations en virgule flottante, car le calcul constitue le marché privilégié des microprocesseurs 32 bits ;
— la disponibilité de l'ensemble des composants dès le lancement de la famille, de façon que la solution soit complète sous forme de silicium et que les clients puissent se consacrer à leurs applications ;
— une architecture valable à long terme pour optimiser les investissements des clients.

La première solution complète de la famille 32000 fut conçue pour satisfaire ces besoins essentiels. Aujourd'hui, avec trois CPU totalement compatibles au niveau du logiciel et répondant aux marchés des 8, 16 et 32 bits, avec de nouvelles versions C-Mos existant en gamme de températures étendue, avec un programme de pièces en versions précaractérisées aux standards militaires, avec des produits « durcis » pour résister aux radiations (conçus par Sandia Labs), la famille 32000 est désormais mûre et capable de répondre à l'ensemble des applications du marché.

J.C.M.

DEC*-COMPATIBLES



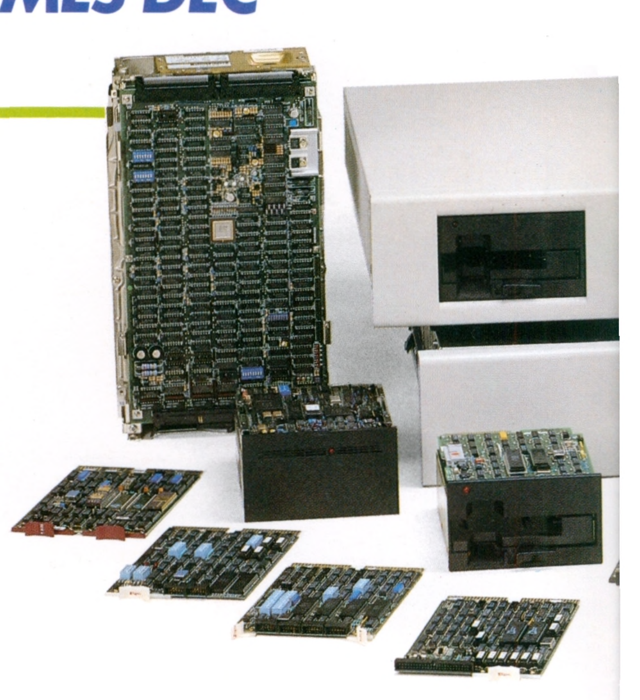
DÈS QU'C'EST DEC*,

SPRING, UNE NOUVELLE SOURCE A GRAND DEBIT POUR INTEGRER VOUS-MEME VOS SYSTEMES DEC*-COMPATIBLES.

Avec SPRING, l'un des plus importants marchés de la mini-informatique s'offre à vous, celui des systèmes DEC-compatibles.
Vous choisissez dans une gamme complète pour construire des machines de très haute qualité, à des prix de revient bien inférieurs à ceux des sources traditionnelles.
Votre compétitivité est assurée quelles que soient les conditions de concurrence.
Et vos profits atteignent un niveau insoupçonné.*

TOUS LES CHASSIS, TOUTES LES CARTES, TOUS LES SYSTEMES ET SOUS-SYSTEMES AUX NORMES DEC* ET AUX PRIX SPRING.

Pour intégrer en Qbus, en Unibus*, en Vax*, en MicroVax*, vous choisissez dans la gamme complète des produits Sigma dont nous sommes distributeurs exclusifs et qui correspond à tous les besoins possibles.
Les chassis et les cartes pour construire vous-même les machines selon vos propres critères.
Des systèmes complets et des sous-systèmes sans CPU si vous ne désirez intervenir qu'à un stade plus avancé de la construction.
Dans tous les cas, les prix sont aussi bas que la qualité est élevée.
Et ce n'est pas tout.*



C'EST SPRING

DES PÉRIPHÉRIQUES DE HAUT NIVEAU ET A BAS PRIX.

Pour compléter vos systèmes DEC-compatibles, SPRING vous propose également d'autres marques, à des conditions OEM très avantageuses.*
Les contrôleurs DILOG.
Les Winchester 5"1/4, 8" et 14" FUJITSU.
Les bandes et sauvegardes CIPHER.
Les Visu C-ITOH et GOLDSTAR.
Les imprimantes MANNESMANN TALLY.
Demandez nos spécifications complètes et notre tarif OEM. Vous verrez que SPRING peut être votre nouvelle source... de profit.



DÉCOUVREZ LE SERVICE, LA GAMME ET LES PRIX SPRING

Un bon matériel n'est rien sans un grand service. SPRING comble aussi vos vœux sous cet aspect-là. Son partenaire MIPS vous apporte tout le support technique souhaitable, couvre tous vos matériels par une maintenance sans faille, et peut même assurer le training de votre personnel.
Des performances, des prix, du service, voici ce que SPRING apporte aux OEM.
Pour tous les détails, il suffit de renvoyer la carte.

**Marques enregistrées de Digital Équipment Corp.*

CARTE RÉPONSE

☐ Veuillez m'adresser documentation et tarif DEC*-compatibles.

☐ Je désire la visite d'un ingénieur.

Nom ______________________

Fonction ______________________

Adresse ______________________

____

Téléphone ______________________

SPRING
15, rue du 1er Mai
92000 Nanterre



LE RENOUVEAU DE L'OEM

SPRING
15, rue du 1er Mai
92000 Nanterre
Tél. : 47.86.25.04

(suite de la page 40)

l'index, un pour le déplacement d et un pour le déplacement i).

2. Accès à un mot dans une structure par l'intermédiaire d'un pointeur dans un registre : l'instruction s'écrit

MOVW d(R0), R1

et consomme trois octets, deux pour l'instruction et un pour le déplacement.

Ces exemples supposent des déplacements codés sur des octets, ce qui correspond aux cas usuels, mais un des avantages de la famille 32000, en termes de densité de code, c'est que ces déplacements peuvent s'exprimer sous forme d'octets, de mots ou de doubles mots, et cela dans n'importe quel mode d'adressage. De plus, ces exemples ne tirent pas profit du jeu d'instructions à deux opérandes, car la destination est supposée être un registre.

0 - 7	D	
8 - 15 24 - 26 27	* (D + *d*) * (A + *d*) * (PC + *d*)	} *d* est un octet, un mot ou un double mot
16 - 18	* (*(A + *d*) + *i*)	*d* et *i* sont des octets, des mots ou des doubles mots
19	Réservé	
20	Immédiat	
21	Absolu	
22	* (E(*n*) + *d*)	Mode externe (*d* est un octet, un mot ou un double mot)
23	* (Sp + +) ou * (Sp--)	Haut de pile
28 - 31	* (et l'un quelconque + *d*)	Indexation

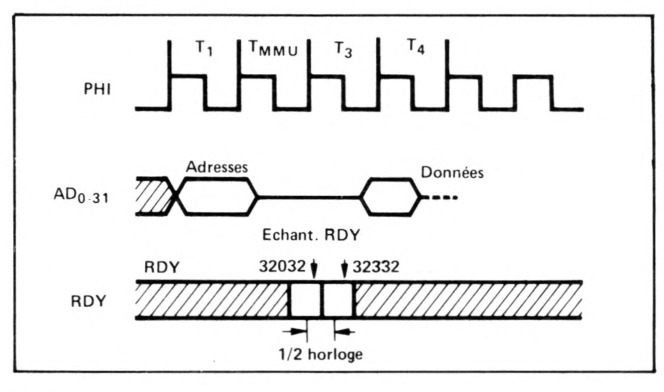
Les modes d'adressage de la famille 32000

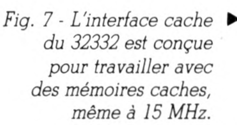
Amélioration du protocole de bus

La première amélioration apportée au protocole de bus concerne le diagramme des temps pour l'interfaçage avec la mémoire. L'échantillonnage du signal Ready (**fig. 6**) donne à la mémoire plus de temps pour réagir et permet par conséquent d'utiliser des boîtiers de mémoire standard sans états d'attente. Pour apprécier à sa juste valeur la suppression de ceux-ci, il faut savoir que le microprocesseur passe 90 % de son temps à accéder à sa mémoire locale.

L'objectif visé pour la conception du 32332 a donc été de gérer le mieux possible la mémoire locale, mais également la mémoire cache du système. La durée du cycle pour le 32332 est de 264 ns à 15 MHz avec un système virtuel utilisant la MMU.

La **figure 7** montre que les lignes d'adresse sont valides à la moitié de T1 et que Ready doit être validé à la moitié de T3, c'est-à-dire avant 195 ns à 10





◄ *Fig. 6 - L'échantillonnage retardé du signal RDY facilite l'implantation d'une mémoire cache externe à laquelle il est possible d'accéder sans état d'attente.*

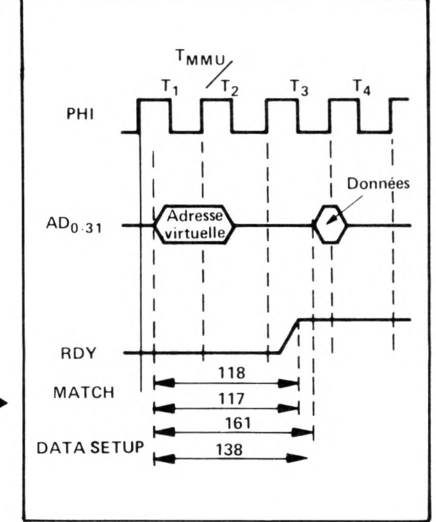


Fig. 7 - L'interface cache du 32332 est conçue pour travailler avec des mémoires caches, même à 15 MHz. ►

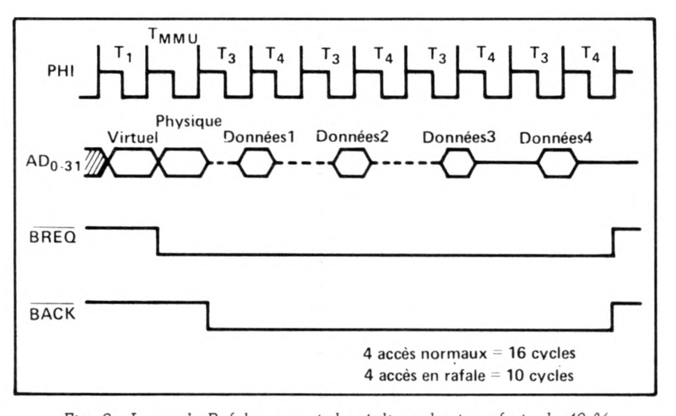


Fig. 8 - Le mode Rafale permet de réaliser des transferts de 40 % plus rapides. Il est principalement utilisé pour la pré-lecture d'instructions dans la file d'attente, pour acquérir des opérandes non alignés, pour transférer des opérandes aux processeurs esclaves ou pour transférer des données 32 bits sur des bus 8 et 16 bits.

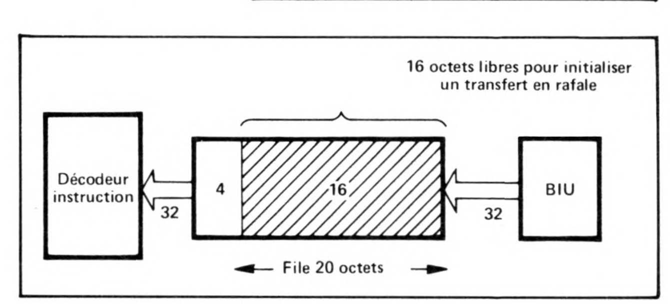


Fig. 9 - La nouvelle dimension de la file d'attente (20 octets) permet d'obtenir la nouvelle instruction à exécuter (en moyenne 4 octets) et 16 octets libres pour initialiser un transfert en rafale.

MHz et avant 118 ns à 15 MHz. Cela prouve bien que le 32332 peut accéder à une mémoire cache externe sans états d'attente.

La modification des diagrammes de temps lecture/écriture, le mode de transfert en rafale et l'augmentation de la file d'attente à vingt octets se traduisent au total par des performances supérieures de la mémoire cache externe. Pour obtenir les mêmes résultats avec une mémoire cache interne, il aurait fallu que celle-ci ait une capacité de l'ordre de 8 K octets, ce qui n'est pas correctement réalisable aujourd'hui (*).

Le mode de transfert en rafale, dont le diagramme des temps est représenté en **figure 8**, exploite les mémoires entrelacées et les Ram à colonne statique. Les transferts nécessaires au remplissage de la file sont accélérés, notamment pour accéder à des opérandes non alignés, pour transférer des opérandes en virgule flottante ou pour exécuter des transferts sur bus 8 ou 16 bits (en exploitant la possibilité de configurer dynamiquement le bus de données). On voit, en **figure 9**, que la nouvelle taille de la file d'attente libère seize octets pour initialiser un transfert en rafale.

Le mode Rafale (qui ne génère pas de retard supplémentaire pour les accès isolés, c'est-à-dire non consécutifs) est également supporté sur le bus système et permet de transférer seize octets consécutifs en seulement dix cycles d'horloge.

Enfin, nous terminerons en signalant que le 32332, comme les autres membres de la famille, exploite un bus synchrone, ce qui correspond à la tendance actuelle, car cette technique n'implique aucun retard. En effet, un bus asynchrone pour s'interfacer avec n'importe quel type de circuit ayant des états internes, doit être synchronisé avec les signaux d'horloge du circuit, ce qui introduit nécessairement la perte d'un cycle à cause de l'incertitude (skew) qui existe entre la phase de commande de bus et celle de l'horloge.

Jean-Claude Mathon

(*) NDLR. - On notera, à ce propos, que le 80386 n'intègre pas, lui non plus, de mémoire cache interne. Intel estime que la capacité doit être d'au minimum 2 K octets pour que la technique du cache commence à devenir intéressante.

VIDEAL

terminaux 100% compatibles DEC*

Pour toutes applications professionnelles, une gamme de terminaux francais ergonomiques.

VIDEAL 101 / VIDEAL 102 / VIDEAL 300 / VIDEAL APL / VIDEAL WF

Tous ces terminaux répondent à la norme ANSI 3.64 et peuvent être équipés d'une option graphique compatible TEKTRONIX* 4010 / 4014

*marque déposée



Un service d'avance!

ZAC de Pichaury - B.P. 85 - 13762 AIX EN PROVENCE CEDEX
Tél. 42 24 30 30 - Télex 420675 F
29, rue Delizy 93500 PANTIN
Tél. 48 91 96 55

OPTIMA CONSEIL LYON

MN
Nom
Société
Adresse
Ville
Fonction:
code postal
Désire recevoir une documentation complète

Pour toutes précisions sur la société ou le produit présenté ci-dessus: référence 112 du service-lecteurs (p. 83)

Les interfaces disques : le standard SCSI pour les petits systèmes

Comme nous l'avons précisé dans la première partie de cet article (« minis et micros » n° 241) chaque interface correspond à un contexte d'applications bien particulier. L'interface SCSI (Small Computer System Interface), que nous nous proposons de traiter, permet d'établir une connexion « intelligente » entre unités centrales et périphériques, même s'ils sont de natures différentes.

L'interface SCSI, contrairement à d'autres, intègre toute une architecture (logicielle et matérielle) permettant à n'importe quelle unité centrale ou périphérique qui lui est connectée de l'utiliser sans conflit, grâce à l'affectation de niveaux de priorités.

A l'origine, IBM a développé une architecture de bus intégrant plusieurs canaux d'entrées/sorties, offrant ainsi la possibilité à de nombreux périphériques dits « intelligents » de communiquer à travers le même bus.

Dès 1979, Shugart met au point l'interface Sasi (Shugart Associates Smart Interface) afin de résoudre les problèmes de connexion dus à l'arrivée des disques Winchester 8 pouces (élévation du taux de transfert par exemple). Depuis, Sasi a fait l'objet de plusieurs modifications, dans le souci de répondre aux exigences de nombreux constructeurs (Data Technology, Omti, Xebec, etc.), et en vue de devenir une interface standard. Cette norme, proposée par Shugart, a été agréée par le comité X3T9.2 de l'Ansi (American National Standard Institute) sous le nom de SCSI (ainsi, aucun nom de constructeur n'apparaît).

La configuration d'une interface classique ne comprend qu'un seul périphérique. La **figure 1 a** fait état de la connexion, à un système, d'un périphérique intelligent, c'est-à-dire associant un périphérique à un contrôleur. Ce dernier prend en charge l'organisation ainsi que l'exécution des commandes par la gestion des signaux relatifs au périphérique. Chaque périphérique supplémentaire doit avoir son propre coupleur ou port d'interface.

Avec l'utilisation d'une interface SCSI **(fig. 1 b)** un seul coupleur est nécessaire à la connexion de plusieurs périphériques intelligents. La liaison des divers périphériques au système est réalisée par le bus SCSI qui, lui-même, est associé au coupleur SCSI.

L'interface SCSI peut être utilisée sous trois configurations différentes : simple initiateur/simple cible ; simple initiateur/multiple cible ; multiple initiateur/multiple cible.

Le terme initiateur désigne le « module » (ex : le système) qui est à l'origine d'une « opération » (commande...) et le terme cible le « module » concerné par celle-ci (ex : le périphérique). Chaque « module » peut avoir un rôle bien défini (initiateur, cible) ou peut assumer les deux.

(1a) Interface pour périphérique intelligent — Système — Périphérique intelligent

(1b) Bus périphérique intelligent — Système — Périphérique intelligent — Périphérique intelligent (bande)

Fig. 1 - Configuration d'une interface classique et d'une interface SCSI

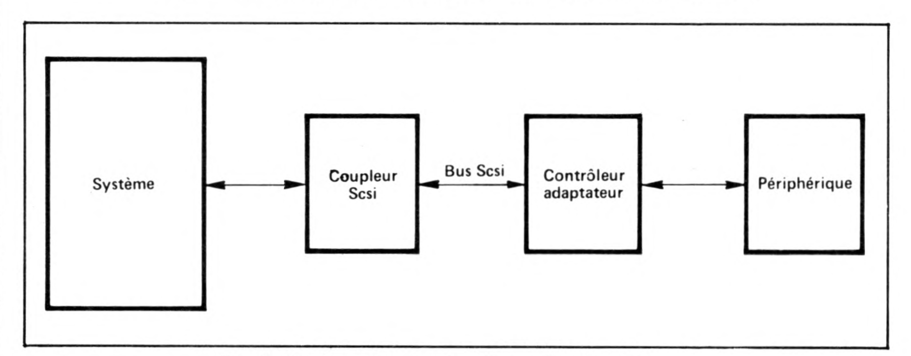


Fig. 2 - Configuration simple initiateur/simple cible

Simple initiateur simple cible

Cette configuration **(fig. 2)** est, en fait, celle qui est la plus couramment utilisée aujourd'hui. En effet, elle répond aux besoins de nombreuses applications employant des périphériques qui n'ont pas été conçus pour être connectés sur SCSI. D'autre part, certains systèmes ne possèdent pas de phase d'arbitrage ; dans ce cas, deux fonctions SCSI seront inutilisables : la copie de périphérique à périphérique et la fonction multitâche (qui libère le bus lorsqu'une cible exécute une commande). Le contrôleur/adaptateur comprendra un formateur s'il s'agit d'une mémoire de masse.

Brochage des signaux véhiculés sur le bus SCSI

Numéro de broche	Désignation du signal	
2	DB (0)	Données
4	DB (1)	Données
6	DB (2)	Données
8	DB (3)	Données
10	DB (4)	Données
12	DB (5)	Données
14	DB (6)	Données
16	DB (7)	Données
18	DP	Parité (impaire)
20	GROUND	
22	GROUND	
24	GROUND	
26	TERPWR	Fourniture courant pour circuit terminaison
28	GROUND	
30	GROUND	
32	ATN	Attention
34	GROUND	
36	BSY	Bus occupé
38	ACK	Accusé de réception
40	RST	Ré-initialisation
42	MSG	Message
44	SEL	Sélection
46	C/D	Commande/donnée
48	REQ	Demande
50	I/O	E/S

Toutes les broches impaires sont reliées à la masse.

Définitions des signaux

BSY (Busy) : indique que le bus est occupé.

SEL (Select) : utilisé par un initiateur (ou une cible) pour sélectionner une cible (ou un initiateur).

C/D (Control/Data) : émis par la cible qui indique la nature des informations véhiculées sur le bus : commande ou données.

I/O (Input/Output) : émis par l'initiateur qui désigne le sens de transfert des informations véhiculées sur le bus. Ce signal est également utilisé pour différencier les phases de sélection ou de re-sélection.

MSG (Message) : émis par un initiateur pendant la phase Message.

ACK (Acknowledge) : émis cette fois-ci par l'initiateur, il indique que celui-ci a bien reconnu la demande de transfert de données.

ATN (Attention) : émis par l'initiateur pour indiquer la condition Attention.

RST (Reset) : indique la condition Reset (remise à l'état initial).

DB (7-0,P) (Data Bus) : ces neuf signaux, huit de données et un de parité constituent le bus de données. La ligne 7 véhicule le bit de poids fort mais, pendant la phase d'arbitrage, indique la priorité la plus élevée. Inversement le bit de poids faible est véhiculé par la ligne 0, ainsi que la priorité la plus faible. La Ligne DB,P (optionnelle) indique une parité impaire. Cette ligne n'est pas significative pendant la phase d'arbitrage.

REQ (Request) : émis par la cible pour signaler qu'une demande de transfert de données a été effectuée.

Simple initiateur multiple cible

Ce deuxième type de configuration **(fig. 3)** convient parfaitement à la connexion de plusieurs périphériques intelligents à un seul système. Lorsque, comme précédemment, le système ne possède pas de phase d'arbitrage, la fonction copie de périphérique à périphérique et la fonction multitâche ne pourront être utilisées. Bien entendu, dans ce cas, les différents périphériques seront capables de reconnaître les phases d'arbitrage. Il sera ainsi possible de connecter jusqu'à sept périphériques, un port étant réservé à la connexion du système.

Multiple initiateur multiple cible

Cette configuration **(fig. 4)** permet une utilisation optimale de l'interfaçage SCSI et la réalisation de nombreuses opérations : communication d'ordinateur à ordinateur, transfert de données d'un périphérique à un autre, via le bus SCSI, ou fonctionnement multitâche. Bien entendu, il est impératif que les systèmes et les périphériques soient capables de reconnaître les phases d'arbitrage.

Les signaux et les phases du bus

La connexion sur le bus SCSI des différents modules (système, périphérique) est effectuée par l'intermédiaire d'un câble plat comprenant cinquante conducteurs. Les transmissions se font en tension, limitant la longueur du câble à six mètres. Il existe une possibilité de réaliser les transmissions en mode différentiel ; la longueur de câble est alors portée à vingt-cinq mètres.

Le bus SCSI comporte neuf lignes de commande et neuf lignes de données dont une de parité (voir **encadré** ci-contre). Comme nous l'avons dit précédemment il est composé physiquement de dix-huit signaux.

Pour qu'une utilisation de ce bus soit réalisable dans les meilleures conditions, il est nécessaire de définir quatre phases (trois sont impératives) : bus libre, arbitrage (optionnelle), sélection

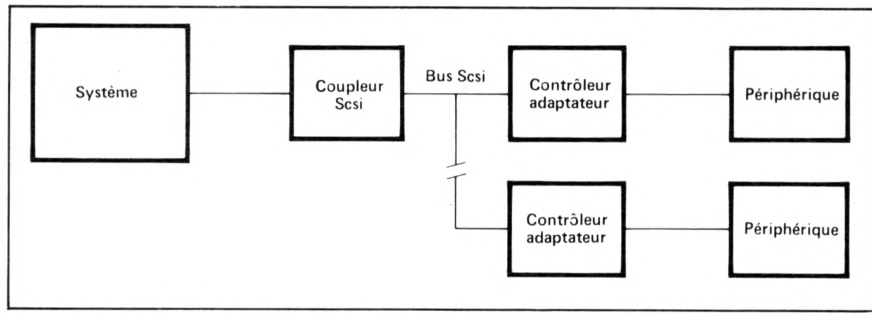


Fig. 3 - Configuration simple initiateur/multiple cible

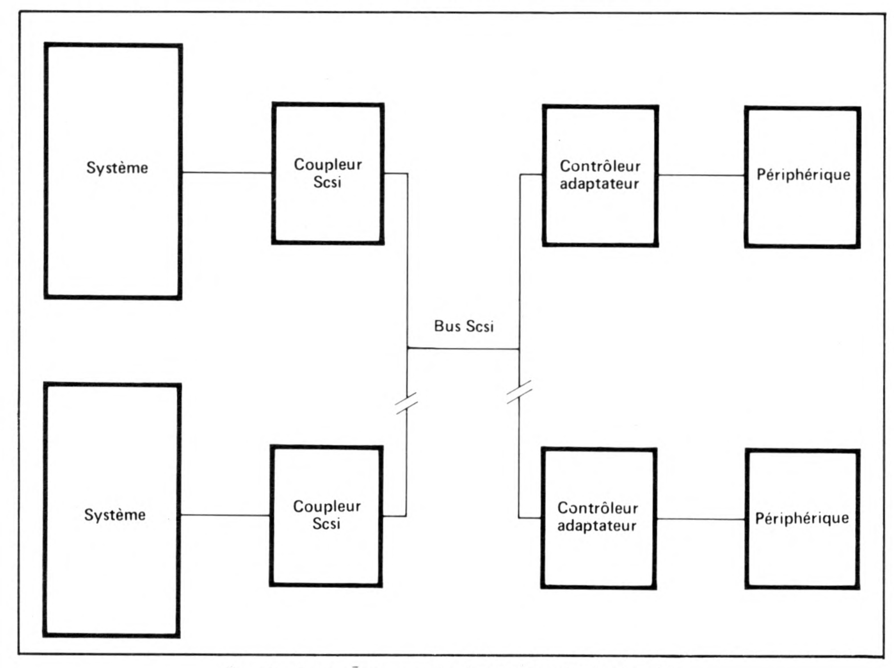


Fig. 4 - Configuration multiple initiateur/multiple cible

(re-sélection) et transfert d'information. La phase transfert d'informations comprend elle-même quatre phases : commande, données, états et messages.

Quelle que soit la configuration de l'interfaçage SCSI, la première phase du bus est la phase bus libre. Comme son nom l'indique, elle signale que personne n'utilise le bus et qu'il est donc disponible. La phase suivante, l'arbitrage, est utilisée uniquement lorsque la configuration le permet. Pendant cette phase, tous les initiateurs peuvent essayer d'obtenir l'utilisation du bus, celui possédant le niveau de priorité le plus élevé l'obtiendra.

La phase de sélection/re-sélection permet à l'initiateur qui utilise le bus de sélectionner la cible avec laquelle il désire communiquer. Lorsque la phase d'arbitrage est terminée, on assiste soit à la sélection d'une cible par l'initiateur, soit à la re-sélection d'un initiateur par la cible précédemment sélectionnée (dans ce cas la cible aura réalisé au préalable une demande d'interruption). Bien entendu, le bus ne « possédant » pas de phase d'arbitrage ne « comprendra » pas de phase de re-sélection.

Les phases de transfert d'informations sont différenciées par l'examen de l'état des signaux C/D, I/O et MSG (voir **tableau I).** Ces phases utilisent toutes le bus de données pour un contrôle d'information ou un transfert de données. La cible peut activer ces trois signaux et commander le changement d'une phase à l'autre. L'initiateur peut demander une sortie de message, la cible, quant à elle, peut libérer le bus en désactivant MSG, C/D, I/O et BSY. Les phases de transfert d'information utilisent un ou plusieurs cycles REQ/ACK afin de contrôler le transfert d'un octet de données. Durant toutes les phases de transfert d'informations, BSY doit être actif et SEL inactif.

Le bus SCSI comporte deux conditions asynchrones : « Attention » et « Reset ». La première avise la cible que l'initiateur a un message à son intention. La cible peut réceptionner le message en question à sa convenance, en déclenchant une phase Message Out. L'initiateur crée la condition « Attention » en activant le signal ATN à n'importe quel moment, sauf pendant les phases arbitrage ou bus libre. L'initiateur peut maintenir ATN actif aussi longtemps qu'il y a des octets à transférer.

La condition Reset a pour effet d'arrêter tout échange et remet à l'état initial toutes les unités connectées sur le bus SCSI, tout comme à la mise sous tension. Cette condition « prioritaire » peut être déclenchée par n'importe quelle unité en activant le signal RST. La phase bus libre est toujours précédée d'une condition Reset.

Tableau I - Etat des signaux pour les transferts d'informations

MSG	C/D	I/C	Désignation	Définition
0	0	0	Data Out Phase	Transfert des données de l'initiateur vers la cible.
0	0	1	Data In Phase	Transfert des données de la cible vers l'initiateur.
0	1	0	Command Phase	Transfert de commande de l'initiateur vers la cible.
0	1	1	Status Phase	Transfert d'un état de la cible vers l'initiateur.
1	1	0	Message Out Phase	Message envoyé de l'initiateur vers la cible.
1	1	1	Message In Phase	Message envoyé de la cible vers l'initiateur.

Aspect logiciel de l'interface SCSI

Le logiciel SCSI est un standard qui définit un protocole d'échange entre un contrôleur de périphérique et un coupleur d'unité centrale. Ce protocole définit des groupes de commande **(tableau II).** Certains de ces groupes s'adressent à tous les types d'unité (contrôleur périphérique ou coupleur unités centrales) ; d'autres sont propres à chacun et certains autres sont à la disposition des constructeurs pour générer des commandes particulières. D'autre part, ce protocole définit également des octets d'états et de messages.

Par définition, une commande est une succession d'octets envoyés sur le bus de données par l'initiateur. Cette suite d'octets est reçue par la cible. Le nombre de ces octets dépend du groupe auquel appartient la commande :

Tableau II - Organisation des blocs de commandes

	7	6	5	4	3	2	1	0
Octet 0	Groupe			Code commande				
Octet 1	Adresse cible			X	X	X	X	X
Octet 2	X	X	X	X	X	X	X	X
Octet 3	X	X	X	X	X	X	X	X
Octet N-3	X	X	X	X	X	X	X	X
Octet N-2	X	X	X	X	X	X	X	X
Octet N-1							Flag	Link

Tableau III - Définition des commandes du groupe zéro

Code	Définition de la commande	Périphérique						
		qqc	A.D.	A.S.	Imp.	UC	Worm	Rom
00_H	Test unité prête	X	X	X	X	X	X	X
01_H	Remise à zéro		X				X	X
01_H	Rembobinage			X				
02_H								
03_H	Sens de la demande	X	X	X	X	X	X	X
04_H	Format		X		X			
05_H	Lecture fin de bloc			X				
06_H								
07_H	Bloc ré-assignation		X				X	
08_H	Lecture		X	X			X	X
08_H	Réception					X		
09_H								
$0A_H$	Ecriture		X	X			X	
$0A_H$	Impression				X			
$0A_H$	Envoi					X		
$0B_H$	Recherche		X				X	X
$0B_H$	Avance papier + impression				X			
$0B_H$	Sélection piste			X				
$0C_H$								
$0D_H$								
$0E_H$								
$0F_H$	Lecture arrière			X				
10_H	Formatage			X				
10_H	RAZ tampon				X			
11_H	Espace			X				
12_H	Interrogation	X	X	X	X	X	X	X
13_H	Vérification			X				
14_H	Récupération données tampon			X	X			
15_H	Sélection mode		X	X	X		X	X
16_H	Réservation unité		X	X	X		X	X
17_H	Libération unité		X	X	X		X	X
18_H	Copie	X	X	X	X	X	X	X
19_H	Effacement			X				
$1A_H$	Sens du mode		X	X	X		X	X
$1B_H$	Marche/arrêt		X				X	X
$1B_H$	Chargement/déchargement			X				
$1B_H$	Arrêt Impression				X			
$1C_H$	Réception diagnostic	X	X	X	X	X	X	X
$1C_H$	Envoi diagnostic	X	X	X	X	X	X	X
$1E_H$	Interdiction/Autorisation de retirer le média		X	X			X	X
$1F_H$								

— groupe 0 (6 octets), commande sur toutes unités ;
— groupe 1 (10 octets), commande sur toutes unités ;
— groupe 2, non utilisé ;
— groupe 3, non utilisé ;
— groupe 4, non utilisé ;
— groupe 5 (12 octets), réservé à l'Ansi ;
— groupe 6, commande optionnelle du constructeur ;
— groupe 7, commande optionnelle du constructeur.

Dans tous les groupes de commande, l'octet « zéro » est réservé pour l'identification du groupe et du type de commande. Les bits 7, 6 et 5 servent à coder le groupe et les bits 4 à 0 donnent le code de commande.

Lorsque le bit Link est activé, il indique que les commandes sont liées. Lorsqu'il est désactivé en fin d'exécution d'une commande, la cible doit libérer le bus SCSI juste après la phase de message.

L'utilisation du bit Flag (drapeau) est optionnelle. Flag peut être activé par l'initiateur, lors de l'envoi de la commande et sera restitué par la cible en fin de commande pendant la phase Message In. Ce bit permet à l'initiateur de réveiller son unité centrale afin de poursuivre le dialogue. Cet échange sans l'utilisation de Flag est tout à fait réalisable

Les groupes de commandes

Comme nous l'avons vu précédemment, les commandes appartiennent à des groupes définis par le standard Ansi. Les commandes du groupe 0 et du groupe 1 s'adressent à toutes les unités (périphériques ou unité centrale) et sont définies de façon précise dans la norme SCSI en différenciant les catégories d'unités auxquelles elles sont destinées.

Ainsi sept catégories sont définies : périphériques quelconques ; périphérique à accès direct (disque magnétique) ; périphérique à accès séquentiel (dérouleur) ; imprimante ; unité centrale ; disque optique Worm (Write Once Read Many Times) ; disque optique Rom (Read Only Memory).

Toutes les commandes des groupes 0 et 1 sont répertoriées dans les **tableaux III et IV.**

Grâce au protocole d'échange utilisé par le logiciel SCSI, il est possible d'avoir une totale indépendance entre le système d'exploitation et les différen-

tes unités. La commande « Inquiry », envoyée à toutes les unités par l'initiateur, permet de renseigner le système d'exploitation sur le type et les caractéristiques de celles-ci. Il sera ainsi possible de lire la configuration du système (sans se soucier de la position des périphériques) et même de la modifier sans intervenir au niveau du logiciel de base. Ainsi le logiciel SCSI permet l'auto-configuration du système.

La liste des réponses situées sur le premier octet actuellement défini par l'Ansi est fixée comme suit : 00 unité à accès direct (exemple : disque magnétique) ; 01 unité à accès séquentiel (exemple dérouleur) ; 02 imprimante ; 03 unité centrale ; 04 disque optique Worm ; 05 disque optique Rom.

Les protocoles d'échanges

Le protocole d'échange du logiciel SCSI définit également des messages **(tableau V)** qui sont envoyés à chaque fin de commande. Ces messages assurent la communication entre l'initiateur et la cible. Comme nous l'avons vu plus haut, le protocole du logiciel SCSI définit également des octets d'états **(tableau VI).**

Un octet d'états est envoyé par la cible à l'initiateur à la fin de chaque commande, juste avant l'envoi du message « Command complete » (référencée dans le tableau V précédent sous le code 00_H). Chaque octet d'états est organisé comme indiqué dans le **tableau VII.**

Un exemple simplifié d'un échange est montré en **figure 5.** Il s'agit d'une séquence de lecture.

Généralement lorsqu'une phase d'arbitrage est réalisée et que, pendant celle-ci, plusieurs initiateurs ont demandé un accès au bus, au moment où la cible a reçu les octets de commande de l'initiateur, elle envoie un message de déconnexion (phase Message in). Quand la cible a exécuté la commande et qu'une phase d'arbitrage se présente, elle effectue une demande de reconnexion (phase Message in). Si sa demande est acceptée une phase resélection se présente et la cible désigne l'initiateur (phase Message in).

Ensuite la cible envoie les données lues à l'initiateur (phase Data in), puis un octet état (phase Status) et enfin un message indiquant à l'initiateur que la commande est exécutée. Une nouvelle phase bus libre débute.

Code	Définition de la commande	Périphérique						
		tous	A.D.	A.S.	Imp.	UC	Worm	Rom
20_H								
21_H								
22_H								
23_H								
24_H								
25_H	Capacité de lecture		X				X	X
26_H				N	N	N		
27_H				O	O	O		
28_H	Lecture		X	N	N	N	X	X
29_H								
$2A_H$	Ecriture		X				X	
$2B_H$	Recherche		X	D	D	D	X	X
$2C_H$				E	E	E		
$2D_H$				F	F	F		
$2E_H$	Ecriture et vérification		X	I	I	I	X	
$2F_H$	Vérification		X	N	N	N	X	X
30_H	Recherche de données plus grandes		X	I	I	I	X	X
31_H	Recherche de données équivalentes		X	E	E	E	X	X
32_H	Recherche de données plus petites		X	S	S	S	X	X
33_H	Positionnement des limites		X				X	X
34_H								
35_H								
36_H								
37_H								
38_H								
39_H	Comparaison	X						
$3A_H$	Copie et vérification	X						
$3B_H$								
$3D_H$								
$3E_H$								
$3F_H$								

Tableau IV - Définition des commandes du groupe 1

Code	Définition	Direction
		Initiateur ⇄ Cible
00_H	Commande exécutée, compte rendu envoyé à l'initiateur	←
01_H	Indique qu'un ou plusieurs messages vont suivre	← →
02_H	Sauvegarde du contenu du pointeur	←
03_H	Restitution du pointeur	←
04_H	Annonce une déconnexion (une connexion interviendra ultérieurement	←
05_H	Détection par l'initiateur d'une erreur	→
06_H	Abandon d'une opération en cours	→
07_H	Message précédent rejeté	←
08_H	Pas de message à transmettre	←
09_H	Erreur de parité dans le message dernièrement reçu	→
$0A_H$	Série de commande exécutées, compte rendu envoyé à l'initiateur	←
$0B_H$	Série de commandes exécutées avec envoi du bit Flag, compte rendu expédié à l'initiateur	←
$0C_H$	Informe la cible que les commandes sont sont annulées avec remise à l'état initial de la cible	→
$0D_H$ à $7F_H$	Réservés	
80_H à FF_H	Messages émis par la cible ou l'initiateur pour établir une connexion	← →

Tableau V - Définition des messages

Code	Définition de l'octet d'états
0000	Bonne exécution de la commande.
0001	Signifie qu'une erreur est apparue lors de l'exécution de la commande. Il est nécessaire d'envoyer la commande « sens de la demande » afin de déterminer la cause exacte de l'erreur.
0010	La commande « Recherche de données » sera accompagnée de cet octet d'états à chaque fois qu'une opération de recherche est satisfaite. Cet octet ne brise pas une chaîne de commande. L'adresse de l'unité qui a satisfait cette demande peut être déterminée par une commande « sens de la demande ».
0100	Cet état est envoyé par la cible lorsqu'elle est occupée et qu'elle ne peut pas exécuter une commande.
10X0	Cet état est envoyé à chaque fin de commandes liées dans un groupe de commandes, excepté pour la dernière.
1100	Cet état est envoyé par une cible déconnectée qui est en train d'exécuter une commande et qui est sélectée par un autre initiateur.

Tableau VI - Définition des octets d'état

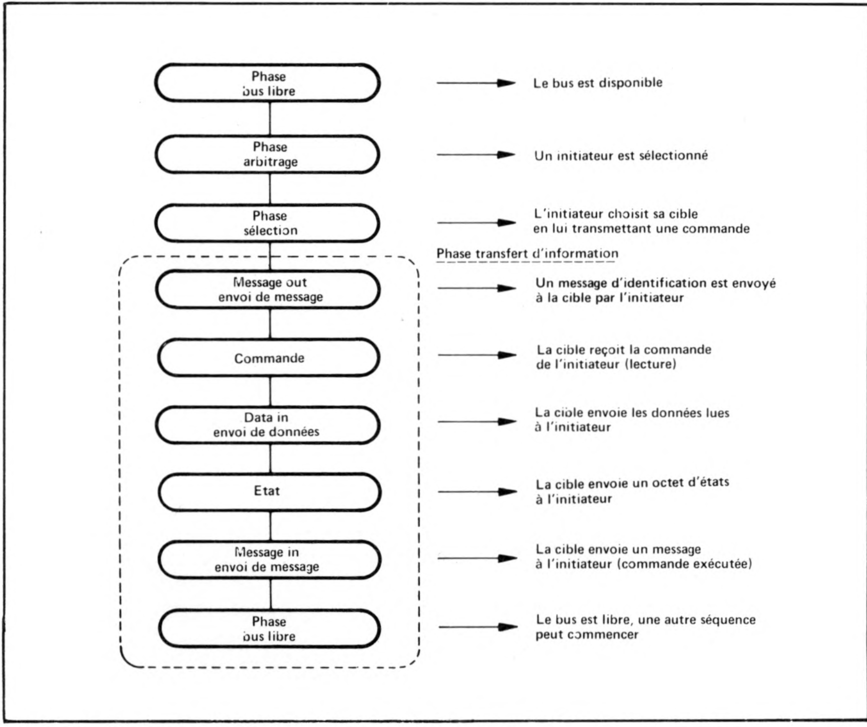


Fig. 5 - Exemple simplifié d'un échange

7	6	5	4	3	2	1	0
R (Réservé)	V (Déterminé par le constructeur)		Code de l'octet d'états				V

Tableau VII - Composition de l'octet d'états

Avec le bus SCSI sont apparus des circuits intégrés permettant le contrôle du protocole SCSI et l'adaptation aisée de ce bus aux différents standards des microprocesseurs.

L'interface NCR 5385

Le circuit 5385 développé par NCR qui fut à l'origine, avec Shugart Associates, de l'interface Sasi, est un contrôleur de bus SCSI. Nous détaillerons les caractéristiques de cette interface dans un prochain article et terminons notre tour d'horizon des interfaces disques avec SMD (Storage Module Drive) et ISI (Intelligent Standard Interface), toutes deux développées par Control Data.

Brigitte Roland
Dominique Pignard

NOUS NE SOMMES PAS DES KAMIKAZES !

Affiliée à un grand groupe japonais, BRITE INTERNATIONAL importe et distribue une large gamme de matériels destinés à la péri-informatique de pointe :

- *Lecteurs de disques souples YE-DATA*
- *Disques fixes Winchester NPL*
- *Lecteurs de cartes magnétiques SRD*
- *Afficheurs à cristaux liquides CITIZEN*
- *Moniteurs couleurs TOEI*
- *Imprimantes : matricielles RITEMAN, à marguerites C.ITOH, ligne 350 cps CITIZEN*
- *Blocs d'impression BROTHER...*

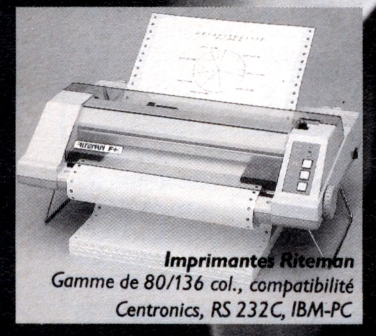
Nous sommes loin d'être des kamikazes. Au contraire, nous privilègions le sérieux, le professionalisme et la fiabilité. Pour nos produits et nos services.



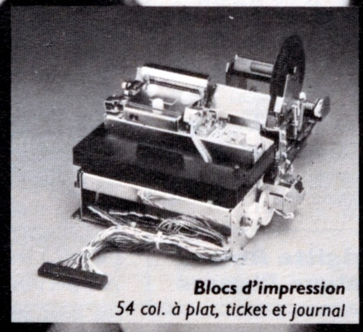
BRITE INTERNATIONAL

3, Villa Poirier 75015 Paris
Tél. : (1) 43.06.54.27 - Tlx : 200140 CITOH

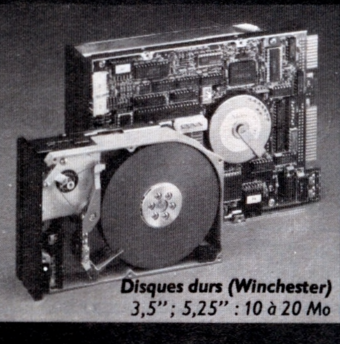
Pour toutes précisions : réf. 114 du service-lecteurs (p. 83)



Imprimantes Riteman
Gamme de 80/136 col., compatibilité Centronics, RS 232C, IBM-PC



Blocs d'impression
54 col. à plat, ticket et journal



Disques durs (Winchester)
3,5" ; 5,25" : 10 à 20 Mo



Lecteur disques souples
3,5" ; 5,25" ; 8" ; de 500 Ko à 1,6 Mo

BRITE : LES CEINTURES NOIRES DE L'INFORMATIQUE

Le processeur vectoriel CMG 100 dans le traitement de signal en temps réel

Le processeur vectoriel CMG 100 a été présenté dans ses aspects matériel et logiciel dans les numéros 239 et 241 de « minis et micros ». Le présent article décrit une utilisation originale de ce processeur et permet d'évaluer ses possibilités par l'étude d'une application de traitement de signal en temps réel. Cette application, réalisée pour l'EDF, concerne un système de sécurité du réacteur Super Phénix à la centrale de Creys-Malville.

La chaleur fournie par le réacteur d'une centrale nucléaire produit de la vapeur d'eau qui alimente les turbines entraînant les alternateurs électriques. Dans le surgénérateur Super Phénix, la chaleur du réacteur est absorbée par du sodium liquide au lieu de l'eau pressurisée des centrales nucléaires classiques. Le sodium, choisi pour son excellente conductibilité thermique, présente, par contre, des dangers en raison de sa réaction exothermique. Aussi est-il impératif de contrôler, à tout instant, l'étanchéité du faisceau de l'échangeur thermique sodium/eau du générateur de vapeur. Plusieurs dispositifs, basés sur différents procédés physiques, assurent la sécurité à ce niveau.

EDF a confié à CMG, par l'intermédiaire de la Nersa, la réalisation du système de surveillance acoustique. Ce dispositif consiste à analyser le spectre sonore du bruit émis par les conduites de sodium afin de déceler l'apparition d'un ensemble de fréquences caractéristiques d'une fuite de vapeur d'eau. Cette analyse porte sur huit sources sonores délivrant chacune un signal analogique dans la bande de fréquence 0 à 25 kHz.

La **figure 1** donne une vue du synoptique de la chaîne de traitement. Les signaux analogiques issus des capteurs sont échantillonnés et numérisés par un convertisseur analogique/numérique (CAN). Le CMG 100 acquiert les données de ces huit voies multiplexées et effectue l'analyse spectrale. Un processeur intermédiaire, basé sur un microprocesseur 8086 et 8087, récupère les spectres sous une forme condensée, calcule les images (combinaison de fréquences et de voies à l'aide de coefficients). Le processeur hôte exploite ces images et met en œuvre l'algorithme de détection.

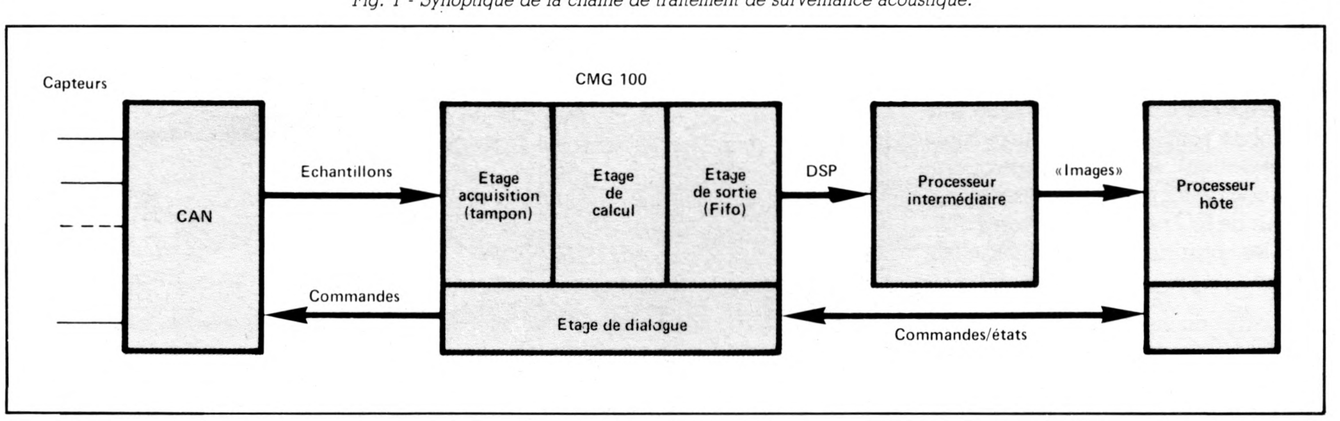
Au cours de leur cheminement, les données empruntent plusieurs formats. Le CAN fournit des nombres entiers en complément à 2. Le CMG 100 travaille sur des nombres flottants 22 bits. L'étage de sortie convertit les résultats en flottants 32 bits (norme IEEE). Le processeur intermédiaire réduit ces nombres en entiers 8 bits après calcul.

Acquisition et analyse spectrale

L'analyse spectrale **(fig. 2)** concerne huit voies dans la bande de fréquence comprise entre 0 et 25 kHz. On choisira une fréquence d'échantillonnage égale au double de la fréquence maximale (théorème de Shannon), soit 50 kHz. La période d'échantillonnage est donc de 20 µs. Les huit voies étant multiplexées, le débit d'acquisition s'élève à 400 K mots par seconde.

Pour obtenir, dans une première étape, un spectre de 2 048 raies complexes, on effectue une FFT (transformée de Fourier rapide) sur 4 096 échantillons. La FFT transpose un signal du domaine temporel dans le domaine fréquentiel. Cette opération est faite en place (le vecteur résultat recouvre le vecteur origine). Il est nécessaire au préalable de croiser les échantillons en mémoire (« bit reverse ») pour obtenir un vecteur de raies ordonnées. Ce croisement est réalisé au vol, au cours du transfert entre la mémoire tampon de l'étage

Fig. 1 - Synoptique de la chaîne de traitement de surveillance acoustique.



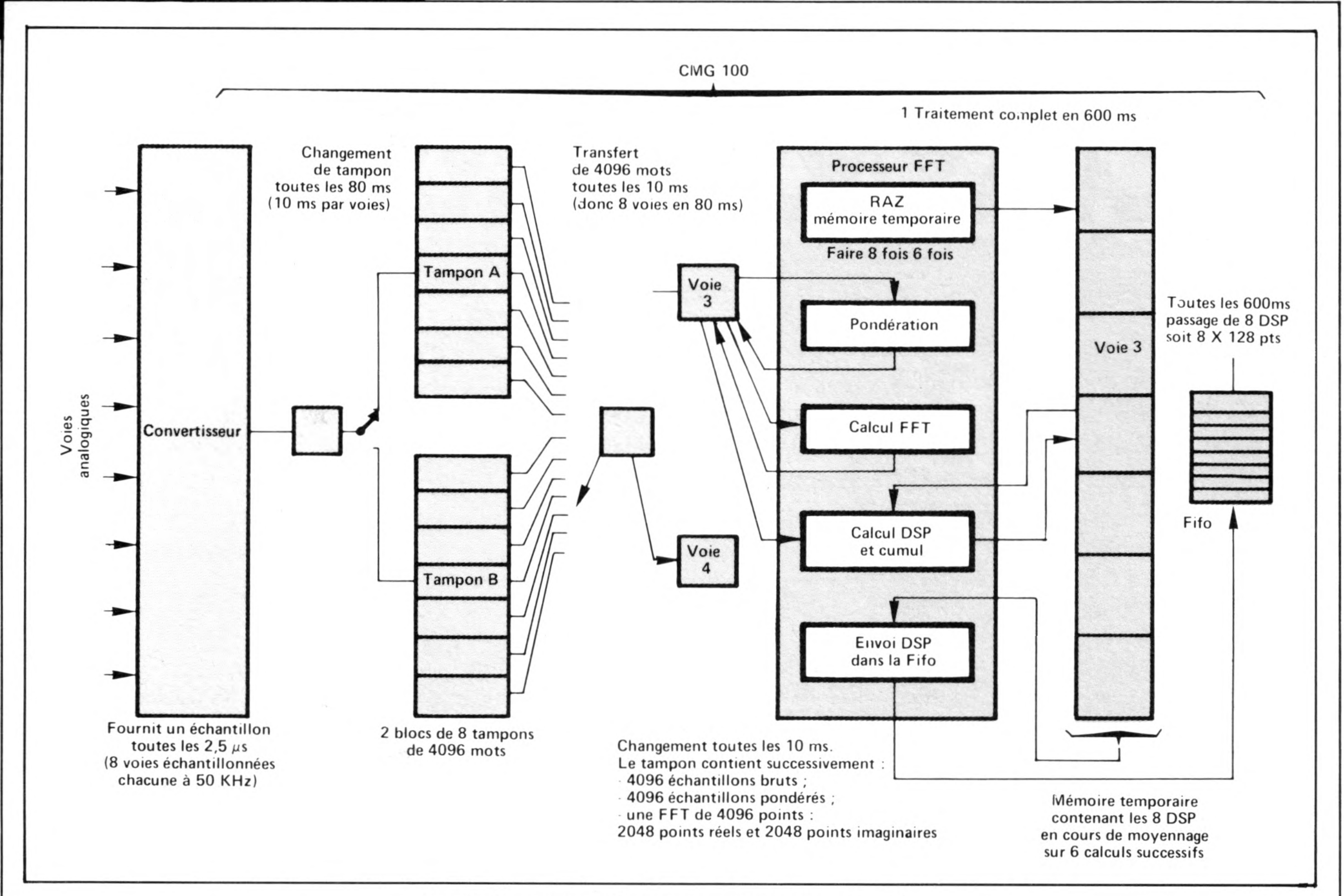


Fig. 2 - Synoptique de l'acquisition et de l'analyse spectrale.

acquisition et les mémoires de calcul. En même temps, les échantillons pairs et impairs sont séparés dans les parties réelles et imaginaires de la mémoire.

La période d'observation a une valeur NT égale à 4 096 fois 20 µs, soit 80 ms. On en déduit la résolution en fréquence DF = 1/NT = 12,5 Hz. Ainsi, la FFT fournira, après calcul, un tableau complexe de 2 048 raies couvrant un domaine fréquentiel de 0 à 25 kHz, par pas de 12,5 Hz. La première raie correspond à la fréquence 0 (composante continue).

Avant FFT, les échantillons sont convertis en format flottant et pondérés par une fenêtre de Hanning. La pondération augmente la résolution spectrale en diminuant l'amplitude des lobes secondaires de chaque raie (les lobes sont dus à la durée finie d'observation). Après FFT, une opération complémentaire transforme le vecteur de N/2 raies en N raies en utilisant les propriétés de symétrie du spectre.

A partir du vecteur complexe, on calculera la densité spectrale (DSP) en faisant une moyenne sur six spectres. La moyenne atténue les disparités des raies occasionnées par les signaux aléatoires ; elle effectue un lissage du spectre. Après la moyenne, la dimension du spectre est réduite d'un facteur 16 par fusion de 16 raies contigües. Ces deux opérations réduisent en même temps le volume des données en sortie, facilitant ainsi le traitement aval. Les spectres sont délivrés toutes les 600 ms au processeur intermédiaire.

Programmation du CMG 100

La programmation écrite en Fortran figure dans **l'encadré** ci-dessous. Elle fait appel à des fonctions particulières de traitement du signal de haut niveau, d'où une grande simplicité de mise en œuvre.

Programmation du CMG 100

```
CALL    RESET
CALL    LFONC (0)
CALL    IACQ (0, 100, 0, 7, 8, 4096, 15, 0, 0, 0, 2)
        CALL DBOUC (1,0,0)
           CALL        CLRT (0,1024)
                 CALL        DBOUC (2,NSPEC,0)
                       CALL        DBOUC (3, NVOIES, 0,)
                       CALL        FHANN (2048)
                       CALL        FFT (0,2048,0)
                       CALL        RFFT (0,2048)
                       CALL        ASPER (0,0,2048,16,1)
                       CALL        FBOUC (3)
                 CALL        FBOUC (2)
           CALL        FIFOT (0,1024,1,0)
           CALL        GBOUC (1)
CALL    FINL
CALL    EXCAL (0)
```

Le processeur hôte, ici un HP 1000, programme le CMG 100 en mode enregistré par LFONC (chargement de fonction) puis lance le calcul par EXCAL. L'étage d'acquisition est paramétré et initialisé par IACQ, les paramètres déterminent : le type de CAN, la fréquence d'échantillonnage, le nombre de voies, le canal d'entrée, le nombre et le format des échantillons ainsi que l'adressage en sortie des tampons.

Ce programme comporte deux boucles imbriquées, puisque l'on fait six fois la moyenne des spectres de huit voies.

Les fonctions DBOUC et FBOUC se substituent à l'instruction DO du Fortran en programmation immédiate. La troisième boucle (DBOUC et GBOUC) équivaut au branchement inconditionnel GOTO.

Après une remise à zéro de la mémoire temporaire par CLRT, l'analyse spectrale est effectuée par les quatre fonctions suivantes :
— FHANN, conversion et pondération de Hanning ;
— FFT, transformée de Fourier rapide ;
— RFFT, normalisation FFT réelle ;
— ASPEC, calcul de DSP avec moyenne et réduction.

La fonction FIFOT évacue les résultats dans la mémoire Fifo.

La **figure 3** illustre le principe de fonctionnement pipeline des trois étages. Un bloc de données (huit voies de 2 048 échantillons) est acquis au temps TN, il est traité au temps TN + 1, les résultats sont évacués vers le processeur hôte au temps TN + 2. Le fonctionnement de l'étage calcul n'est pas ralenti par le chargement des données, ni par la récupération des résultats. En outre, les fonctions enregistrées s'exécutent de façon automatique sans appel du processeur hôte.

Puissance moyenne en M flops du CMG 100 pour l'application décrite

Nombre d'opérations			Puissance moyenne
FHANN	4 × 2048 =	8 192	6,6
FFT	10 × 1024 × 11 =	112 640	12,5
RFFT	12 × 1024 =	12 288	6
ASPER	3 × 2048 =	6 144	7
Total	(pour 1 voie) =	139 264	

Evaluation des performances

La structure pipeline des étages, conjuguée à la programmation enregistrée, aboutit à l'utilisation maximale de la puissance de l'étage de calcul. D'autre part, l'estimation du temps de traitement est aisée car ce dernier est indépendant du processeur hôte. On détermine la durée d'exécution d'un microprogramme en connaissant le nombre de cycles d'une boucle de la fonction et la taille du vecteur. Le séquenceur de microprogramme est cadencé par une horloge de 5 MHz.

Dans notre application, le temps de traitement d'une voie se calcule ainsi :

Fonction

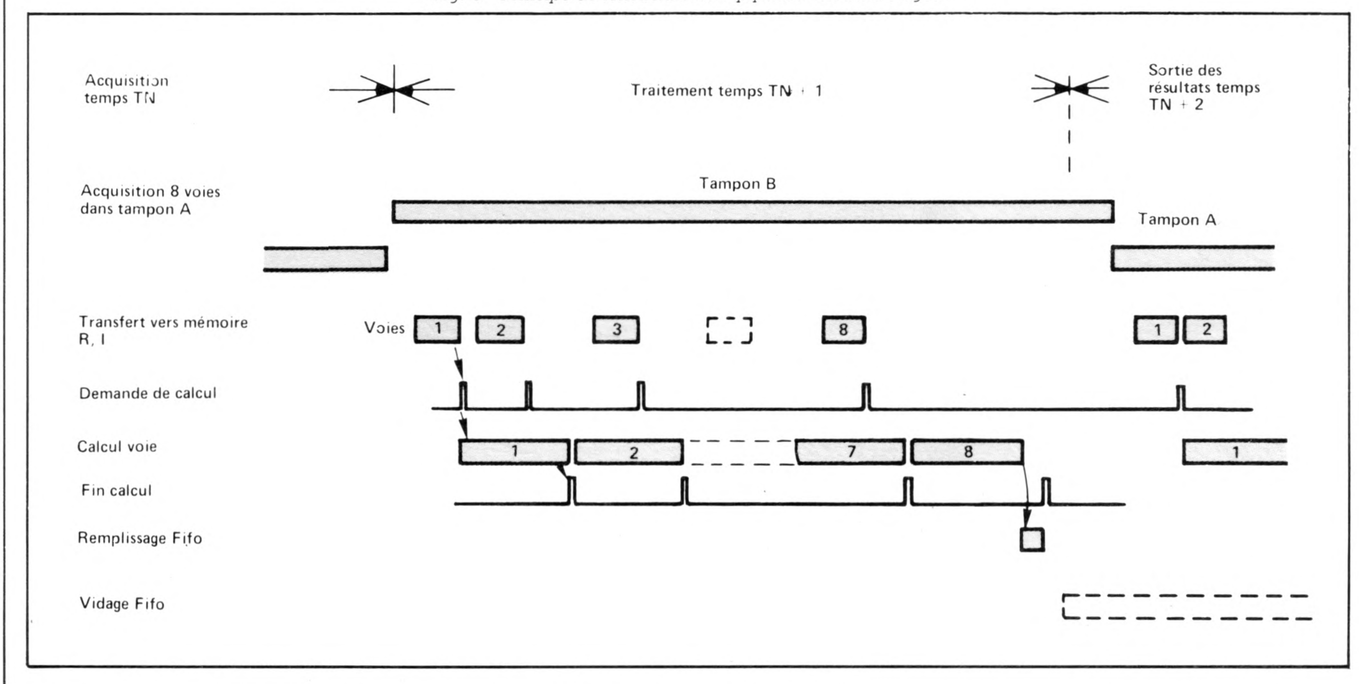
FHANN : 3 × 2 048/5 = 1 228 μs ;
FFT : 4 × 1 024 × 11/5 = 9 011 μs ;
RFFT : 8 × 1 024/5 = 1 638 μs ;
ASPER : (2 048 3/6 + 2 048 1/6) = 1 024 μs ;
FBOUC : 150 μs ;
Total : 13 051 μs, soit 13 ms.

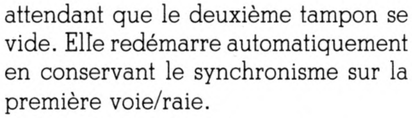
Le traitement des huit voies demandera 13 × 8 = 104 ms. Lorsque la moyenne des six spectres est réalisée il faut ajouter :

FIFOT 1 024/5 = 205 μs ;
GBOUC = 150 μs ;
CLRT 1 024/5 = 205 μs ;
DBOUC = 150 ;
soit 0,70 ms toutes les 624 ms (6 × 104 ms).

La comparaison de ce temps de calcul de 104 ms avec celui de l'acquisition de 80 ms amène une remarque importante. Le signal de chaque voie est ici observé à 77 % (80 ms/104 ms). L'acquisition dans un tampon est bloquée durant 24 ms toutes les 100 ms en

Fig. 3 - Principe de fonctionnement pipeline des trois étages.




attendant que le deuxième tampon se vide. Elle redémarre automatiquement en conservant le synchronisme sur la première voie/raie.

En toute rigueur, les performances demandées au CMG 100 pour cette application ne sont pas complètement atteintes. Toutefois, la précision obtenue sur les résultats demeure très satisfaisante. Les huit voies seraient complètement observées dans une bande de fréquence voisine de 20 kHz (2 048/0,104).

Il est intéressant de connaître la puissance moyenne en M flops du CMG 100 dans cette application. Dans le **tableau** de la page précédente, le nombre d'opérations en virgule flottante est calculé pour chaque fonction ainsi que la puissance moyenne développée, celle-ci étant égale au produit du nombre moyen d'opérations effectuées dans un cycle par la fréquence de travail. Par exemple, la FFT effectue dans un papillon (boucle de programme) dix opérations en quatre cycles, ce qui équivaut à (10/4) 5 = 12,5 M flops.

Il est à noter que si les opérateurs flottants sont parfois pleinement utilisés durant certains cycles, ils ne le sont jamais en moyenne, car les accès mémoire demeurent trop fréquents.

Le traitement sur huit voies effectue 1 114 112 opérations. La puissance pratique s'élève donc à 1 114 112/ 0,104 s. soit 10,4 M flops. Cette puissance est assez remarquable par rapport à la puissance théorique de 20 M flops.

Du point de vue de l'utilisateur, la puissance de calcul sera mieux exprimée par l'examen des résultats en analyse spectrale. On peut résumer la capacité du traitement du CMG 100 par la possibilité d'analyser le spectre de huit signaux sur 2 048 points, ayant chacun une bande passante de 20 kHz comme le prouve l'exemple de cette application, ou plus généralement par l'analyse de un ou de plusieurs signaux tels que le cumul de leur bande respective atteigne 160 kHz.

Cette puissance de calcul relativement élevée est obtenue par l'association d'une architecture conçue essentiellement pour l'acquisition et le traitement de signaux en temps réel avec une structure logicielle performante comme la programmation enregistrée.

Yves Hemery

NOUS AURIONS PU L'APPELER MICROPROCESSEUR 32 BITS.

NOUS AURIONS PU L'APPELER ELEMENT DE CALCUL DE 10 MIPS.

NOUS AURIONS PU L'APPELER LA PREMIERE SOLUTION CONCOURANTE.

NOUS AVONS CHOISI DE L'APPELER TRANSPUTER.

INMOS introduit le transputer. Le premier composant VLSI alliant les avantages d'une programmation en langage évolué à l'efficacité d'un code assembleur. En maintenant un standard d'interface logiciel de haut niveau, INMOS assure une compatibilité totale entre tous les composants présents et futurs de la famille des transputers.

Dans les applications à un seul élément, la vitesse du transputer, le nombre minimal de composants-supports nécessaires et l'efficacité de la programmation, procurent un considérable avantage au niveau du rapport performance/coût comparativement aux microprocesseurs conventionnels.

Des systèmes de taille quelconque peuvent être construits de transputers interconnectés. Le même programme peut être configuré pour s'exécuter sur un seul transputer, des dixaines, voir des milliers de transputers. Il en résulte tant un choix direct ou compromis coût-performance qu'un potentiel de performance sans commune mesure avec celui offert par tout autre microprocesseur.

Le T414 est le premier transputer intégrant un microprocesseur 32 bits, 4 liens de communications, 2 Koctets de RAM, un interface mémoire de 32 bits et un contrôleur de mémoire sur une puce CMOS.

La famille inclut également des transputers 16 bits, des contrôleurs de périphériques et des outils de développement.

Les outils de développement offrent des facilités intégrées d'édition, de compilation et de mise au niveau du source pour des applications tant mono que multi-transputers rédigées en C, Pascal, Fortran et occam.

Dès maintenant, démarrez votre propre évaluation du transputer avec une carte d'évaluation du T414.

Le transputer – une nouvelle architecture, un nouveau microprocesseur, de nouvelles opportunités.

PRODUITS TRANSPUTERS	
IMS T414	32 bits, 2 Ko de RAM, 4 liens
IMS T212	16 bits, 2 Ko de RAM, 4 liens
IMS C001	Adapteur de liens, 8 bits d'entrée/sortie séparées
IMS C002	Adapteur de liens, 8 bits d'entrée/sortie multiplexées
OUTILS DE DEVELOPPEMENT	
IMS D100	Système de développement INMOS
IMS D600	Logiciel de développement pour VAX-VMS
IMS D700	Logiciel de développement pour IBM-PC
CARTES D'EVALUATION	
IMS B001	Format double Europe avec IMS T414, 64 Ko de RAM, 2 ports RS232C
IMS B002	Format double Europe avec IMS T414, 2 Mo de RAM, 2 ports RS232C
IMS B004	Enfichable dans un IBM-PC avec IMS T414, 1 Mo de RAM

inmos IMS and occam are trademarks of the INMOS Group of Companies

Pour un kit complet de documentation sur le transputer et son support de développement, veuillez remplir le coupon-réponse et l'adresser à: INMOS SARL 7, rue le Corbusier, Silic 219, 94518 Rungis Cedex.
Pour une réponse rapide appeler: 46.87.22.01

Nom ____________

Fonction ____________

Société ____________

Adresse ____________

____

____________ Code postal ____________

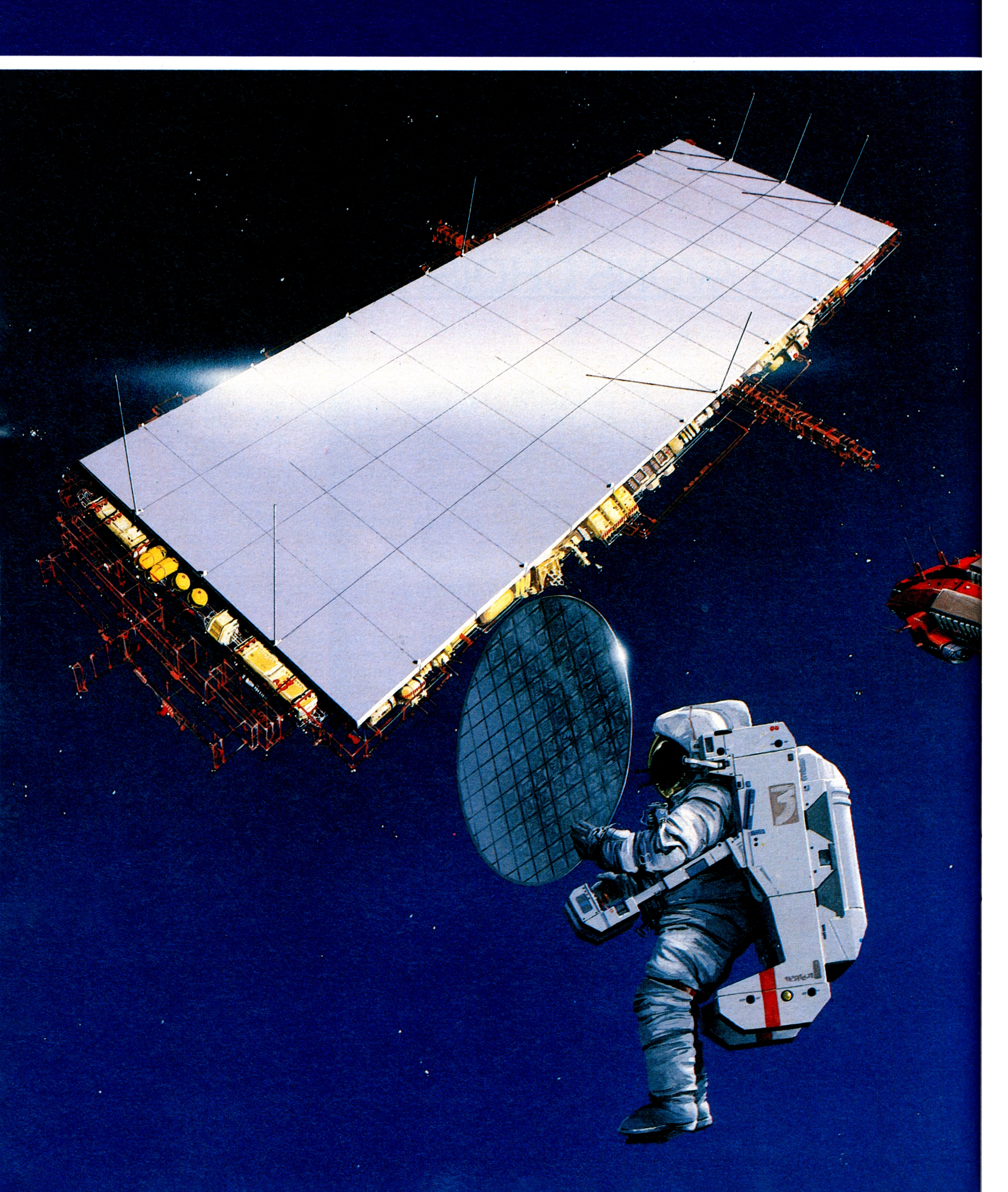
Telephone ____________

☐ Veuillez m'envoyer le kit de documentation
☐ Veuillez me contacter
☐ Je compte commander une carte d'evaluation

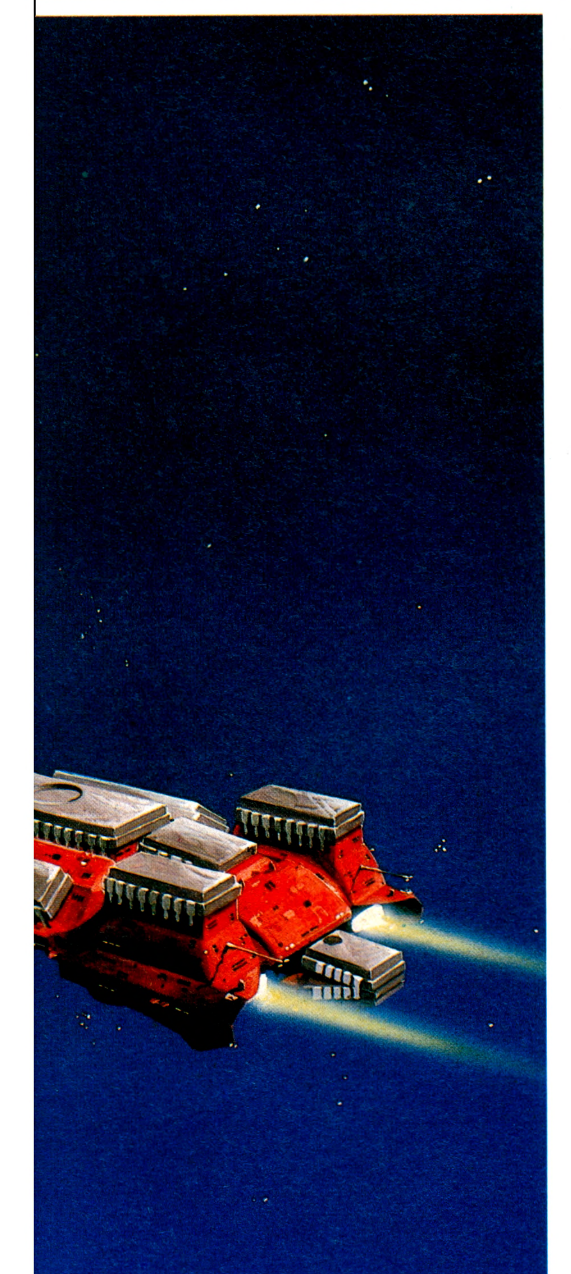


Pour toutes précisions : réf. 115 du service-lecteurs (p. 83)

Les circuits personnalisé



s NEC



DES HOMMES AU SERVICE DE VOS PROJETS.

UNE TECHNOLOGIE CMOS 1,5 MICRON

Chaque jour, en France, des ingénieurs d'étude choisissent notre centre de développement pour concrétiser leurs projets : ils connaissent les puissants moyens que nous mettons à leur disposition pour leur faire gagner du temps ; nous savons que le circuit qu'ils développent est une étape décisive dans la réalisation de leur système.

UN CHOIX EXCEPTIONNEL DE RÉSEAUX PRÉDIFFUSÉS

Parmi les 26 matrices disponibles en CMOS, 14 appartiennent à la fameuse série CMOS-4 (300 à 20.000 portes*) en technologie 1,5 microns qui offre de plus diverses fonctions complexes pour les tampons d'entrées/sorties. Chacune des 2 matrices, 2.000 et 4.000 portes, de la série CMOS-4R comprend une RAM, 2Kb ou 4Kb, à double port paramétrable (temps d'accès : 16 ns).

La comptabilité entre macrofonctions permet de convertir un circuit prédiffusé en précaractérisé (1,5 micron ; jusqu'à 17.000 portes).

Les séries ECL-2 et ECL-3 possèdent 8 matrices jusqu'à 5.000 portes*. La nouvelle gamme ECL-3A est compatible 10KH, 100K et TTL.

En TTL, 5 matrices de 250 à 2.000 portes complètent la famille des réseaux prédiffusés NEC.

LE CENTRE DE DÉVELOPPEMENT : LA SIMPLICITÉ

Ce centre vous est ouvert, différentes solutions vous y seront proposées selon que vous possédez ou non un système de CAO.

* Les plus fortes intégrations mondiales.

LES INGÉNIEURS NEC, PARTENAIRES DE VOTRE PROJET

La technologie ne serait rien sans les hommes capables de la mettre en œuvre. Démarrer un projet avec NEC, c'est bénéficier également des compétences d'ingénieurs expérimentés, véritables partenaires de votre projet, depuis l'étude de la faisabilité jusqu'à la livraison des circuits... et même au-delà.

LES DISTRIBUTEURS NEC

NORD
ASAP (la Chapelle d'Armentières)
Tél. : 20 35 11 10
SERTRONIQUE (Lille)
Tél. : 20 47 70 70

OUEST
DIM-INTER (Nantes)
Tél. : 40 93 05 55
GEDIS (Tours) - Tél. : 47 51 76 46
SERTRONIQUE (le Mans)
Tél. : 43 84 24 60

SUD
GEDIS (Aix) - Tél. : 42 60 01 77

RHÔNE-ALPES
CCI (Lyon) - Tél. : 78 74 44 56
DIM-INTER (Villeurbanne)
Tél. : 78 68 32 29
GEDIS (ST-Martin-d'Hères)
Tél. : 76 51 23 32

EST
DIM-INTER (Colmar)
Tél. : 89 41 15 43

RÉGION PARISIENNE
ASAP (Montigny-Le-Bretonneux)
Tél. : (1) 30 43 82 33
CCI (Antony) - Tél. : (1) 46 66 21 82
DIM INTER (Aubervilliers)
Tél. : (1) 48 34 93 70
GEDIS (Nanterre)
Tél. : (1) 42 04 04 04

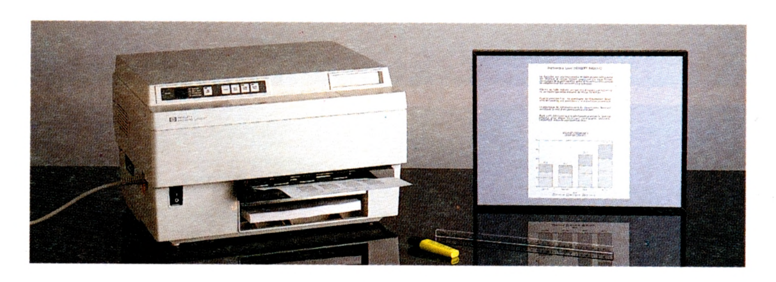
NEC

NEC ELECTRONICS (FRANCE) S.A.
9, rue Paul-Dautier - B.P. 187
78142 Vélizy-Villacoublay cedex - France
Tél. : (1) 39 46 96 17 - Télex : Necef 699 499

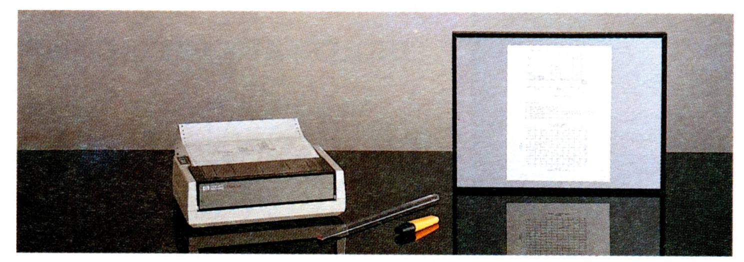
MAP

Pour toutes précisions : réf. 116 du service-lecteurs (p. 83)

PÉRIPHÉRIQUES HEWLETT-PACKARD COMPATIBLES BRANCHEZ-LES AVEC N'IMPORTE QUI, LEUR TALENT SAUTE AUX YEUX.







Leur talent est précieux : rendre plus facile à comprendre ou à lire des travaux parfois difficiles. Quelle que soit la marque de votre ordinateur personnel (HP 150, HP 110, IBM PC, IBM XT, APPLE, etc.) les périphériques HP vous aident à mieux communiquer.

Imprimante Laserjet.
L'impression laser accessible à tous les PC. La laserjet est une imprimante graphique à laser, de table. Silencieuse et très rapide (8 pages/minute), elle offre tous les avantages de l'impression à laser et tout spécialement la qualité courrier (nombreuses polices de caractères).
Peu encombrante, son entretien est très facile.

Traceurs graphiques.
La précision du graphique pour un résultat exceptionnel. De haute résolution, les traceurs HP, qu'ils disposent de 2-6 ou 8 plumes, illustrent de façon claire et immédiate en format A3 ou A4 vos analyses et mettent en valeur la qualité de votre travail. Rapidité exceptionnelle jusqu'à 80 cm/sec.

Imprimante Thinkjet.
Une petite merveille à un prix étonnant. Rapide (150 cps) et silencieuse, l'imprimante graphique à jet d'encre peut imprimer aussi bien des tableaux que des mémos internes ou des rapports. Elle assure une grande qualité d'impression et n'occupe qu'un très faible espace sur votre bureau. Interfaces variées RS 232, Centronics, HP-IB, HP-IL.
Pour tous renseignements, contactez le bureau HP le plus proche ou l'un des distributeurs agréés HP.

HP EN FRANCE :
3000 PERSONNES,
3 USINES,
3,3 MILLIARDS DE C.A.
3e EXPORTATEUR D'INFORMATIQUE.



PERFORMANCES A L'APPUI.

HP France 91040 Évry Cedex. Tél. :(6) 077.83.83.

Pour toutes précisions : réf. 117 du service-lecteurs (p. 83)

Nouveaux Produits

Cartes pour mini ou micro

Extension mémoire

Type : **640 Plus**
Fabricant : Tecmar
Représentant : **Softmart**

Satisfaisant aux normes Lotus/Intel/Microsoft, quatre cartes permettent l'extension à 8 M octets des ordinateurs sous MS-Dos. La configuration est accrue par logiciel test Ram Disk et implantation de puces 256 K bits.

Service lecteurs n° 1

Connecteurs

Type : non précisé
Fabricant : **Cipher**

Destinée à étendre l'utilisation de l'unité de sauvegarde (25 M octets) 5210 à bande magnétique aux compatibles IBM-PC/XT et AT, ainsi qu'à l'unité 526 version nue, cette carte comporte 37 points de connexion. **Prix :** 1 500 FF.

Service lecteurs n° 2

CPU à base de 6809

Type : **Mak 68 DE MCU-G**
Fabricant : **Microprocess**

Implanté sur une carte au format double Europe, utilisant un microprocesseur 6809, cette nouvelle unité CPU est compatible avec le Makbus.

Autres caractéristiques
adjonction possible de cartes filles ; quatre supports Jedec 28 broches ; horloge temps réel ; deux timers ; interfaces Centronics ; Acia 6850 ; treize vitesses de transmission série sélectables par cavalier ; deux circuits d'interface parallèle Pia ; chien de garde.

Service lecteurs n° 3

Contrôleur graphique couleur pour IBM-PC/AT

Type : **Oméga PC**
Fabricant : Metheus
Représentant : **Equipements Scientifiques**

Associée à des moniteurs de même résolution dans le développement graphique des petits et moyens systèmes, cette carte autorise l'exécution directe des logiciels Lotus 1.2.3 et Wordstar.

Autres caractéristiques
tracés de 75 M pixels par seconde max. ; définition 1 024 × 1 024 ; quatre plans mémoires pour affichage de 16 couleurs parmi 4 096 nuances ; option huit plans (256 couleurs). **Prix :** 28 000 FF.

Service lecteurs n° 4

Module iSBX compatible IBM

Type : **DT 2806**
Fabricant : Data Translation
Représentant : **Sacasa**

Cette carte mère directement enfichable s'intègre à une série composée de quatre modules E/S, d'un contrôleur de réseau compatible Intel et d'une station Bitbus, en vue de l'acquisition de données ou du contrôle de processus.

Autres caractéristiques
80 entrées et 24 sorties analogiques ; 72 E/S numériques ; logiciel de base permettant l'adressage des différents modules ; borniers ou terminaux à vis avec isolations spéciales. **Prix :** 4 900 FF.

Service lecteurs n° 5

Contrôleurs pour MicroVax II

Type : **CS 02, QD 01, TC 03 et UC 03**
Fabricant : **Emulex**

Ces contrôleurs de communication, de disque, de dérouleurs de bande gèrent respectivement : seize lignes DH 11/DM 11/DHV 11 ; deux disques Winchester 5 pouces 1/4 à interface ST 506 ; une à quatre unités de bande marche-arrêt, ou dérouleur 800 à 6 250 bpi à 800 K octets par seconde, les disques médialist ST 506, Champion Esdi et Gigadisc.

Service lecteurs n° 6

Interface série pour bus ECB

Type : **Eurolog EML/Sic 4-V et Sic 4-I**
Fabricant : **Euroterminal**

Dotée de quatre canaux série V 24/RS 232 asynchrones, elle comporte deux versions, destinées l'une à contrôler un modem, l'autre aux transmissions séries sur longues distances (1 km) ou en environnement perturbé.

(suite page 64)

(suite de la page 63)

Autres caractéristiques
seize vitesses normalisées Ccitt (50 à 19 200 bauds) ; compatible Z 80 ; logiciel de test ; alimentation 5 V.

Service lecteurs n° 7

Module E/S numérique

Type : **DT 2817**
Fabricant : Data Translation
Représentant : **Sacasa**

Ce module compatible IBM-PC/XT/AT de taille réduite est réalisé en technologie TTL et comporte 32 lignes configurables en quatre ports E/S parallèles bidirectionnels programmables 8 bits. Logiciels de test en Basic.

Service lecteurs n° 8

Périphériques de stockage

Unités disque rigide et cartouche

Type : **HP 9134H, HP 9154H et HP 9142A**
Fabricant : **Hewlett Packard**

Compatibles avec le Dos IBM, ces trois unités sont destinées, soit au stockage de masse en bureautique, soit à la sauvegarde dans les tâches de gestion, avec correction d'erreurs et trois modes de copie.

Autres caractéristiques
unité de disque 20 M octets (9134H) avec logiciel d'organisation des données et fonctions de chargement (10 M octets pour 9154H) ; unité de bande 1/4 de pouce 60 M octets (9142A) à 2 M octets par minute, émulatrice de disques rigides avec partage de bande en quatre volumes et « off-line ».

Service lecteurs n° 9

Sous-système de disques rigides

Type : **Colossus**
Fabricant : **Ast**

Ce sous-système compatible IBM contrôle l'affectation de la mémoire à disque et de la localisation des données et autorise notamment l'interchangeabilité des cartouches et la sauvegarde d'images sur bandes.

Autres caractéristiques
extension à 370 M octets ; bus SCSI ; compatible avec les réseaux locaux ; vitesse d'accès moyenne 30 ms ; vitesse de sauvegarde/restauration 5 M octets par minute ; tests automatiques.

Service lecteurs n° 10

Ecrans et saisie

Terminal graphique couleur

Type : **Logo S**
Fabricant : **Celi**

Répondant à la norme GKS niveau 2C, cet équipement intègre un processeur de calcul, transformant plus d'un million de produits de matrices de nombres entiers de 32 bits par seconde, et une mémoire de 1 M octet pouvant stocker des images de 200 000 vecteurs.

Autres caractéristiques
tube autoconvergent de 19 pouces ; bande passante 104 MHz ; définition : 1 280 points × 1 024 lignes.

Service lecteurs n° 11

AVERTISSEMENT

D'une manière générale, les prix publiés dans « minis et micros » ne sont donnés qu'à titre indicatif. De même, les caractéristiques techniques paraissant dans les colonnes de la rubrique « nouveaux produits » (exempte de tout caractère publicitaire) nous sont communiquées par les sociétés concernées.

Terminal portable compact

Type : **TPM 5000**
Fabricant : **Sepsi**

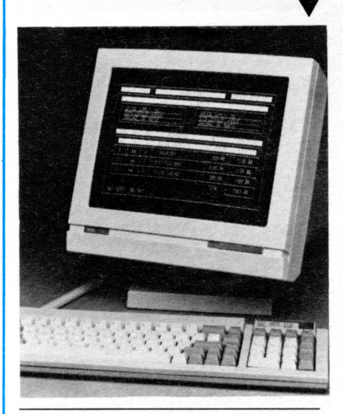
Conçu pour environnement sévère, ce terminal dispose d'un écran LCD de deux lignes de 40 caractères avec éclairage et d'un clavier de 36 touches programmables (M basic) et personnalisables.

Autres caractéristiques
mémoire à bulles (64, 128 ou 256 K octets) ; Prom 16 K octets ; Ram 56 K octets ; interface V 24/V 28 compatible avec les protocoles de communication synchrones

et asynchrones ; système d'exploitation CP/M ou M-Basic ; dimensions 274 × 190 × 55 mm.

Service lecteurs n° 12

Terminaux écran-clavier Ascii



Type : **WY-30 et WY-50 +**

Fabricant : **Wyse Technology**

Le WY-30 est un terminal bas de gamme disposant d'un écran plat orientable, tandis que le WY-50 + correspond au marché haut de gamme, pouvant afficher 132 colonnes.

Autres caractéristiques
WY-30 : 41 fonctions programmables ; quatre touches de fonctions ; écran plat de 14 pouces ; affichage de 80 colonnes ; sortie sur imprimante ; découpage de l'écran en fenêtre.
WY-50 + : version améliorée du WY-50 ; mémoire d'écran de deux pages (quatre en option) ; compatibilité supplémentaire avec l'IBM 3101, Data General 200 et Televideo 950 ; allocation dynamique de 256 octets sur toutes les touches fonctions ; connexion de lecteurs de codes à barre.

Service lecteurs n° 13

Recopie d'écran

Imprimante couleur à transfert thermique

Type : **TP 2051 C**

Fabricant : Ricoh

Représentant : **Geveke Electronics**

Entièrement compatible IBM, elle peut imprimer jusqu'à huit couleurs, les textes et graphiques, sur papier ordinaire, thermique ou transparent et dispose d'interfaces parallèles Centronics et série RS 232 C.

Autres caractéristiques
30 ou 80 cps ; résolution 180 dpi ; tête thermique 24 points ; bruit 55 dB ; dimensions 347 × 199 × 64 mm. **Prix :** 3 500 FF.

Service lecteurs n° 14

Imprimante sans impact

Type : **NBS 7500**

Fabricant : **NBS**

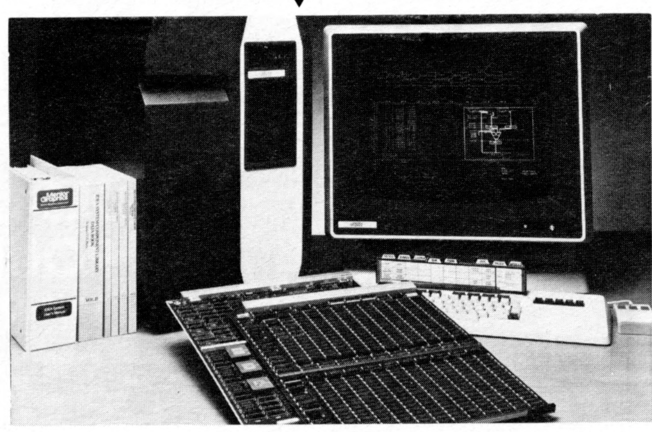
Destinée au secteur de la distribution, cette imprimante ionographique imprime directement des informations stockées sur disque ou en mémoire, combinant ainsi les stades de la composition, du clichage, de la relecture d'épreuves et de l'impression finale.

Autres caractéristiques
128 polices de caractères en modes horizontal et vertical ; formats A4 et A5 ; versions on et off-line ; pilotage par programmeur ; six fonctions ; multiples supports d'impression.

Service lecteurs n° 15

Systèmes connexes

Accélérateur IAO



Type : **Compute Engine**

Fabricant : **Mentor Graphics**

Utilisant les concepts Risc et pipeline de façon intense, cet accélérateur à usage général augmente la productivité de l'ensemble des tâches IAO : simulation, placement, routage, vérification des règles de dessin et formatage des données.

Autres caractéristiques
20 M octets ; 8 M flops ; 10 Mips ; logiciels d'application personnels insérables par licence du compilateur C.
Prix : 51 900 $; logiciel supplémentaire : 5 000 $.

Service lecteurs n° 16

Station de travail pour circuits imprimés

Type : **Idea**

Fabricant : **Mentor Graphics**

Il s'agit d'un complément logiciel aux stations de travail Idea déjà commercialisées par Mentor Graphics, appelé « Board Station ».

Autres caractéristiques
réseau d'intercommunication entre les postes de travail (Network/Domain) ; conception de cartes imprimées, hybrides, wrapping, Multiwire et Microwire.

Service lecteurs n° 17

(suite page 66)

(suite de la page 65)

Composants d'électronique

Microcalculateur Forth

Type : **65 F 11 et R 65 F 12**

Fabricant : Rockwell

Représentant : **System Contact**

Appartenant à une famille de monopuces à langage Forth intégré, ces boîtiers de 40 et 64 broches sont articulés autour d'un 6502 interne avec un jeu d'instructions étendu.

Autres caractéristiques
Ram 192 octets ; 16 à 40 lignes E/S bidirectionnelles ; deux compteurs 16 bits programmables ; port série asynchrone ; circuit d'émulation R 6501 Q ; intégration par Rom 32 K octets R 65 FR 1/2/3 et FK 2/3.

Service lecteurs n° 18

Convertisseur de position angulaire

Type : **1574**

Fabricant : **Analog Devices**

Outre la position angulaire, ce convertisseur résolveur donne une sortie vitesse.

Autres caractéristiques
résolution programmable de 10 à 16 bits ; ondulation et non linéarité de +/− 0,1 % et +/− 0,5 % ; choix de la résolution par un mot de 2 bits ; vitesse de poursuite de 40 800 tours/mn ; en plus de la vitesse et de la position deux sorties : direction et « ripple » pour le comptage des tours ; sortie erreur ; boîtier métallique ou céramique de 40 broches ; signal de référence allant de 2 à 10 kHz ; gamme civile et militaire.

Service lecteurs n° 19

Convertisseur suiveur A/N 8 bits

Type : **AD 7820**

Fabricant : **Analog Devices**

Ce convertisseur comporte la fonction suiveur/bloqueur intégré avec la chaîne de conversion.

Autres caractéristiques
temps de conversion de 1,5 µs grâce à la technique « semi-flash », intermédiaire entre la technique flash (conversion entièrement parallèle) et la technique par approximations successives ; bande passante des signaux entrants : 7 kHz ; consommation de 75 mW sous 5 V ; pas de code manquant ; sortie dépassement ; circuits en boîtiers 20 broches, plastiques et céramiques.

Service lecteurs n° 20

Générateur de fonctions trigonométriques

Type : **AD 639**

Fabricant : **Analog Devices**

Premier boîtier de ce type introduit sur le marché, il fournit sous forme analogique les fonctions trigonométriques usuelles : sinus, cosinus, tangente, sécante, cotangente,

(suite page 69)



et je vous livre dans les 24h

le numéro 1 en Europe

LOCAMESURE

Le numéro 1 de la location d'équipements électroniques et de systèmes informatiques

Louez chez Locamesure, c'est tout bénéfice si on veut choisir sans se contraindre. S'équiper sans investir. Travailler sans attendre.

Sans se contraindre parce que dans le catalogue Locamesure, il y a plus de 900 articles de mesure ou d'analyse. Tous récents et performants. Et disponibles sitôt votre commande.

Sans investir parce que le loyer passe directement en frais généraux. Vous ne payez que pour le temps d'utilisation. L'appareil choisi s'amortit ainsi de lui-même.

Sans attendre parce que Locamesure vous livre partout en France en 24 heures. Locamesure s'y engage. Appelez nous au (1) 46.87.33.38.

glad

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 122 du service-lecteurs (p. 83)

Nouveaux Produits

(suite de la page 66)

cosécante. L'angle d'entrée est défini par une tension analogique, la sortie est une tension égale à la fonction trigonométrique désirée.

Autres caractéristiques
amplitude de sortie de 0 à 10 V ; taux de distorsion en mode sinus de − 74 dB ; dynamique angulaire de − 360 à + 360° en mode sinus et de − 45 à + 45° en mode tangente ; bande passante de 1,5 MHz ; dissipation de 300 mW ; boîtier céramique 16 broches Dip.

Service lecteurs n° 21

Eprom C-Mos 256 K

Type : **µPD 27 C 256 D-15**
Fabricant : **Nec**

Présentée par son constructeur comme la plus rapide du marché dans cette catégorie, cette Eprom de 256 K bits, organisée en 32 K × 8, présente en temps d'accès de 150 ns. Les courants à l'état actif et d'attente sont respectivement de 30 et 1 mA. Il existe aussi des versions à 200 et 250 ns.

Service lecteurs n° 22

Monochip 4 bits C-Mos

Type : **µPD 7533**
Fabricant : **Nec**

Ce circuit comporte un convertisseur A/N 8 bits en plus des fonctions habituelles d'un monochip.

Autres caractéristiques
Rom 4 K bits ; 160 quartets de Ram ; 20 lignes d'E/S, temporisateur 8 bits ; interface série ; convertisseur A/N 8 bits à quatre canaux ayant une précision de 1/2 LSB et un temps de conversion de 45 µs ; consommation 1 mA en attente, 450 µA en mode Halt et 0,1 µA en mode Stop ; mise au point sur outil Ekavit 7500.

Service lecteurs n° 23

Gamme de périphériques C-Mos

Type : **µPD 710/51/54/55/71**
Fabricant : **Nec**

Cette gamme de circuits périphériques en technologie C-Mos s'adapte aux microprocesseurs V 20 et V 30 ; elle est compatible avec les 8086/8088 au niveau logiciel.

Autres caractéristiques
µPD 71051 : interface série, synchrone ou asynchrone, compatible avec le µPD 8251 AF, à 240 K bps.
µPD 71054 : triple temporisateur 16 bits, avec six modes, de 0 à 8 MHz.
µPD 71055 : interface parallèle avec trois ports d'E/S gérant des protocoles évoluées.
µPD 71071 : contrôleur DMA à quatre canaux permettant des transferts en mode 8 ou 16 bits ; adressage de 16 M octets et vitesse jusqu'à 8 MHz.

Service lecteurs n° 24

Microprocesseurs compatibles 8086/8088

Type : **V 20 et V 30**
Fabricant : **Zilog**

Utilisant la technologie de Nec (accord), Zilog introduit le V 20 et le V 30 compatibles au niveau logiciel avec les 8086/8088 mais avec des performances supérieures.

Autres caractéristiques
boîtier 40 broches ; espace

(suite page 70)

Nouveaux Produits

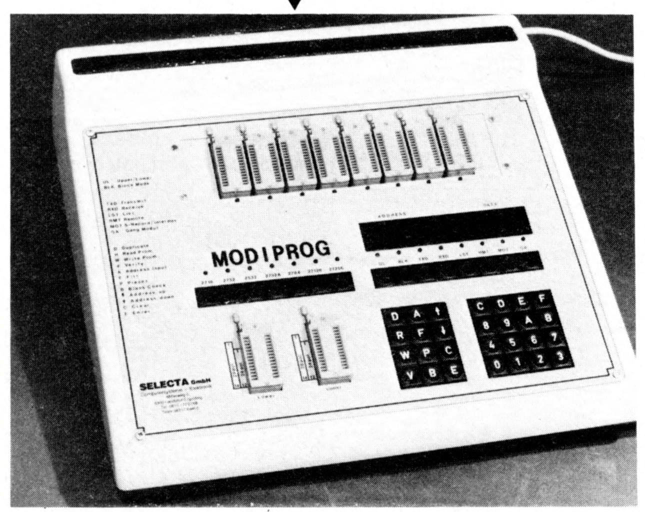
(suite de la page 69)

adressable de 1 M octet ; multiplication et division rapides ; instructions sur nombres en DCB ; outils de développement tournant sur Vax (Unix et VMS) et sur IBM-PC (Dos).

Service lecteurs n° 25

Test et développement

Programmateur d'Eprom



Type : **Modiprog-Gang**

Fabricant : **Selecta**

Cet appareil reçoit huit Eprom enfichables de 15 à 256 K octets de tous types, ainsi que leurs versions C-Mos. La programmation est commandée au moyen d'un clavier intégré avec affichage à sept segments ou de menus affichés sur un terminal standard.

Autres caractéristiques
Ram 64 K octets ; deux interfaces série V 24 ; duplication original/copie ; modes bloc et 16 bits.

Prix : 10 710 FF.

Service lecteurs n° 26

Programmateur de Pal et d'IFL

Type : **Sympla III**

Fabricant : R et D

Représentant : **Yrel**

Universel et modulaire, il dispose de deux voies RS 232 C, qui permettent de le connecter à une console de visualisation et à un système de développement. Il accepte deux formats pour le téléchargement du code : Jedec avec vecteurs de test et Ascii/Hexadécimal.

Autres caractéristiques
macro-assembleur disponible en utilisation avec console : fonctionnement possible en autonome pour la reproduction à partir d'un circuit de référence ; modules disponibles : Pal-2024 pour les Pal 20 et 24 broches, IFL-2028 pour les IFL 20 et 28 broches ; modules en préparation pour les Pal 40 broches et IFL 88 broches.

Service lecteurs n° 27

Pour recevoir des fournisseurs une documentation complète, utilisez les cartes lecteurs Service lecteurs
(en rabat de couverture)
N'oubliez pas votre adresse

(suite page 75)

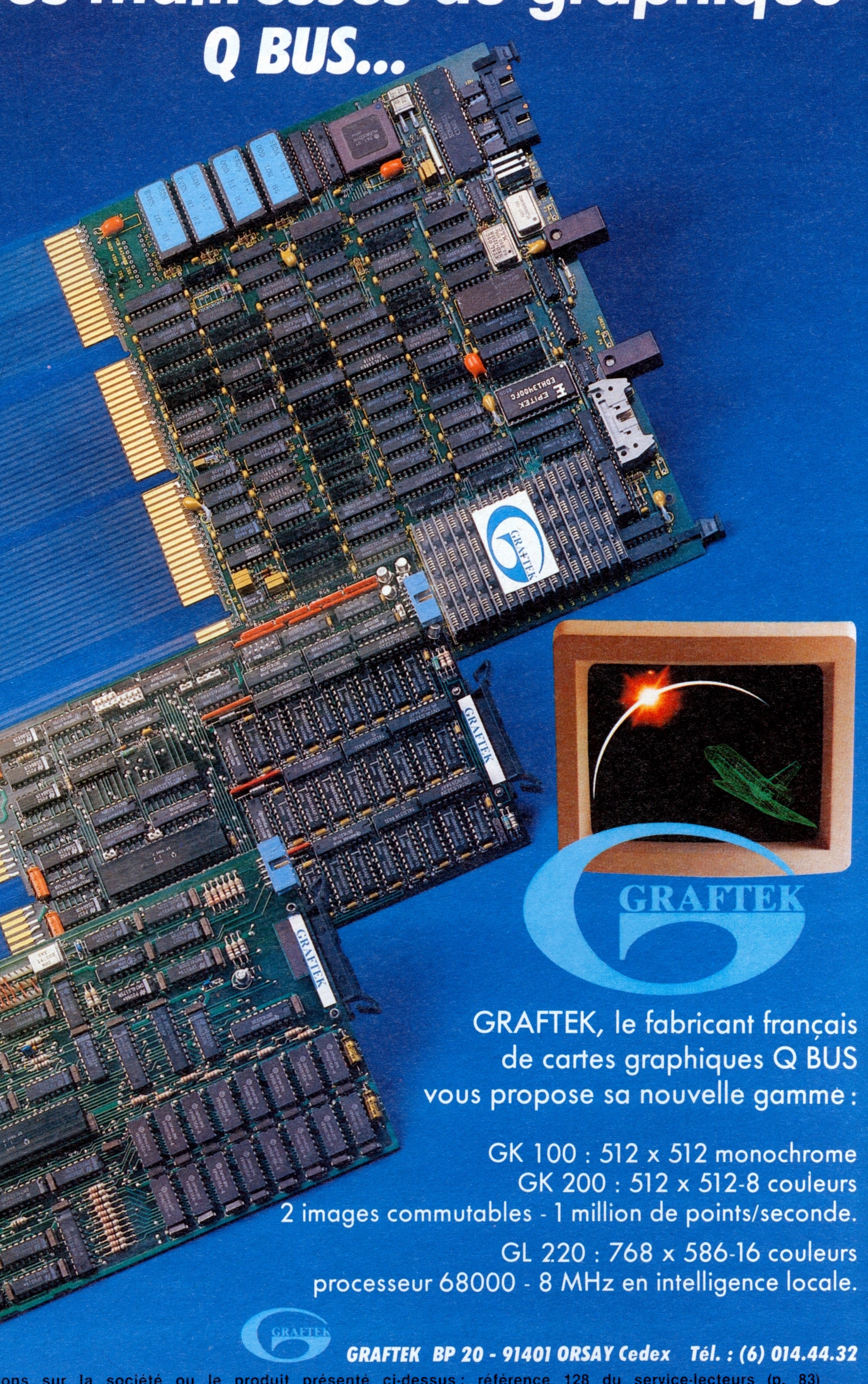
TIGRE®, UNE GRIFFE DIFFERENTE.

Systèmes interactifs de traitement du signal, de l'image, du graphique.

- **RESOLUTION VISUALISATION** :
  (Balayage entrelacé ou non entrelacé).
  - 1344 points × 1024 lignes
  - 1024 points × 1024 lignes
  - 840 points × 625 lignes
  - 512 points × 512 lignes
- **BUS DE DONNEES ASYNCHRONES** :
  12,8 milliards de bits/seconde
- **MEMOIRES DE DONNEES** :
  4 Méga à 24 giga octets
- **MEMOIRES DE COMMANDE** :
  512K à 4 méga octets avec ECC
- **LES PROCESSEURS** :
  Commande : Avec un moniteur Multi-taches, Multi-utilisateurs, supportant les tâches de 128 k
  Langage évolués : Fortran 77, Pascal, Langage C, Assembleur, ou Interprêteurs particuliers adaptés aux besoins des utilisateurs tels que :
  - G.R.I.N.G.O. pour traitement d'images interactif (C.N.E.X.O)
  - MORPHOLOG pour Morphologie Mathématique (E.N.S.M.P)
- **D'adressage** : (Brevet TIGRE S.A.) permettant
  un compactage maximum des informations dans la mémoire de données.
- **Interactif** gère de 1 à 2 curseurs et leur forme dans une matrice 32 × 32 (3 × 8 bits)
  Eléments interactifs : boule roulante manche à balai, table à digitaliser.
- **Dialogue** : console format pleine page imprimante ''journal de bord'' qualité traitement de texte.
- **Fonction de transfert** : 4K mots de 8 bits
- **Tables de pseudo couleurs** :
  4K mots de 24 bits
- **Séquences** : jusqu'à 256 touches programmables
- **Graphique** : mode vectoriel
- **Télé-diagnostic** :
  - Test des cartes par voie téléphonique
  - Reconfiguration du système TIGRE sur site sans intervention humaine avec fonctionnement du système en mode dégradé.
  - Mise à jour des logiciels
- **Temps réel** : 1 giga opérations de 32 bits flottants/seconde
- **LES PERIPHERIQUES**
- Interfaces pour Ordinateurs hôtes
- Bandes magnétiques 800, 1600, 6250 bpi
- Disques de données virtuelles :
  Mode ''cache-disque''
  50 méga octets/s débit maximum.
  Capacité par unité de disques magnétiques :
  80 à 1400 méga octets
  Capacité par unité de disques optiques :
  1200 méga octets
  Exploration ''double fenêtre''
  (de 800 000 à 10 000 000 points/s toutes directions)
- Entrée vidéo Trichrome :
  30 méga points (8 bits)/s. R.V.B.
- Entrée vidéo Composite :
  Décodage de signaux Normes PAL, SECAM, NTSC avec correcteur de base de temps.
- Sortie vidéo : codage des signaux R.V.B. suivant les normes PAL, SECAM, NTSC.



Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 127 du service-lecteurs (p. 83)



GRAFTEK :
les cartes maîtresses du graphique
Q BUS...
GRAFTEK
GRAFTEK
GRAFTEK
GRAFTEK
GRAFTEK, le fabricant français
de cartes graphiques Q BUS
vous propose sa nouvelle gamme :
GK 100 : 512 x 512 monochrome
GK 200 : 512 x 512-8 couleurs
2 images commutables - 1 million de points/seconde.
GL 220 : 768 x 586-16 couleurs
processeur 68000 - 8 MHz en intelligence locale.
GRAFTEK
GRAFTEK BP 20 - 91401 ORSAY Cedex Tél. : (6) 014.44.32
Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 128 du service-lecteurs (p. 83)

Les réseaux logiques programmables

minis et micros I29

RAPPELS D'INFORMATIQUE

Dans notre précédent numéro, nous avons présenté les principes des réseaux logiques programmables en donnant les deux formes d'une fonction booléenne. Nous allons maintenant passer en revue les circuits programmables de Monolithic Memories Inc. (MMI) les plus fréquemment utilisés.

architecture d'une Prom

Une Prom est un circuit programmable où la matrice AND est figée à la construction. La **figure 1** représente une Prom de 4 mots de 4 bits. Le point '•' désigne la connexion figée à la construction et le point '⊕' désigne la connexion programmable réalisée à l'aide d'un fusible.

A l'aide de cette Prom, on implante quatre fonctions booléennes $\emptyset_0$, $\emptyset_1$, $\emptyset_2$ et $\emptyset_3$ de deux variables, A_1 et A_0, exprimées sous leur forme canonique disjonctive. En général, à l'aide d'une Prom de n bits d'adresse, dont chaque cellule a p bits, on implante p fonctions booléennes sous leur forme canonique.

L'inconvénient d'une Prom dans ce type d'application est le nombre fixé des entrées et des sorties. Il est rare qu'une fonction booléenne ait besoin de toutes à la fois. D'autre part, il est souvent inutile ▶

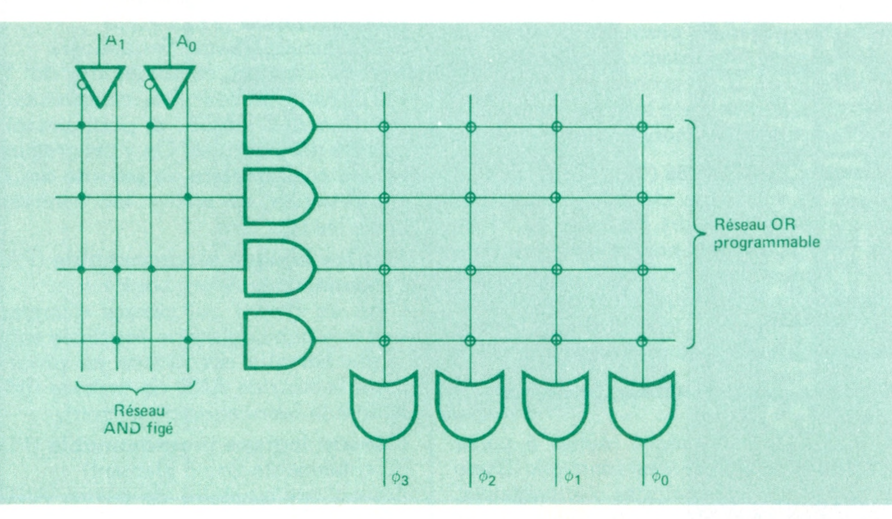


Fig. 1 - Architecture interne d'une Prom.

Les réseaux logiques programmables

minis et micros I29

RAPPELS D'INFORMATIQUE

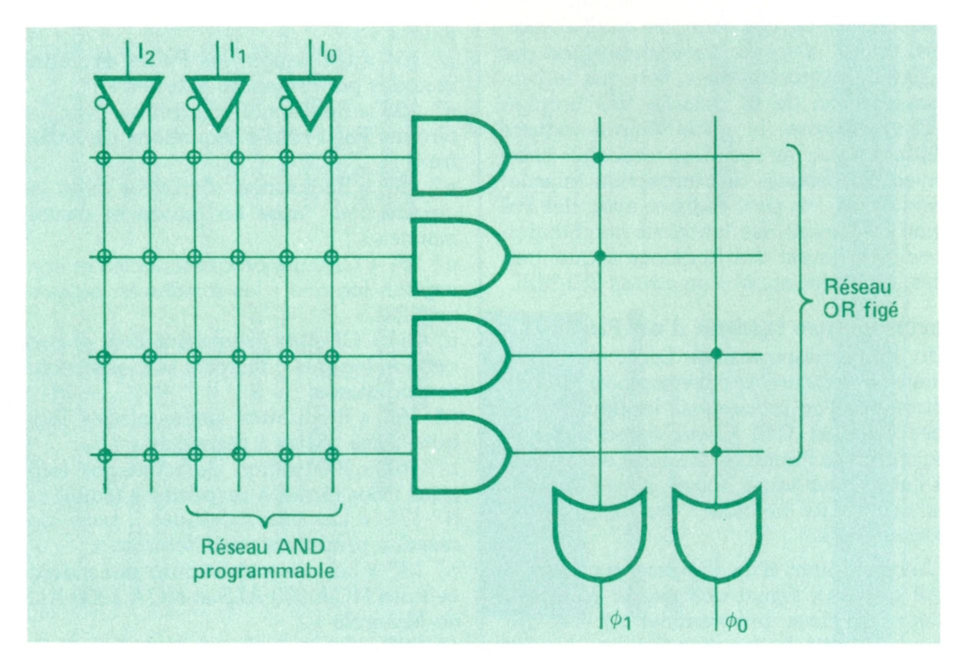


Fig. 2 - Architecture interne d'un Pal.

▶ de réaliser une fonction sous forme canonique, car souvent sa forme normale (plus particulièrement minimale) est beaucoup plus simple à réaliser.

La Prom présente un autre inconvénient : la réalisation d'un circuit séquentiel, quelle que soit sa simplicité (un automate d'états finis de Moore ou de Mealy), exige l'utilisation d'un circuit SSI/MSI réalisant la mémorisation.

architecture interne d'un Pal

Un Pal (Programmable Array Logic — circuit logique à matrice programmable) est un circuit d'architecture interne totalement opposée à celle d'une Prom : on y programme la matrice AND avec la matrice OR figée à la construction.

La **figure 2** en donne un exemple. Les trois entrées I_0, I_1 et I_2 sont connectées

Suite au verso

par des fusibles à des portes AND. Les sorties du réseau AND sont des entrées dans le réseau OR figé. Le nombre de portes AND n'est plus égal à 2^3, ce qui implique que les fonctions booléennes réalisées (les sorties $Ø_1$ et $Ø_0$) ne sont pas exprimées sous leur forme canonique, mais tout simplement sous leur forme normale (minimisée ou minimale). Ainsi, le principal défaut d'une Prom est éliminé, reste à résoudre le problème de la limitation du nombre de monômes que peut contenir une fonction de sortie.

Les progrès réalisés dans l'intégration des circuits ont permis d'ajouter aux Pal combinatoires d'autres caractéristiques des circuits programmables, tels que la programmation de la polarité des broches d'entrée/sortie, la sortie sur un registre interne avec les barrières trois états et/ou avec une boucle de rétroaction interne, etc. Ainsi, on peut réaliser avec des Pal non seulement des fonctions combinatoires, mais aussi des fonctions séquentielles, sans faire appel à un circuit SSI/MSI.

architecture interne d'un Pla

Un Pla (Programmable Logic Array — matrice logique programmable) est un circuit où l'on programme les deux matrices AND et OR. Cette caractéristique supprime la limitation d'un Pal en laissant à l'utilisateur toute liberté dans l'implantation de sa fonction, combinatoire et séquentielle.

L'inconvénient d'un Pla consiste dans le fait que tout signal doit passer à travers deux matrices programmables, ce qui peut ralentir le fonctionnement du circuit. De plus, la minimisation de la fonction d'un grand nombre de variables doit faire appel à des méthodes plus efficaces que les tableaux de Karnaugh (méthode de consensus ou de Quine-McCluskey), ce qui rend l'utilisation de ce circuit plus délicate que celle des Pal.

Bibliographie

- J.M. Bernard, H. Breteuil - Les circuits programmables ; Editests, 1983
- Ple Handbook ; MMI, 1984
- Pal Handbook ; MMI, 1983
- Manuel technique des circuits linéaires LSI ; Signetics, 1985
- J.P. Crestin, D. Jouan - Introduction à l'étude des systèmes logiques ; édition ENSTA, 1980
- Articles parus dans « minis et micros » :

n° 151 « Utilisation des Pal et évolution vers des performances accrues » ;
n° 155 « Réalisation d'arbitres avec les circuits Pal : rôle et équations de l'arbitre » ;
n° 157 « Réalisation d'arbitres avec les circuits Pal : mise en œuvre et performances » ;
n° 161 « Circuits programmables et conception logique : les structures logiques usuelles » ;
n° 164 « Circuits programmables et conception logique : l'impact sur les structures logiques » ;
n° 166 « Réalisation de montages logiques : des règles à respecter » ;
n° 167 « Réalisation de montages logiques : des règles à respecter » (suite) ;
N° 178 « Les macrocellules : base des réseaux prédiffusés de Motorola » ;
n° 187 « Les caractéristiques des macrocellules MCA 500 ALS et MCA 1300 ALS de Motorola » ;
n° 205 « Réseaux logiques programmables : une nouvelle famille IFL à 24 broches » ;
n° 208 « Les nouvelles architectures des Pal : plus de performances et plus de souplesse ».

GLOSSAIRE

Circuits SSI (Small Scale Integration)
Circuits où la puce (une pastille de matériau semiconducteur) renferme quelques dizaines de composants. Ce sont des portes, des bascules et des monostables classiques dont le nombre par boîtier est très faible (au maximum quatre portes, une ou deux bascules, un monostable...).

Circuits MSI (Medium Scale Integration)
Circuits où sur la même pastille sont regroupés au maximum cinq cents composants ; il s'agit des circuits qui traitent l'information sur 4 ou 8 bits. Ce sont des circuits combinatoires plus complexes (décodeur, démultiplexeur, générateur de fonction, additionneur parallèle, etc.) ou des circuits séquentiels de base (registres, registres à décalage, avec les sorties trois états, compteurs, etc.).

Circuits LSI (Large Scale Integration)
Circuits où sur la même pastille sont intégrés quelques milliers de composants et contenant plus de cent portes. Ce sont des mémoires, des microprocesseurs, etc.

Circuits VLSI (Very Large Scale Integration)
Circuits contenant plusieurs dizaines de milliers de composants : mémoires de grande taille, microprocesseurs très complexes (à architecture interne complexe), micro-ordinateurs monoboîtiers.

Réseaux prédiffusés (Gate Arrays)
C'est un ensemble de composants élémentaires (transistors, résistances...) ou de portes logiques non reliés entre eux. Pour réaliser une fonction, l'usager définit les connexions que le constructeur du circuit réalise par la diffusion. Ce sont des circuits dits « semi-custom ».

Réseaux précaractérisés (Standard Cells)
C'est un circuit intégré réalisé à partir des composants et des fonctions d'une bibliothèque de cellules élémentaires. On réalise ainsi des circuits à la demande (full custom).

Circuits à la demande (Custom Circuits)
Circuits intégrés réalisés par le constructeur par la diffusion à partir de la définition de la fonction du circuit donnée par l'usager (exemple, les circuits Hal - Hard Array Logic).

Réseaux programmables à fusible (IFL - Integrated Fuse Logic)
Famille de circuits programmables dont la programmation est faite par la fusion de fusibles.

Réseau de portes programmables (FPGA - Field Programmable Gate Array)
Ensemble de portes AND (ou NAND) qui réalise des produits de variables d'entrée. On y programme la matrice AND, la polarité et le sens des E/S.

Réseau logique programmable (FPLA - Field Programmable Logic Array)
Ensemble des portes AND et OR qui peut calculer la valeur d'une fonction booléenne exprimée par sa forme normale (ou canonique) disjonctive. On y programme les deux matrices (AND et OR), la polarité et le sens des E/S.

Réseau logique séquentiel programmable (FPLS-Field Programmable Logic Sequencer)
Réseau logique combinatoire du type FPLA muni de bascules, comprenant les matrices AND et OR, et positionnant les entrées des bascules. On y programme le réseau combinatoire, la polarité des E/S, l'autorisation de sortie, les connexions entre les bascules.

Matrice logique programmable (PAL - Programmable Array Logic)
C'est un circuit qui permet d'implanter une fonction booléenne exprimée sous sa forme normale disjonctive en programmant la matrice AND (la matrice OR est fixée à la fabrication du circuit).

Elément logique programmable (PLE - Programmable Logic Element)
Réseau combinatoire de portes AND et OR avec la matrice AND figée à la construction et la matrice OR programmable.

Claude-Marie Moranat

(suite de la page 70)

Programmateur

Type : **PKW 1000**

Fabricant : **AK**

Ce programmateur (Eprom, E²prom et monochip) permet de corriger, vérifier, annuler le programme sans pour cela écrire ou effacer le boîtier.

Autres caractéristiques
port RS 232 C à vitesse variable de 1 200 à 19 000 bps série et 1 000 bps en parallèle ; formats acceptés : Intelec, Hex, CPM 68 K, Ascii Hex, Tektronix Hex, Format Dump list ; port parallèle I/F Centronics ; module de production à quatre mémoires ; programmation avec algorithme rapide.

Service lecteurs n° 28

Emulation pour micro 8 bits

Type : **IDS 7000**

Fabricant : Adtek

Représentant : **Yrel**

D'origine japonaise, ce système, bâti autour du Z 80, utilise le CP/M 80 comme moniteur d'exploitation.

Autres caractéristiques
quatre microprocesseurs disponibles : Z 80, 8085, 6809 et 8048 ; mémoire mapping de 64 K octets ; mémoire d'événement de 2 K × 40 bits (Trace) et mémoire d'événement spécialisée pour les registres de 256 × 32 bits ; assembleur/désassembleur ; quatre niveaux d'équations pour le déclenchement des mémoires d'événements ; menu ; débogueur symbolique ; écran/clavier ; programmateur, effaceur UV d'Eprom ; unité de disque 5 pouces 1/4 ; interface RS 232 C.

Service lecteurs n° 29

Communication et réseaux

Modem haute vitesse

Type : **AJ 9601**

Fabricant : **Anderson Jacobson**

Conforme à l'avis Ccitt V 29, ce modem a une vitesse de transmission de 9 600 bps. C'est un duplex intégral synchrone fonctionnant sur ligne louée quatre fils.

Autres caractéristiques
auto-diagnostic ; auto-test ; visualisation par dix-sept indicateurs lumineux sur panneau en face avant ; coffret ou rack ; agrée PTT.

Service lecteurs n° 30

Processeur de réseau

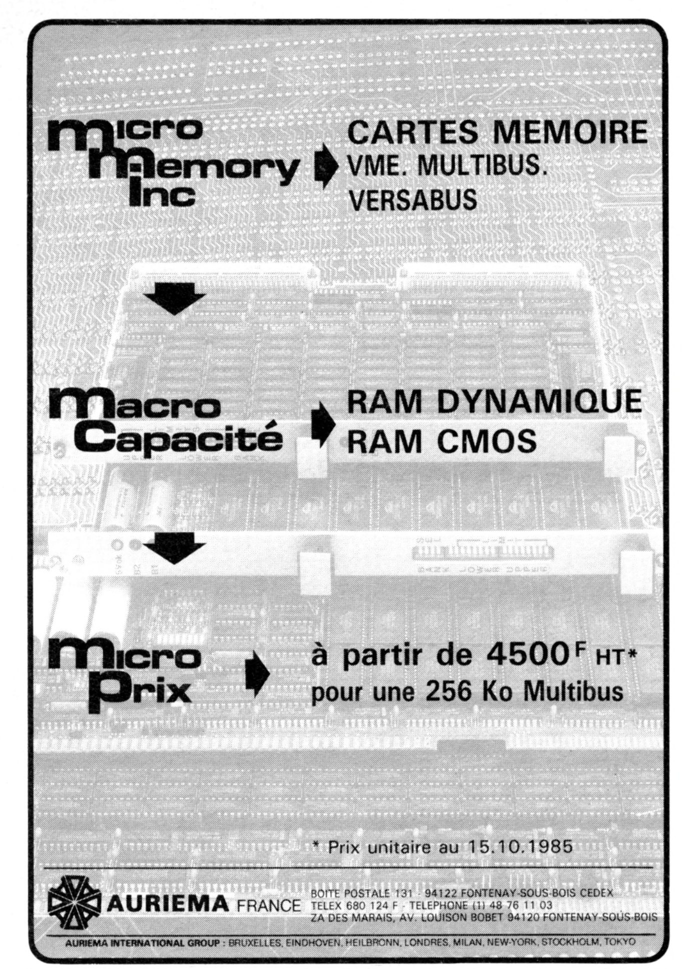
Type : **MPX 09**

Fabricant : **TRT**

Ce processeur multifonction complète la gamme de modules matériels/logiciels Compac. Il assure simultanément les fonctions de concentration et de commutation locale des terminaux asynchrones, X 25 et Vidéotex grâce au processeur 16 bits associé à un coprocesseur.

Autres caractéristiques
4, 8 ou 16 portes

(suite page 76)





Nouveaux Produits

(suite de la page 75)

banalisées ; fonctionnement simultané en mode Pad, VDX et CCV ; chargement local ou téléchargement des paramètres d'exploitation. **Prix :** à partir de 40 000 FF.

Service lecteurs n° 31

Modem avec multiplexeur

Type : **Codex 2665**

Fabricant : **Motorola**

Agréé par l'administration des PTT, ce modem avec multiplexeur quatre ou six canaux intégrés est utilisé pour des liaisons point à point à des vitesses allant jusqu'à 16 800 bps. Il peut être testé localement ou à distance à partir d'un site central. **Prix :** 100 à 135 kFF.

Service lecteurs n° 32

Famille de modems

Type : divers

Fabricant : **CIT-Alcatel**

ER 332 : modem 300 bps avec dispositif d'appel et de réponse automatique intégré. La transmission est asynchrone sur réseau commuté en bidirectionnel simultané. Conforme aux avis V 21, V 24, V 25, V 25 bis et V 28 du Ccitt. Plusieurs versions : en coffret, châssis pour dix modems, carte IBM-PC, carte Europe intégrable.

ER 1232 : modem 1200 bps avec numéroteur intégré ; transmission asynchrone ou synchrone sur réseau téléphonique commuté ou lignes louées deux fils : conforme aux recommandations du Ccitt, et compatible Bell 212 ; plusieurs versions matérielles.

ER 9631 : modem 9600 bps à transmission synchrone sur lignes louées quatre fils ; conforme aux avis du Ccitt ; plusieurs versions matérielles.

ER 9631/CMTS 30 : c'est l'association du modem précité avec un multiplexeur. Il permet le multiplexage et la transmission de six voies asynchrones sur lignes louées quatre fils en duplex intégral. Débit de 9 600, 7 200 ou 4 800 bps pour la voie composite, et de 50 à 19 200 bps pour les voies asynchrones basse vitesse. Le multiplexeur statistique est incorporé dans le coffret modem ER 9631.

ER 9631/MTX V 29 : ce modem est l'association du ER 9631 à un multiplexeur temporel. Il permet le multiplexage de quatre voies synchrones sur une ligne spécialisée quatre fils en duplex intégral. Le débit de la voie haute vitesse est de 9 600, 7 200 ou 4 800 bps, et 2 400, 4 800 ou 7 200 bps pour les voies basse vitesse.

ER 4831/CMTS 30 : modem avec multiplexeur statistique incorporé. Il permet le multiplexage de cinq voies asynchrones sur une ligne louée quatre fils en duplex intégral. Débit de la voie composite 4 800 ou 2 400 bps, et 50 à 19 200 bps pour les voies basse vitesse. La programmation s'effectue à partir de la face avant.

ER BdB 19/25/CMTS 30 : modem LSI bande de base avec multiplexeur statistique incorporé. Il permet le multiplexage de cinq voies asynchrones sur une ligne métallique bande de base quatre fils en duplex

(suite page 78)

Pour recevoir des fournisseurs une documentation complète, utilisez les cartes Service lecteurs
(en rabat de couverture)
N'oubliez pas votre adresse



UN "SUPER WELTER" POUR VOTRE SYSTEME.

Vous ferez immédiatement la différence avec l'imprimante Facit 4570 en essayant simplement de la soulever. Ses 42 kg montrent sa robustesse. Elle est prévue pour une application professionnelle au taux d'utilisation élevé.

La fameuse "Tête magique" de Facit rend son écriture parfaite tout au long des 1000000000 de caractères imprimés au cours de sa durée de vie.

Facit 4570 a toutes les qualités essentielles d'une imprimante centrale prévue pour de grands volumes d'impression, dans un environnement système et mini-système ou comme centre d'impression, partagé par plusieurs postes de traitement de texte. Les vitesses d'impression sont de 250 à 350 car./sec. en mode standard "listing" ou 80 car./sec. en très haute qualité d'écriture.

En l'intégrant à votre système pour l'édition du texte et des données, vous serez convaincu par l'intelligence de son logiciel et par ses qualités d'impression.

Les caractères gras, italiques, expansés dans 16 fontes différentes en espace fixe ou proportionnel, sont aisément adressables par son clavier ou par la ligne de communication.

Équipée avec l'introducteur automatique de feuilles Facit 5060, la Facit 4570 peut choisir automatiquement une feuille provenant d'un des deux bacs.

Lorsque performance et fiabilité deviennent des impératifs, donnez du punch à votre système avec la Facit 4570.

FACIT

Ericsson 308, rue du Pdt S. Allende 92707 Colombes Cedex - Tél. (1) 780.71.17 - Télex 610286

Belgique : Ericsson S.A. Tél. 02-243.82.11 - Suisse : Ericsson Information Systems AG. Tél. 01-391.97.11

Pour toutes précisions : réf. 132 du service-lecteurs (p. 83)

(suite de la page 76)

intégral point à point. Les débits sont de 1 200 à 19 200 bps en haute vitesse, et de 50 à 19 200 bps en basse vitesse. Téléprogrammation pour chaque voie basse vitesse.

Service lecteurs n° 33

Jonction éclatée

Type : **Moniteur V24**

Fabricant : **Connect Data**

Une fois insérée entre deux équipements, elle visualise l'état de onze des circuits de la jonction RS 232 C. Elle permet également, à l'aide de 24 micro-interrupteurs, d'ouvrir les circuits sélectionnés et éventuellement de reconfigurer ces mêmes circuits avec des cordons fournis avec l'appareil.

Autres caractéristiques
pas d'alimentation externe nécessaire ; 4 voyants supplémentaires pour deux entrées de test.
Prix : 1 250 FF.

Service lecteurs n° 34

Contrôleur de transmission

Type : **Twinaxe**

Fabricant : **Téléinformatique**

Membre de la gamme de Vidéocoms 5251 pour IBM 34/36/38, il se connecte directement sur la sortie « twinaxe » de ces ordinateurs. Il permet à un Minitel de remplir les fonctions d'un terminal 5251.

Service lecteurs n° 35

Divers

Multiplexeur commutateur

Type : **Switchmux**

Fabricant : Gandalf

Importateur : **Eurotechnica**

Cet équipement combine les fonctions de multiplexage et de commutation de voies.

Autres caractéristiques
quatre à seize canaux d'entrée ; vitesse de 50 à 19,2 K bps format 5 et 8 bits avec parité ; transmission synchrone ou asynchrone ; contrôle de flux. Sur une ou deux lignes : haute vitesse jusqu'à 64 K bps ; protocole HDLC, X 25, niveau 2 ; détection d'erreur CRC 16 bits ; correction d'erreur ARQ ; interface Ccitt V 24/V 28 et V 35 en option.

Service lecteurs n° 36

Centrale de mesures et d'alarmes

Type : **GTR 8000**

Fabricant : **Brown Boveri**

Ce rack avec lequel on peut contrôler par micro-ordinateur jusqu'à 128 seuils sur trente-deux canaux n'a que 19 pouces. Le comportement mini ou maxi est déterminé à loisir,

(suite page 82)

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 133 du service-lecteurs (p. 83)

TEK 7000 OSCILLOSCOPES MODULAIRES

Paré pour toutes les missions

Aucune autre famille ne propose de telles performances alliées à une telle flexibilité. Résultat : non seulement vous disposez d'un équipement prêt à faire face à vos besoins actuels mais également capable d'aller littéralement au devant de vos exigences futures. Le secret de cette polyvalence réside dans le concept de modularité qui vous permet, selon la configuration choisie, de mesurer des transitoires, d'étudier des signaux complexes ou de visualiser des événements logiques...
Dernier avantage – et non le moindre – votre investissement ignore l'obsolescence : l'acquisition d'un simple module réactualise votre équipement au moindre coût pour répondre à votre nouveau besoin.

Siquier Courcelle et associés

1 2 3 4

1 - Mode Enveloppe
Affichage des limites supérieure et inférieure facilitant l'étalonnage et le test de production.
Configuration : R7603 et numériseur programmable 7D20.

2 - Saisie de parasites
Déclenchement logique spécifique permettant de résoudre les problèmes provoqués par des impulsions anormales.
Configuration : 7834, amplificateur 4 voies à déclenchement logique 7A42 et tiroir unité de retard numérique 7D11.

3 - Réflectométrie
Réflexion d'impulsion sur ligne de transmission ouverte ; la durée de réflexion représente la longueur électrique.
Configuration : 7854, tiroir d'échantillonnage 7S11 et échantillonneur/réflectomètre 7S12.

4 - TRC à micro-canaux
Normalisation de l'intensité permettant de visualiser simultanément des signaux répétitifs rapides et lents.
Configuration : R7103, amplificateur 1GHz 7A29 et tiroir double base de temps 7B92A.

M ....
FONCTION ....
SOCIETE ....
ADRESSE ....
....
Tél. .... Poste ....
est intéressé par cette famille et désire :
☐ recevoir son guide de sélection
☐ une démonstration.

MM 05

TEKTRONIX SPV-ICG
BP 13 - 91941 LES ULIS CEDEX
TÉL. : 69.07.78.27





Service-lecteurs publicité n° 135



STAGE PRATIQUE AU LANGAGE PASCAL

Le langage de programmation PASCAL est maintenant universellement reconnu comme un standard pour la génération de logiciel : il allie en effet performance et simplicité.

- Répond à un standard de spécification (norme internationale élaborée par l'ISO ou l'AFNOR).
- Efforts très nets pour assurer sa promotion (disponible sur tous les micro-ordinateurs, nombreuses littératures...)
- Portabilité (échange de programmes, récupération de programmes pour différents micros...).
- Efficace.
- Maintenance plus aisée (programmes plus clairs et structurés).
- Programmation structurée.
- Economique.

Ce cours est destiné aux Ingénieurs ou Techniciens qui s'intéressent au langage PASCAL, en vue de son utilisation pour la génération de logiciel de base. (Ex.: Editeur... Gestion) ou pour la *programmation d'applications industrielles.*

SEMINAIRE REFERENCE **S4** - 6 jours - Prix : **5 300 F** HT.

CALENDRIER 85/86 : 12-13-16-17-18-19 DECEMBRE • 17-18-19-20-21 FEVRIER

Autres cours dispensés (nous consulter) :
• Initiation à la programmation d'un microprocesseur (S1) • Micro-informatique industrielle (S2) • PASCAL (S4) • Microprocesseur 68000 (S5) • Logiciel KDOS/MDOS (S6).
• Methodologie de programmation (S7) • Mise en œuvre des circuits periphériques 8 & 16 bits (S8 A et B)
• Microprocesseur 6809 (S9A) • Logiciel OS9 (S9B).
Cours Intra-Entreprise minimum 8 personnes (nous consulter) :



MICRO-INFORMATIQUE INDUSTRIELLE
Services Commerciaux et Administratifs
97 bis, rue de Colombes
92400 Courbevoie
Tél. (1) 768 80 80 - Télex 615405 F

LA GARANTIE DU SÉRIEUX
AGRÉMENT FORMATION N° 11.92.00919.92

Je désire recevoir votre catalogue détaillé Formation **S4**
M ______ Sce ______
Société ______ Tél ______
Adresse ______
______ Ville ______

Service-lecteurs publicité n° 136



METHODOLOGIE DE PROGRAMMATION

• N'écrivez plus vos programmes pas à pas sans aucune analyse ni méthode; les techniques de conception de logiciel structuré vous permettront de réduire les coûts de développement, facilitera la programmation et la lisibilité des programmes.
Ce stage s'adresse aux concepteurs de logiciels pour la Micro-électronique, qui désirent acquérir les connaissances indispensables à l'analyse et aux techniques de programmation modernes.
Une bonne méthode de programmation et notamment l'adoption de techniques *structurées* permettent d'améliorer la fiabilité, la productivité, l'évolutivité et la maintenance des systèmes.

• Ce stage est fortement conseillé aux électroniciens venus naturellement aux microprocesseurs.
*Cours orienté applications industrielles.

SEMINAIRE REFERENCE **S7** - 4 JOURS - PRIX **6.700 F** HT.

CALENDRIER 85/86 :
• 2-3-4-5 DECEMBRE - • 3-4-5-6 FEVRIER

Autres cours dispensés (nous consulter) :
• Initiation à la programmation d'un microprocesseur (S1) • Micro-informatique industrielle (S2) • PASCAL (S4)
• Microprocesseur 68000 (S5) • Logiciel KDOS/MDOS (S6).
• Méthodologie de programmation (S7) • Mise en œuvre des circuits périphériques 8 & 16 bits (S8 A et B)
• Microprocesseur 6809 (S9A) • Logiciel OS9 (S9B).
Cours Intra-Entreprise minimum 8 personnes (nous consulter) :



MICRO-INFORMATIQUE INDUSTRIELLE
Services Commerciaux et Administratifs
97, bis rue de Colombes
BP 87 - 92400 Courbevoie
Tél. (1) 768 80 80 Telex 615405 F

LA GARANTIE DU SÉRIEUX
AGRÉMENT FORMATION N° 11.92.00919.92

Je désire recevoir votre catalogue détaillé Formation **S7**
M ______ Sce ______
Société ______ Tél ______
Adresse ______
______ Ville ______

Service-lecteurs publicité n° 137



INSTITUT INTERNATIONAL INFORMATIQUE

STAGES MICROPROCESSEURS

INITIATION MICROPROCESSEUR
2 décembre - 13 janvier - 4 J

INITIATION AU 68000
9 décembre - 27 janvier - 5 J
THEORIE ET PRATIQUE

PROGRAMME-TARIF AU **45 78 65 75**
72 bis, rue de Lourmel, **PARIS 15e**

Service-lecteurs publicité n° 107

Pour vos stages de formation ou séminaires

UTILISEZ LA RUBRIQUE FORMATION DE minis et micros

Prix du module de base (86 mm × 52 mm) 1 100 F ht
(frais de composition compris)

Réservation d'espace auprès du Service Publicité
Tél. 240 22 01

minis et micros
informatique electronique

petites annonces

L'enregistrement s'achève 10 jours avant la date de parution.
Les textes sont composés en corps 8. Une ligne sur une colonne comprend 23 signes typographiques, chaque signe de ponctuation ou espace inter-mots intervenant pour un signe.

RUBRIQUES ET PRIX

Offres d'emploi
— 21 FF (ht) le mm/col (minimum 2 cm)
— La même insertion le numéro suivant : 40 % de remise.

Achat-vente de matériel

Autres propositions
— 21 FF (ht) le mm/col (minimum 2 cm)
— Couleur : + 20 % — Noir au blanc : + 20 %

insertion couplée avec « 01 hebdo » : 47 FF le mm/col.

Demandes d'emploi
— 26 FF (ttc) la ligne
— Domiciliation au journal 30 FF.

« Minis et Micros » petites annonces, Yvonne BATAILLE 5, place du Colonel-Fabien, 75491 Paris Cedex 10.
Tél. 240 22 01. Télécopieur Télex 230589 F

Offres d'emploi

FD
recherche
pour son département moniteur
2 INGÉNIEURS TECHNICO-COMMERCIAUX
très bien introduits en micro-informatique
Adresser C.V. et prétentions
9, rue d'Arcueil
94250 GENTILLY
bleu

SOCIETE
recherche
UN ANALYSTE-PROGRAMMEUR
sur **Microprocesseur 68000** ayant acquis une expérience du Bus VME ou du réseau Transpac.
Adresser C.V., photo et prét. à **SERPE**, Bruno Jacob, ZI des Cinq-Chemins, 56520 GUIDEL

SOCETEC
Société d'ingénierie proche LA DEFENSE
recherche pour intégration au sein d'une petite équipe dynamique chargée de développements d'applications
CAO/DAO
un ANALYSTE PROGRAMMEUR
Débutant
formation DUT ou BTS informatique
Ecrire avec CV, photo et prétentions à :
SOCETEC, A l'attention de MM. Bellosta/Brandon
5, rue Chante-Coq,
92800 PUTEAUX

RECHERCHONS
TECHNICIEN ou INGENIEUR
COMPETENT pour connexion
Lecteur vidéo disque Philips
sur micro-ordinateurs de grande capacité avec écran couleur tactile (DEC, IBM,...)
Expérience E.A.O. appréciée
Ecrire avec références à :
A/S/T/R/ - 193, Tour de l'Europe, 68100 MULHOUSE

FABRICANT MICRO-INFORMATIQUE
recherche pour son laboratoire de développement

- **UN ELECTRONICIEN**
Pour le développement et la mise au point de systèmes Micro-Informatiques et Télématiques.
Connaissances : Microprocesseurs, processus d'interfaçage (Micro 8, 16 bits, 6502, etc.), la maîtrise de l'électronique digitale et analogique sera nécessaire.
- **PROGRAMMEURS**
Systèmes et progiciels
Connaissances : Assembleur 6502, logiciels systèmes, réseaux locaux, télématique, télétexte.

Adressez C.V., photo et prétentions à :
EUREKA
Informatique/Oric International
39, rue Victor-Massé
75009 PARIS

CADRES INFORMATIQUE
diplômés Grandes Ecoles (Centrale ou MIAGE)
première expér. souhaitée
Se présenter ou écrire CV
MARKET-ETT
113, bd Sébastopol, Paris-2e
M° Réaumur - Tél. : 42.33.44.96

Recrutons Formateur
pour stage agent de maintenance
petits systèmes micro-informatique.
- Formation électronique
- Bonne connaissance programmation
- Sens de l'animation de groupes de jeunes
- C.D.D. 10 mois renouvelable
- 25 ans environ

Envoyer CV-lettre à **CIEJ** - AN
42, rue Etienne-Marcel
75002 PARIS

Propositions diverses

URGENT RECHERCHONS FOURNISSEURS
(ou compétences pour)
systèmes vidéo interactifs configurés avec lecteur Philips + écrans couleur tactile haute résolution + capacité mémoire de masse importante et, si possible, solution E.A.O.
Communiquer dossier technique (ou expérience) à :
A/S/T/R / 193, Tour de l'Europe
68100 MULHOUSE

Achats/Ventes d'équipements

APPLI-PROCESSEURS
VENTE-LOCATION IMPRIMANTES LASER COMPATIBLES TOUT MATÉRIEL
(1) 47 41 20 30 Telex 200239

A VENDRE
suite à absorption de sociétés
1 Bull questar
CPX 1013 64 K
PRU 1024 80 CPS/132 COL
5 SORD M 203 MK III
PETITS PRIX
Tél. : **51 42 42 01**

MAIRIE DE TOURCOING
VEND A PRIX ATTRACTIF
CONFIGURATION ICL 220
UC 60 K Octets
3 Terminaux MOD 82
1 Terminal MOD 85
1 Imprimante 300 l/mn
1 Imprimante 600 l/mn
2 Unités de disques MOD 40
2 Unités de disques MOD 44
Matériel disponible immédiatement
Tél. : (20) 24.92.04 poste 222

Multinationale vend, pour des raisons de restructuration :
— 1 Autocommutateur téléphonique IBM 1750
comprenant :
- 1 unité de communication et de contrôle
- 1 table dirigeuse - 1 unité de transmission
- **2 lecteurs de badges magnétiques IBM 3223**
Prix à débattre
Pour tout renseignement, téléphoner à Monsieur WEBER au 47 62 76 26

Demandes d'emploi

ANALYSTE PROG. 25 ans. Prologue BAL. DIALOGUE. Ch. pl. fixe toute région. Ecr. à MM n° 621 qui tr.

H. cherche emploi **TECHNICIEN MAINTENANCE** mater. ordin. connaiss. anal. programmation exp. **TECHNICO COMMERCIAL** disp. rapid. **Tél. : 46 61 39 02.**

Les Impressions CEPI - Photocomposition Compogram, 174, quai de Jemmapes, 75010 PARIS Directeur de la publication : Gilbert Cristini
Directeur délégué de la publication : Jacky Collard
N° Commission Paritaire : 56 477 - Dépôt légal imprimeur : 4e trimestre 1985 n° 4

Nouveaux Produits

(suite de la page 78)

et les mesures s'effectuent à partir de thermocouples, sondes à résistance, courant ou tension. Ses interfaces lui permettent de communiquer avec imprimante, écran, lecteur de cassettes, et ordinateur.

Service lecteurs n° 37

Onduleur sans coupure

Type : **ASM 408, 416 et 640**

Fabricant : **Leroy-Somer**

Avec une autonomie standard de 10 minutes et une puissance comprise entre 450 et 4 000 VA, cet onduleur assure une tension d'alimentation constante isolée et autoprotégée (surcharge maximale 500 %) aux systèmes micro-informatiques.

Autres caractéristiques

entrée : 220 V ± 20 V, 47,5 à 63 Hz ; sortie : 208-220-240 V ± 2 %, 50 à 60 Hz ; visualisation par Led ; relais inverseurs de télésignalisation ; télécommande.

Service lecteurs n° 38

Support à contacts tulipe

Type : **PGA**

Fabricant : Assmann

Représentant : **Techno Profil**

Avec six points de contact et une faible force d'insertion et d'extraction, ce support existe en 64, 68, 72, 124 et 169 contacts ou bien avec un nombre de contacts non standard.

Service lecteurs n° 39

Sauf indication contraire, tous les prix annoncés dans cette rubrique sont des prix hors taxes

REFERENCES SERVICE LECTEURS PUBLICITE

Annonceurs	Pages	Références Service lecteurs
AK Electronique	69	124
Almex	32	110
AMD	8 et 9	103
Auriéma	76	131
Bicc Véro Electronics	16	106
Brite International	54	114
C2S	82	139
Copel	68	122
Dattel	47	112
Editions du PSI	31	109
Egal Plus	78	133
Enertec	46	142
Ericsson Facit	77	132
Gepsi	63-70	118-126
Graftek	72	128
Hewlett-Packard	62	117
IBM	6 et 7	102
Inmos	59	115
Inovatic	82	138
Intel	2 et 3 14 et 15	101-105
Locamesure	64 et 65-67	119-121
Manudax	76	130
Mass	68	123
Microdata	36	111
Minis et Micros Formation	80	135 à 137-107
Microprocess	66-70-75	120-125-129
Nec	60 et 61	116
Peri Technologie	10	104
Philips	IV de couv.	140
Soprinco	32	110
Spring	encart 41 à 44	
Tektronix	79	134
Thorn Emi Technologie	53	113
Tigre	71	127
Tracor	26	108

DEFINISSEZ VOTRE ABONNEMENT ET RECEVEZ TOUTES LES DEUX SEMAINES



DES SA PARUTION



service abonnements
5, place du Colonel Fabien, 75491 Paris Cedex 10

BULLETIN D'ABONNEMENT

Je souscris ce jour ... abonnement(s) à « minis et micros »
Formule choisie **A** **B** (voir au dos)

☐ Règlement joint par :
☐ chèque postal ☐ virement postal au CCP 17 932 62 D Paris ☐ chèque bancaire
☐ Règlement à réception de facture

Nom/prénom
Entreprise ou administration
Adresse

Date
Signature ou cachet

COMPLETEZ VOTRE INFORMATION SUR LES NOUVEAUX PRODUITS ET LA PUBLICITE GRACE AUX CARTES SERVICE LECTEURS

AFFRANCHIR



Service lecteurs
5 place du Colonel Fabien
75491 PARIS CEDEX 10

SERVICE LECTEURS

« MINIS ET MICROS » N° 244 - 18 NOVEMBRE 1985

écrire en lettres d'imprimerie SVP. Ne pas utiliser cette carte plus de 6 mois après sa parution

Nom/prénom
Entreprise ou administration
Adresse

NOUVEAUX PRODUITS

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16
17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	32
33	34	35	36	37	38	39	40	41	42	43	44	45	46	47	48
49	50	51	52	53	54	55	56	57	58	59	60	61	62	63	64
65	66	67	68	69	70	71	72	73	74	75	76	77	78	79	80
81	82	83	84	85	86	87	88	89	90	91	92	93	94	95	96
97	98	99													

PUBLICITE

101	102	103	104	105	106	107	108	109	110	111	112	113
114	115	116	117	118	119	120	121	122	123	124	125	126
127	128	129	130	131	132	133	134	135	136	137	138	139
140	141	142	143	144	145	146	147	148	149	150	151	152
153	154	155	156	157	158	159	160	161	162	163	164	165
166	167	168	169	170	171	172	173	174	175	176	177	178
179	180	181	182	183	184	185	186	187	188	189	190	191

☐ abonné ☐ non abonné Nombre total des références cerclées

Critiques, suggestions, souhaits... que nous lirons avec la plus grande attention et que nous publierons éventuellement.

Nouveaux Produits

(suite de la page 78)

et les mesures s'effectuent à partir de thermocouples, sondes à résistance, courant ou tension. Ses interfaces lui permettent de communiquer avec imprimante, écran, lecteur de cassettes, et ordinateur.

Service lecteurs n° 37

Onduleur sans coupure

Type : **ASM 408, 416 et 640**

Fabricant : **Leroy-Somer**

Avec une autonomie standard de 10 minutes et une puissance comprise entre 450 et 4 000 VA, cet onduleur assure une tension d'alimentation constante isolée et autoprotégée (surcharge maximale 500 %) aux systèmes micro-informatiques.

Autres caractéristiques

entrée : 220 V ± 20 V, 47,5 à 63 Hz ; sortie : 208-220-240 V ± 2 %, 50 à 60 Hz ; visualisation par Led ; relais inverseurs de télésignalisation ; télécommande.

Service lecteurs n° 38

Support à contacts tulipe

Type : **PGA**

Fabricant : Assmann

Représentant : **Techno Profil**

Avec six points de contact et une faible force d'insertion et d'extraction, ce support existe en 64, 68, 72, 124 et 169 contacts ou bien avec un nombre de contacts non standard.

Service lecteurs n° 39

Sauf indication contraire, tous les prix annoncés dans cette rubrique sont des prix hors taxes

REFERENCES SERVICE LECTEURS PUBLICITE

Annonceurs	Pages	Références Service lecteurs
AK Electronique	69	124
Almex	32	110
AMD	8 et 9	103
Auriéma	76	131
Bicc Véro Electronics	16	106
Brite International	54	114
C2S	82	139
Copel	68	122
Dattel	47	112
Editions du PSI	31	109
Egal Plus	78	133
Enertec	46	142
Ericsson Facit	77	132
Gepsi	63-70	118-126
Graftek	72	128
Hewlett-Packard	62	117
IBM	6 et 7	102
Inmos	59	115
Inovatic	82	138
Intel	2 et 3 14 et 15	101-105
Locamesure	64 et 65-67	119-121
Manudax	76	130
Mass	68	123
Microdata	36	111
Minis et Micros Formation	80	135 à 137-107
Microprocess	66-70-75	120-125-129
Nec	60 et 61	116
Peri Technologie	10	104
Philips	IV de couv.	140
Soprinco	32	110
Spring	encart 41 à 44	
Tektronix	79	134
Thorn Emi Technologie	53	113
Tigre	71	127
Tracor	26	108

DEFINISSEZ VOTRE ABONNEMENT ET RECEVEZ TOUTES LES DEUX SEMAINES minis et micros DES SA PARUTION

DEUX FORMULES POUR VOUS ABONNER

23 numéros par an + 1 numéro spécial NCC (National Computer Conférence)	FRANCE** (en FF)		ETRANGER (en FF)		SUISSE (en FS)		BELGIQUE (en FB)	
	Normal	Étudiant	Normal	Étudiant	Normal	Étudiant	Normal	Étudiant
A minis et micros	400	220	500	330	120	70	2 800	1 400
B minis et micros + 01*	970	520	1 340	970	315	210	8 000	4 200

* 01 Informatique : mensuel, hebdo et digest (l'annuaire général des fournisseurs en informatique et en bureautique)
** Prix TTC (TVA 4 % incluse).

RETOURNEZ CETTE CARTE DUMENT COMPLETEE A :



Service abonnements
5 place du Colonel Fabien
75491 PARIS CEDEX 10

COMPLETEZ VOTRE INFORMATION SUR LES NOUVEAUX PRODUITS ET LA PUBLICITE GRACE AUX CARTES SERVICE LECTEURS

REFERENCES SERVICE LECTEURS DE LA RUBRIQUE NOUVEAUX PRODUITS

Référence service lecteurs	Nom du produit	Référence service lecteurs	Nom du produit
1	Extension mémoire	21	Générateur de fonctions trigonométriques
2	Connecteurs	22	Eprom C.Mos 256 K
3	CPU à base du 6809	23	Monochip 4 bits C-Mos
4	Contrôleur graphique couleur pour IBM-PC/AT	24	Gamme de périphériques C-Mos
5	Module iSBX compatible IBM	25	Microprocesseurs compatibles 8086/8088
6	Contrôleurs pour MicroVax II	26	Programmateur Eprom
7	Interface série pour bus ECB	27	Programmateur de Pal et d'IFL
8	Module d'E/S numérique	28	Programmateur
9	Unités disque rigide et cartouche	29	Emulation pour micro 8 bits
10	Sous-système de disque rigide	30	Modem haute vitesse
11	Terminal graphique couleur	31	Processeur de réseau
12	Terminal portable compact	32	Modem avec multiplexeur
13	Terminaux écran-clavier Ascii	33	Famille de modems
14	Imprimante couleur à transfert thermique	34	Fonction éclatée
15	Imprimante sans impact	35	Contrôleur de transmission
16	Accélérateur IAO	36	Multiplexeur commutateur de voies
17	Station de travail pour circuits imprimés	37	Centrale de mesures et d'alarmes
18	Microcalculateur Forth	38	Onduleur sans coupure
19	Convertisseur de position angulaire	39	Support à contacts tulipe
20	Convertisseur suiveur A/N 8 bits		

SERVICE LECTEURS

« MINIS ET MICROS » N° 244 - 18 NOVEMBRE 1985

écrire en lettres d'imprimerie SVP. Ne pas utiliser cette carte plus de 6 mois après sa parution

Nom/prénom

Entreprise ou administration

Adresse

NOUVEAUX PRODUITS

1 2 3 4 5 6 7 8 9 10 11 12 13 14 15 16
17 18 19 20 21 22 23 24 25 26 27 28 29 30 31 32
33 34 35 36 37 38 39 40 41 42 43 44 45 46 47 48
49 50 51 52 53 54 55 56 57 58 59 60 61 62 63 64
65 66 67 68 69 70 71 72 73 74 75 76 77 78 79 80
81 82 83 84 85 86 87 88 89 90 91 92 93 94 95 96
97 98 99

PUBLICITE

101 102 103 104 105 106 107 108 109 110 111 112 113
114 115 116 117 118 119 120 121 122 123 124 125 126
127 128 129 130 131 132 133 134 135 136 137 138 139
140 141 142 143 144 145 146 147 148 149 150 151 152
153 154 155 156 157 158 159 160 161 162 163 164 165
166 167 168 169 170 171 172 173 174 175 176 177 178
179 180 181 182 183 184 185 186 187 188 189 190 191

☐ abonné ☐ non abonné Nombre total des références cerclées

Critiques, suggestions, souhaits... que nous lirons avec la plus grande attention et que nous publierons éventuellement.

AFFRANCHIR

minis et micros

Service lecteurs
5 place du Colonel Fabien
75491 PARIS CEDEX 10

Pour toutes précisions sur la société ou le produit présenté ci-dessus : référence 140 du service-lecteurs (p. 83)